

SIMATIC

オートメーションシステム S7-300 CPU データ、CPU 312 IFM ～ CPU 318-2 DP

リファレンスマニュアル

はじめに、目次

CPU

DP マスタ／DP スレーブおよび
双方向通信の CPU 31x-2 DP

サイクルタイムおよび反応時間

CPU と STEP 7 のバージョン別
CPU ファンクション

ヒント

付録

規格および認可

外形寸法図

略号

用語解説、索引

1

2

3

4

5

A

B

C



This documentation can **no longer** be ordered under
the given number!

2001 年 10 月発行

A5E00159417 - 01

安全に関する注意事項

このマニュアルには、あなた自身の安全と物的損害の回避のために留意しなければならない注意事項が記載されています。これらの注意事項には警告のための三角マークが付けられ、危険度に応じて以下のように表示されています：



危険

「危険」とは、適切な予防措置を講じなかった場合、死亡や重傷、または重大な物的損害が生じることを意味します。



警告

「警告」とは、適切な予防措置を講じなかった場合、死亡や重傷、または重大な物的損害が生じるおそれのあることを意味します。



注意

「注意」（三角マーク付き）とは、適切な予防措置を講じなかった場合、軽傷や物的損害が生じるおそれのあることを意味します。

注意

「注意」（三角マークなし）とは、適切な予防措置を講じなかった場合、物的損害が生じるおそれのあることを意味します。

注

「注」とは、製品、製品の取扱いあるいはマニュアルの記載に関して特に重要な情報のことを意味します。

資格のあるスタッフ

装置のスタートアップおよび運転は、必ず**資格のあるスタッフ**が行うものとします。本マニュアルの安全に関する注意事項における資格のあるスタッフとは、定められた安全基準に従って、装置、システムおよび回路に通電し、接地を行い識別のためのタグの取付けを実施する許可を得た人員のことです。

目的に適った使用

以下の点に注意してください：



警告

装置は、必ずカタログおよび技術関連の説明書類に記載されている用途に対してのみ、シーメンス社が推奨または許可した他社製の装置およびコンポーネントとのみ組み合わせて使用してください。

本製品が問題なくまた安全に運転されるには、適切な輸送、適切な保管、適切な設置と取付け、および慎重な運転と停止が前提条件となります。

商標

SIMATIC®、SIMATIC HMI® および SIMATIC NET® は SIEMENS AG の商標です。

本書に記載されたその他の名称も商標である可能性があり、第三者がこれを許可なく使用すると商標所有者の権利を侵害することとなります。

Copyright © Siemens AG 1999 - 2001 All rights reserved

書面による許可なく本文書または内容を複製、供与することは禁じられています。これに違反したものは損害賠償責任を負うものとなります。特許の認可または意匠登録により発生する権利を含む、すべての権利は当社が保有します。

Siemens AG
Bereich Automatisierungs- und Antriebstechnik
Geschäftsgebiet Industrie - Automatisierungssysteme
Postfach 4848, D - 90327 Nürnberg

Siemens Aktiengesellschaft

責任事項について

当社は本文書の内容を検討し、ハードウェアおよびソフトウェア本体が本文書の説明内容と一致することを確認いたしました。しかしながら、このことは両者の完全な一致を保証するものではありません。本文書の内容は定期的に検討され、必要な訂正は次の版で行われます。改善のための提案を歓迎いたします。

© Siemens AG 1999 - 2001
技術的な改良が実施されることがあります。

A5E00159417



はじめに

マニュアルの用途

このマニュアルは、S7-300 の CPU 312 IFM ～ 318-2 の概要を示したものです。
運転制御、機能説明および CPU のテクニカルデータに関する記載があります。

必要な基礎知識

このマニュアルの理解には、自動制御技術に関する一般的な知識が必要になります。
さらに基本ソフトウェアSTEP 7に関する知識もお持ちになっていただけることが望まれます、これについてはマニュアルSTEP 7 V 5.1 によるプログラミングに説明されています。

マニュアルの対象範囲

このマニュアルは、下表のハードウェアおよびソフトウェアバージョンの CPU を対象とします：

CPU	注文番号	以下の製品レベル（バージョン）以降	
		ファームウェア	ハードウェア
CPU 312 IFM	6ES7 312-5AC02-0AB0 6ES7 312-5AC82-0AB0	1.1.0	01
CPU 313	6ES7 313-1AD03-0AB0	1.1.0	01
CPU 314	6ES7 314-1AE04-0AB0 6ES7 314-1AE84-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE03-0AB0 6ES7 314-5AE83-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE10-0AB0	1.1.0	01
CPU 315	6ES7 315-1AF03-0AB0	1.1.0	01
CPU 315 - 2 DP	6ES7 315-2AF03-0AB0 6ES7 315-2AF83-0AB0	1.1.0	01
CPU 316 - 2 DP	6ES7 316-2AG00-0AB0	1.1.0	01
CPU 318 - 2	6ES7 318-2AJ00-0AB0	V3.0.0	03

本マニュアルには、その発行時点において有効なすべてのモジュールについて記載されています。新しいモジュールおよび新しい製品レベルのモジュールに対しては、それらのモジュールに関する最新の製品情報を添付する場合があります。

先行バージョンからの変更点

注文番号 6ES7 398-8AA03-8AA0 の旧マニュアル設置、CPU-データ（第 6 版）からの変更点は、以下の通りです：

- マニュアルの記載内容は CPU の説明のみです。設置と S7-300 のインストールに関しては、インストールマニュアルを参照してください。
- CPU 318-2 DP：ファームウェアバージョン V3.0.0 以降の CPU 318-2 DP は、PROFIBUS DPV1 による DP マスタとして動作します。

CPU 314 IFM に関する記載について

CPU 314 IFM には以下の 2 種類があります：

- メモリカード用スロット付き（6ES7 314-5EA10-0AB0）
- メモリカード用スロットなし（6ES7 314-5EA0x-0AB0）

相違点に関しての言及がない限り、本マニュアルにおけるすべての記載は両種の CPU 314 IFM に共通です。

適合規格、基準および認可

製品シリーズ SIMATIC S7-300 は以下の要求事項を満たしています：

- IEC 61131、第 2 分冊に定義された要求事項および基準
- CE マーク
 - EC 指令 73/23/EEC（低電圧指令）
 - EC 指令 89/336/EEC（EMC 指令）
- カナダ規格協会：CSA C22.2 No.142 試験済み（プロセスコントロール装置）
- アメリカ保険業者安全試験：UL 508 登録（産業用制御装置）
- アメリカ保険業者安全試験：UL 508（産業用制御装置）
- アメリカ民間安全規格局：標準クラス No.3611 認可
- オーストラリア C - Tick

各種参照情報の内訳

このマニュアルは、S7-300 の文書パッケージの一部です：

現在ご覧になっているマニュアル	「CPU データ」リファレンスマニュアル  CPU データ CPU 312 IFM ～ 318-2 DP  CPU データ CPU 312 C ～ 314-2 PtP/DP	CPU の運転制御、ファンクションおよびテクニカルデータの説明
	マニュアル「テクノロジーファンクション」  マニュアル  実例	個々のテクノロジーファンクションの説明： • 位置決め • カウント • ポイント・ツー・ポイント接続 • クローズドループ制御 CD にはテクノロジーファンクションの実例が収録されています
	インストールマニュアル  マニュアル	プランニング、取付け、配線、ネットワーク化および S7-300 のスタートアップに関する説明
	「モジュールデータ」リファレンスマニュアル  マニュアル	シグナルモジュール、電源モジュールおよびインターフェースモジュールの機能説明とテクニカルデータ
	オペレーションリスト  「CPU 312 IFM、314 IFM、313、315、315-2 DP、316-2 DP、318-2 DP」  「CPU 312C ～ 314C-2 PtP/DP」	CPU のオペレーションセットとその実行時間のリスト 実行可能なブロック（OB/SFC/SFB）とその実行時間のリスト
	入門編  「CPU 31xC：アナログ出力による位置決め」  「CPU 31xC：デジタル出力による位置決め」  「CPU 31xC：カウント」  「CPU 31xC：ポイント・ツー・ポイント接続」  「CPU 31xC：クローズドループ制御」  「CPU 31xC」  「S7-300」	種々の「入門編」の参照マテリアルは、ご使用になるアプリケーションに応じてのスタートアップ時におけるサポートを提供するものです。

図 1 - 1 S7-300 の各種参照情報

この文書パッケージのほかに、以下のマニュアルも必要となります：

マニュアル 「CPU 312 IFM/314 IFM の内蔵ファンクション」  マニュアル 注文番号：6ES7 398-8CA00-8AA0	CPU 312 IFM/314 IFM のテクノロジーファンクションの説明です。
「S7-300/400 のシステムファンクションおよび標準ファンクション用システムソフトウェア」リファレンスマニュアル  リファレンスマニュアル 注文番号 6ES7 810-4CA05-8AR0 の STEP7 文書パッケージの一部です。	CPU のSFC、SFB および OB の説明です。説明は STEP 7 のオンラインヘルプにも用意されています。

図 1 - 2 追加マニュアル

その他のサポート

マニュアルに記載されている製品の使用に関してご不明な点がございましたら、代理店および営業所の担当者にお問い合わせください。

<http://www.ad.siemens.de/partner>

トレーニングセンター

オートメーションシステム SIMATIC S7 の導入がスムーズに行われるよう、適切なトレーニングコースをご用意いたします。各地域のトレーニングセンター、または中央トレーニングセンター（D-90327 Nnberg）までお問い合わせください：

電話： +49 (911) 8953200

<http://www.sitrain.com>

自動制御およびインバータ、サービス & サポート

全世界にわたっていつでもサポートいたします：



全世界（ニュルンベルグ） テクニカルサポート （通話料無料） 営業時間（現地時間）： 月～金 7：00～17：00 電話： +49 (180) 5050222 Fax： +49 (180) 5050223 E-Mail： techsupport@ ad.siemens.de GMT： +1:00	全世界（ニュルンベルグ） テクニカルサポート （通話料有料、SIMATIC カードが必要 です） 営業時間（現地時間）： 月～金 0：00～24：00 電話： +49 (911) 8957777 Fax： +49 (911) 8957001 GMT： +01:00	
ヨーロッパ／アフリカ （ニュルンベルグ） ライセンス関係 営業時間（現地時間）： 月～金 7：00～17：00 電話： +49 (911) 8957200 Fax： +49 (911) 8957201 E-Mail： authorization@ nbgm.siemens.de GMT： +1:00	アメリカ（ジョンソンシティ） テクニカルサポートと ライセンス関係 営業時間（現地時間）： 月～金 8：00～19：00 電話： +1 423 2622522 Fax： +1 423 2622289 E-Mail： simatic.hotline@ sea.siemens.com GMT： -5:00	アジア／オーストラリア （シンガポール） テクニカルサポートと ライセンス関係 営業時間（現地時間）： 月～金 8：30～17：30 電話： +65 7407000 Fax： +65 7407001 E-Mail： simatic.hotline@ sae.siemens.com.sg GMT： +8:00
SIMATICホットラインは基本的にドイツ語および英語による御案内となりますが、ライセンス関係のホットラインでは、これらに加えてフランス語、イタリア語およびスペイン語による御案内もあります。		

インターネット版 SIMATIC マニュアル

下記インターネットサイトにおいてマニュアルを無料配信しています：

<http://www.ad.siemens.de/support>

上記インターネットサイトにご用意しました「ナレッジマネージャ」をご利用になりますと、必要なマニュアルをすぐに検索することができます。マニュアルに関するご質問またはご提案は、インターネットフォーラム「マニュアル」までお寄せください。

インターネットでのサービス & サポート

マニュアルのほかに、インターネットにおいても種々の御案内をオンラインで御提供いたしております。

<http://www.ad.siemens.de/support>

以下のサービスがあります：

- 最新製品情報（アクチュアル）、FAQ（よく寄せられるご質問）、ダウンロード、ヒント
- 「ニュースレター」は常時ご使用の製品に関する最新情報を配信しています。
- 「ナレッジマネージャ」は適切な参照マテリアルを検索するためのものです。
- 「フォーラム」では、全世界のユーザーと技術者の経験が紹介されています。
- 照会先データベースにより、貴社所在地における自動制御およびインバータに関する照会先を御確認ください。
- 現地サービス、修理、スペアパーツその他の御質問は、「サービス」にまとめられています。

目次

はじめに

1 CPUs

1.1	運転制御エレメントおよび表示エレメント	1-2
1.1.1	ステータス表示およびエラー表示	1-3
1.1.2	動作モードスイッチ	1-4
1.1.3	バッファバッテリー／アキュムレータ	1-5
1.1.4	メモリカード	1-6
1.1.5	MPI インターフェースおよび PROFIBUS-DP インターフェース	1-7
1.1.6	クロックおよび動作時間カウンタ	1-10
1.2	CPU の通信の可能性	1-12
1.3	テストファンクションおよび診断	1-19
1.3.1	テストファンクション	1-19
1.3.2	LED 表示による診断	1-22
1.3.3	STEP 7 による診断	1-22
1.4	CPU のテクニカルデータ	1-24
1.4.1	CPU 312 IFM	1-25
1.4.2	CPU 313	1-37
1.4.3	CPU 314	1-40
1.4.4	CPU 314 IFM	1-43
1.4.5	CPU 315	1-59
1.4.6	CPU 315-2 DP	1-62
1.4.7	CPU 316-2 DP	1-65
1.4.8	CPU 318-2	1-68

2 DP マスタ／DP スレーブとしての CPU 31x-2 と直接データ交換

2.1	DPV1 ファンクションに関する情報	2-2
2.2	CPU 31x-2 の DP アドレス領域	2-4
2.3	DP マスタとしての CPU 31x-2	2-5
2.4	DP マスタとしての CPU 31x-2 の診断	2-6
2.5	DP スレーブとしての CPU 31x-2	2-13
2.6	DP スレーブとしての CPU 31x-2 の診断	2-18
2.6.1	LED 表示による診断	2-19
2.6.2	STEP 5 または STEP 7 による診断	2-19
2.6.3	診断の読出し	2-20
2.6.4	スレーブ診断の構造	2-24
2.6.5	ステーションステータス 1 ～ 3	2-25
2.6.6	マスタ PROFIBUS アドレス	2-27
2.6.7	メーカー識別子	2-27
2.6.8	識別子診断	2-28
2.6.9	装置診断	2-29

2.6.10	アラーム	2-31
2.7	直接データ交換	2-32
2.8	直接データ交換における診断	2-33
3	サイクルタイムおよび反応時間	
3.1	サイクルタイム	3-2
3.2	反応時間	3-3
3.3	サイクルタイムおよび反応時間の計算例	3-10
3.4	アラーム反応時間	3-14
3.5	アラーム反応時間の計算例	3-16
3.6	遅延アラームと起動アラームの再現可能性	3-16
4	CPU とSTEP 7 のバージョン別 CPU ファンクション	
4.1	CPU 318-2 とCPU 312 IFM ～ 316-2 DP との相違点	4-2
4.2	CPU 312 IFM ～ 318 と先行バージョンとの相違点	4-6
5	ヒント	5-1
A	規格および認可	A-1
B	外形寸法図	B-1
C	略号	C-1
	用語解説	用語解説-1
	索引	索引-1



1 - 1	S7-300 の各種参照情報	vi
1 - 2	追加マニュアル	vii
1 - 1	CPU の運転制御エレメントおよび表示エレメント	1-2
1 - 2	CPU のステータス表示およびエラー表示	1-3
1 - 3	CPU 318-2 における接続リソースの割当ての原理	1-15
1 - 4	S7-300 のCPU (CPU 312 IFM ~ 316-2 DP) での強制的原理	1-21
1 - 5	CPU 312 IFM のアラーム入力のステータス表示	1-26
1 - 6	CPU 312 IFM の正面図	1-27
1 - 7	CPU 312 IFM の接続図	1-34
1 - 8	CPU 312 IFM の単線結線図	1-36
1 - 9	CPU 314 IFM のアラーム入力のステータス表示	1-45
1 - 10	CPU 314 IFM の正面図	1-46
1 - 11	CPU 314 IFM の接続図	1-56
1 - 12	CPU 314 IFM (特殊入力およびアナログ入／出力) の単線結線図	1-57
1 - 13	CPU 314 IFM (デジタル入／出力) の単線結線図	1-57
1 - 14	2 線トランスデューサによる CPU 314 IFM アナログ出力の スイッチング	1-58
1 - 15	4 線トランスデューサによる CPU 314 IFM アナログ出力の スイッチング	1-58
2 - 1	315-2AF03 より古い CPU 315-2 DP による診断	2-8
2 - 2	CPU 31x-2 (315-2AF03 以降の 315-2 DP) による診断	2-9
2 - 3	DP マスタと DP スレーブに対する診断アドレス	2-10
2 - 4	DP スレーブとしての CPU 31 x-2 の転送メモリ	2-14
2 - 5	DP マスタと DP スレーブに対する診断アドレス	2-22
2 - 6	スレーブ診断の構造	2-24
2 - 7	CPU 31x-2 の識別子診断の構造	2-28
2 - 8	装置診断の構造	2-29
2 - 9	診断アラームおよびプロセスアラームに対するバイト x +4 ~ x +7	2-30
2 - 10	CPU 31x-2 による直接データ交換	2-32
2 - 11	直接データ交換におけるレシーバの診断アドレス	2-33
3 - 1	サイクルタイムのセクション	3-2
3 - 2	最短反応時間	3-4
3 - 3	最長反応時間	3-5
3 - 4	1.5 M ビット／秒および 12 M ビット／秒における PROFIBUS-DP の バス実行時間の概要	3-9
4 - 1	構造例	4-4
B - 1	CPU 312 IFM の外形寸法図	B-1
B - 2	CPU 313/314/315/315-2 DP/316-2 DP の外形寸法図	B-2
B - 3	CPU 3182 の外形寸法図	B-3
B - 4	CPU 314 IFM の外形寸法図 (正面図)	B-3
B - 5	CPU 314 IFM の外形寸法図 (側面図)	B-4

表

1 - 1	各 CPU と運転制御エレメントおよび表示エレメントにおける相違点 . . .	1-2
1 - 2	バッファバッテリーまたはアキュムレータの使用	1-5
1 - 3	メモリカード	1-6
1 - 4	CPU のインターフェース	1-7
1 - 5	CPU のクロックの特性	1-10
1 - 6	CPU の通信の可能性	1-12
1 - 7	CPU 312 IFM ～ 316-2 DP の接続リソース	1-14
1 - 8	CPU 318-2 の接続リソース	1-15
1 - 9	CPU の診断 LED	1-22
1 - 10	内蔵入／出力のアラーム入力のための OB 40 のスタート インフォメーション	1-26
1 - 11	内蔵入／出力のアラーム入力のための OB 40 のスタート インフォメーション	1-44
1 - 12	CPU 314 IFM の内蔵入／出力の特性	1-50
2 - 1	DP マスタとしての CPU 31x-2 の「BUSF」LED の意味	2-6
2 - 2	STEP 7 による診断の読出し	2-7
2 - 3	DP マスタとしての CPU 31x-2 のイベント識別	2-11
2 - 4	DP マスタにおける DP スレーブの RUN - STOP 切換えの評価	2-12
2 - 5	転送メモリのアドレス領域のプランニング例	2-15
2 - 6	DP スレーブとしての CPU 31x-2 の「BUSF」LED の意味	2-19
2 - 7	マスタシステムの STEP 5 および STEP 7 による診断の読出し	2-20
2 - 8	DP スレーブとしての CPU 31x-2 のイベント識別	2-23
2 - 9	DP マスタ／DP スレーブにおける RUN-STOP 切換えの評価	2-23
2 - 10	ステーションステータス 1 の構造 (バイト 0)	2-25
2 - 11	ステーションステータス 2 の構造 (バイト 1)	2-26
2 - 12	ステーションステータス 3 の構造 (バイト 2)	2-26
2 - 13	マスタ PROFIBUS アドレスの構造 (バイト 3)	2-27
2 - 14	メーカー識別子の構造 (バイト 4、5)	2-27
2 - 15	直接データ交換におけるレシーバとしての CPU 31x-2 のイベント識別	2-33
2 - 16	双方向通信におけるトランスミッタのステーション故障の評価	2-34
3 - 1	CPU のオペレーティングシステム処理時間	3-6
3 - 2	CPU のプロセスイメージ更新	3-7
3 - 3	ユーザプログラム処理時間に対する CPU 固有の係数	3-7
3 - 4	S7 タイマの更新	3-7
3 - 5	更新時間と SFB 実行時間	3-8
3 - 6	アラームのネスティングによるサイクル延長	3-10
3 - 7	CPU のプロセスアラーム反応時間	3-14
3 - 8	CPU の診断アラーム反応時間	3-15
3 - 9	遅延アラームと起動アラームの再現可能性	3-17

CPUs

1

本章の内容

章	記載内容	ページ
1.1	運転制御エレメントおよび表示エレメント	1 - 2
1.2	CPU の通信の可能性	1 - 12
1.3	テストファンクションと診断	1 - 19
1.4	CPU のテクニカルデータ	1 - 24

CPU 314 IFM に関する記載について

CPU 314 IFM には以下の 2 種類があります：

- メモリカード用スロット付き（6ES7 314-5EA10-0AB0）
- メモリカード用スロットなし（6ES7 314-5EA0x-0AB0/
6ES7 314-5EA8x-0AB0）

相違点に関しての言及がない限り、本章におけるすべての記載は両種の CPU 314 IFM に共通です。

1.1 運転制御エレメントおよび表示エレメント

図 1 - 1 に示したのは CPU の運転制御エレメントおよび表示エレメントです。
いくつかの CPU では、エレメントの配置がこの図と異なる場合があります。すべての CPU が必ずここに示したエレメントをすべて装備しているとは限りません。
表 1 - 1 には各 CPU による相違点がまとめられています。

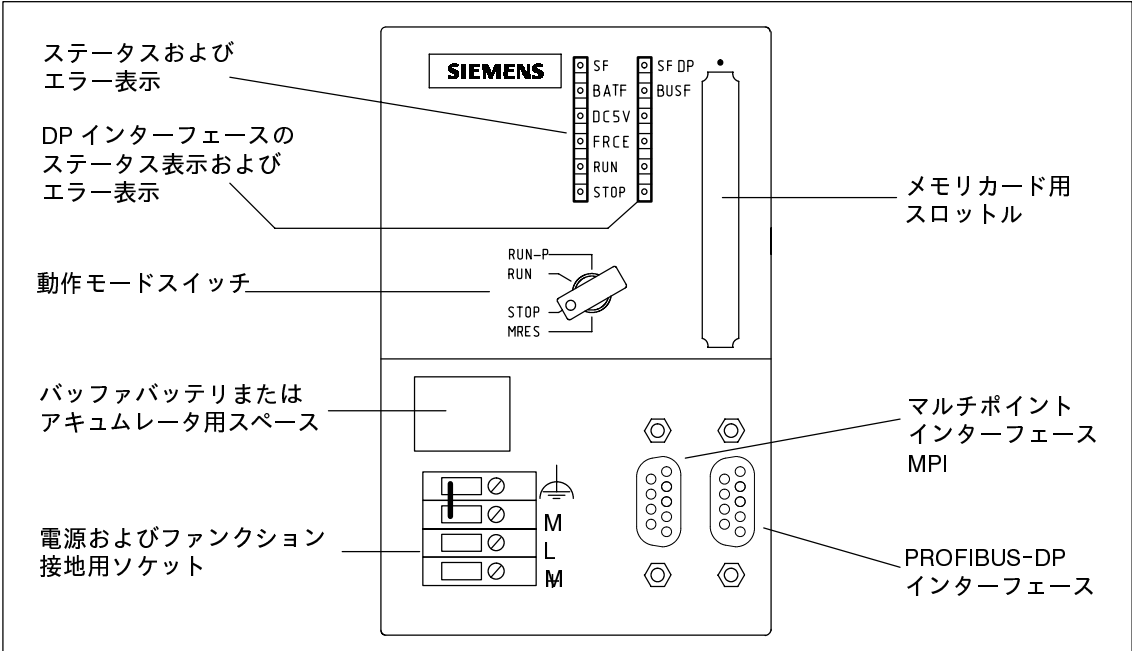


図 1 - 1 CPU の運転制御エレメントおよび表示エレメント

CPU の相違点

表 1 - 1 各 CPU と運転制御エレメントおよび表示エレメントにおける相違点

エレメント	312 IFM	313	314	314 IFM		315	315-2 DP	316-2 DP	318-2
				-5AE0x-	-5AE10-				
DP インターフェースの LED	なし						あり		
バッファバッテリー/ アキュムレータ	なし	アキュムレータなし	あり						
電源用ソケット	なし、フロントコネクタより	あり							
メモリカード	なし	あり	なし	あり	あり				
PROFIBUS - DP インターフェース	なし						あり		

1.1.1 ステータス表示およびエラー表示

CPU に対する表示

-  SF ... (赤) ... ハードウェアエラーまたはソフトウェアエラー
-  BATF ... (赤) ... バッテリーエラー (CPU 312 IFM にはない)
-  DC5V ... (緑) ... CPU および S7-300 バス用 DC 5V 電源正常
-  FRCE ... (黄) ... 強制ジョブ作動中
-  RUN ... (緑) ... CPU は RUN モード、始動時には LED は 1Hz で点滅、HALT モードでは 0.5Hz で点滅
-  Stopp ... (黄) ... CPU は Stopp または HALT あるいは始動状態、LED は完全再起動要求時に点滅

PROFIBUS に対する表示

CPU 315-2 DP/
CPU 316-2 DP



BUSF ... (赤) ... PROFIBUS インターフェースにおけるハードウェアエラーまたはソフトウェアエラー

CPU 318-2



BUS1F ... (赤) ... インターフェース 1 におけるハードウェアエラーまたはソフトウェアエラー

BUS2F ... (赤) ... インターフェース 2 におけるハードウェアエラーまたはソフトウェアエラー

図 1 - 2 CPU のステータス表示およびエラー表示

1.1.2 動作モードスイッチ

動作モードスイッチはすべての CPU において同一です。

動作モードスイッチの位置

動作モードスイッチの位置は、その CPU における割り当ての順に説明されています。

CPU のモードに関する詳細は、STEP 7 のオンラインヘルプにあります。

位置	意味	説明
RUN-P	RUN-PROGRAM モード	CPU はユーザプログラムを処理します。 この位置ではキーを引き抜くことはできません。
RUN	RUN モード	CPU はユーザプログラムを処理します。 ユーザプログラムは、パスワードによる認証がなければ変更できません。 この位置でキーを抜くことができます、キーを抜くことで権限のない者がモードを変更することができなくなります。
Stopp	Stopp モード	CPU はユーザプログラムを処理しません。 この位置でキーを抜くことができます、キーを抜くことで権限のない者がモードを変更することができなくなります。
MRES	完全再起動	CPU の完全再起動（318-2 ではコールドスタートも）を行うための動作モードスイッチ位置です。 動作モードスイッチによる完全再起動には、特別な操作手順が必要です。

1.1.3 バッファバッテリー／アキュムレータ

例外

CPU 312 IFM および 313 はリアルタイムクロックがないので、アキュムレータは不要です。

CPU 312 IFM はバッファリングされないので、バッテリーを装着することはできません。

バッファバッテリーとアキュムレータ

アキュムレータによるバッファリングとバッファバッテリーによるバッファリングの相違について、表 1-2 に示しました。

表 1-2 バッファバッテリーまたはアキュムレータの使用

下記による バッファリ ング	バッファリング対象	注記	バッファ時 間
アキュム レータ	リアルタイムクロックのみ	アキュムレータはCPUの「電源 ON」の際に再ロードされます。 注意事項： ユーザプログラムはメモリカード、 またはCPU 314 IFM (-5AE0x-) で は固定記憶装置に保存されていなか ればなりません。	120 時間 (25°C 時) 60 時間 (60°C 時) ... 双方とも 1 時間の ローディン グの後
バッファ バッテリー	- ユーザプログラム（メモリカードにおいて停電に備えて保存されていない場合） - 維持されるべきデータブロックのデータ領域量が、バッテリーなしで可能となる量よりも多い場合 - リアルタイムクロック	注意事項： CPU はデータの一部をバッテリーの有無とは無関係に維持することが可能です。バッファバッテリーが必要なのは、この量を越えるデータを維持する場合です。	1 年

1.1.4 メモリカード

例外

CPU 312 IFM および 314 IFM (-5AE0x-) では、メモリカードの装着はできません。これらの CPU には、内蔵固定記憶装置が装備されています。

メモリカードの用途

メモリカードは CPU のロードメモリを拡張するものです。

メモリカードには、ユーザプログラムと CPU およびモジュールの動作を決定するパラメータを保存することができます。

CPU のバッテリーシステムもメモリカードに保存することができます、ただし CPU 318-2 を除きます。

ユーザプログラムをメモリカードに格納すると、CPU を「電源 OFF」にしても失われることはありません。

使用可能なメモリカード

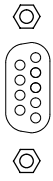
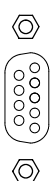
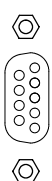
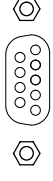
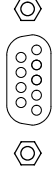
以下のメモリカードが使用可能です：

表 1-3 メモリカード

容量	形式	注記
16 k バイト	5 V - FEPR0M	CPU は以下のファンクションをサポートします： - モジュール上のユーザプログラムを CPU にロードします このファンクションにおいては、CPU は完全再起動され、ユーザプログラムはメモリカードにロードされ、その後 CPU のメインメモリにロードされます。 - RAM は ROM の内容をコピーします (CPU 318-2 の場合を除く)。
32 k バイト		
64 k バイト		
256 k バイト		
128 k バイト		
512 k バイト		
1 M バイト		
2 M バイト		
4 M バイト	5 V - RAM	CPU 318-2 のみ
128 k バイト		
256 k バイト		
512 k バイト		
1 M バイト		
2 M バイト		

1.1.5 MPI インターフェースおよび PROFIBUS-DP インターフェース

表 1 - 4 CPU のインターフェース

CPU 312 IFM CPU 313 CPU 314 IFM CPU 314		CPU 315-2 DP CPU 316-2 DP		CPU 318-2	
MPI インター フェース		MPI インター フェース	PROFIBUS - DP インターフェース	MPI/DP インター フェース	PROFIBUS - DP インターフェース
 MPI		 MPI	 DP	 MPI/ DP	 DP
-		-		PROFIBUS - DP インターフェース のプランニング 変更が可能	-

MPI インターフェース

MPI は、PG/OP 用の CPU または MPI サブネットでの通信用の CPU のインターフェースです。

典型的な（初期設定されている）転送レートは、187.5 k ボー（CPU 318-2 : 12 M ボーまでの設定が可能）です。

S7-200 との通信の際は、19.2 k ボーに設定します。

CPU は設定されたバスパラメータ（たとえば転送レート）を、自動的に MPI インターフェースに送ります。これにより、たとえばプログラミング装置が自動的にある MPI サブネットに「固定」されます。

PROFIBUS - DP インターフェース

インターフェースが 2 つある CPU では、PROFIBUS-DP インターフェースを PROFIBUS-DP への接続に使用することができます。12 M ボーまでの転送レートを設定可能です。

CPU は設定されたバスパラメータ（たとえば転送レート）を、自動的に PROFIBUS-DP インターフェースに送ります。これにより、たとえばプログラミング装置が自動的にある PROFIBUS サブネットに「固定」されます。

STEP 7 では、バスパラメータの自動転送をオフにすることができます。

接続可能な装置

MPI	PROFIBUS - DP
- PG/PC および OP - MPI インターフェース付き S7 コントローラ (S7-300、M7-300、S7-400、M7-400、C7-6xx) - S7-200 (注意事項：19.2 k ボーのみ)	- PG/PC および OP - PROFIBUS-DP インターフェース付き S7 コントローラ (S7-200、S7-300、M7-300、S7-400、M7-400、C7-6xx) - 他の DP マスタおよび DP スレーブ

S7-200 と MPI は 19.2 k ボーでのみ接続可能です

注意事項

19.2 k ボーでの S7-200 との通信では：

- 1つのサブネット内に最大 8 つのスレーブ（固有の MPI アドレスのある CPU、PG/OP、FM/CP）が可能です。
- グローバルデータ通信は実行できません。

詳細はS7-200 システムマニュアルをお読みください！

MPI サブネットのモジュール挿抜

MPI を介してのデータ転送中は、S7-300 システムのモジュール（SM、FM、CP）を挿抜してはなりません。



警告

MPI を介してのデータ転送中にS7-300 システムのモジュール（SM、FM、CP）を挿抜すると、データが妨害パルスの影響を受けることがあります。

MPI を介してのデータ転送中は、モジュール（SM、FM、CP）を挿抜してはなりません！

運転中の MPI サブネット変更による GD パケットの喪失



警告

MPI サブネットのデータパケットの喪失！

運転中に CPU を MPI サブネットに追加接続すると、GD パケットの喪失とサイクルタイムの遅延が発生する可能性があります。

対策：

1. 接続されているスレーブの電源をオフにします。
2. スレーブを MPI サブネットに接続します。
3. スレーブのスイッチをオンにします。

1.1.6 クロックと動作時間カウンタ

表 1 - 5 には各 CPU の特性とファンクションがまとめられています。

STEP 7での CPU のパラメータ設定により、同期や補正係数のようなファンクションを設定することが可能です、これにはSTEP 7のオンラインヘルプをお読みください。

表 1 - 5 CPU のクロックの特性

特性	312 IFM	313	314	314 IFM	315	315-2 DP	316-2 DP	318-2
形式	ソフトウェア クロック		ハードウェアクロック（「リアルタイムクロック」内蔵）					
出荷時の初期設定	DT#1994 - 01 - 01 - 00:00:00							
バッファリング	不可能		• バッファバッテリー • アキュムレータ					
動作時間カウンタ 番号	-	1						8
カウンティング時間 範囲		0 0 ～ 32767 時間						0 ～ 7 0 ～ 32767 時間
精度	... 1 日あたりの最大誤差：							
• 電源電圧オンの 場合 0 ～ 60 °C	±9 秒							
• 電源電圧オフの 場合 0 °C	+2 秒 ～ - 5 秒							
25 °C	±2 秒							
40 °C	+2 秒 ～ - 3 秒							
60 °C	+2 秒 ～ - 7 秒							

「電源 OFF」でのクロックの動作

下表は、各バッファリングにおける「電源 OFF」時のクロックの動作をまとめたものです：

バッファリング	CPU 314 ～ 318-2	CPU 312 IFM および 313
バッファバッテリーによる	クロックは「電源 OFF」でも作動します。	「電源 ON」では、CPU のクロックは「電源 OFF」時のクロックタイムを継承して作動します。クロックのバッファリングは行われないので、クロックは「電源 OFF」では作動しません。
アキュムレータによる	アキュムレータのバッファ時間カウンタのため、CPU のクロックは「電源 OFF」時も作動します。「電源 ON」でアキュムレータは再ロードされます。	
	バッファリングが正しく行われないと、エラーメッセージはアウトプットされません。「電源 ON」では、クロックは「電源 OFF」時のクロックタイムを継承して作動します。	
なし	「電源 ON」では、CPU のクロックは「電源 OFF」時のクロックタイムを継承して作動します。CPU のバッファリングは行われないので、「電源 OFF」ではクロックも作動しません。	

1.2 CPU の通信の可能性

CPU により、以下の通信が可能になります：

表 1 - 6 CPU の通信の可能性

通信	MPI	DP	説明
PG/OP 通信	x	x	CPU は、同時に 1 つまたは複数の PG/OP への複数のオンライン接続を維持することができます。DP インターフェースを介しての PG/OP 通信のためには、CPU のプランニングとパラメータ設定の際に「プログラミングとステータス／制御..」ファンクションを有効にする必要があります。
S7 基本通信	x	x	I システムファンクションにより、S7-300 内の MPI/DP ネットワークインターフェースを介してデータを転送することができます（確認データ交換）。データ交換は、プランニングされていない S7 接続を介して行われます。
	x	-	X システムファンクションにより、データを MPI サブネットの他の通信対象へと転送することができます（確認データ交換）。データ交換は、プランニングされていない S7 接続を介して行われます。
			I/X システムファンクションの一覧はオペレーションリストに、詳細な説明は STEP 7 のオンラインヘルプまたはシステムファンクションおよび標準ファンクションリファレンスマニュアルにあります。
PG ファンクションのルーティング	x	x	CPU 31x-2 および V 5/0 以降の STEP 7 により、PG/PC でサブネット境界を越えて S7 ステーションへオンラインでアクセス可能です、これによりたとえば、ユーザプログラムやハードウェア構成をロードしたり、あるいはテストおよびスタートアップファンクションを実行します。DP インターフェースを介してのルーティングのためには、CPU のプランニングとパラメータ設定の際に「プログラミングとステータス／制御..」ファンクションを有効にする必要があります。ルーティングに関する詳細な説明は、STEP 7 のオンラインヘルプにあります。
S7 通信	x	-	S7 通信は、プランニングされた S7 接続を介して行われます。この接続では S7-300 の CPU は、S7-400 の CPU のサーバーとなります。つまり S7-400 の CPU は、データを S7-300 の CPU に書き込んだり、あるいは S7-300 の CPU からデータを読み出したりできるということです。
グローバルデータ通信	x	-	S7-300/400 の CPU は、互いにグローバル データを交換可能です（未確認データ交換）。

接続リソース

各通信接続は通信接続中の監視エレメントとして、S7 の CPU 上に接続リソースを必要とします。テクニカルデータに記載されたように、S7 の各 CPU には、種々の通信（PG/OP 通信、S7 通信あるいは S7 基本通信）に割り当てる特定の数の接続リソースがあります。

接続リソースの割当ては、CPU 312 IFM ～ 316-2 DP（表 3 - 6 参照）と CPU 318-2（表 1 - 8 参照）では異なります：

CPU 312 IFM ～ 316-2 DP の接続リソース

CPU 315-2 DP および 316-2 DP では、接続リソースはインターフェースとは無関係です。つまり、PG 通信接続の接続リソース割当ては、その接続が MPI インターフェースによるものかあるいは DP インターフェースによるものか、には無関係であるということです。

表 1 - 7 CPU 312 IFM ～ 316-2 DP の接続リソース

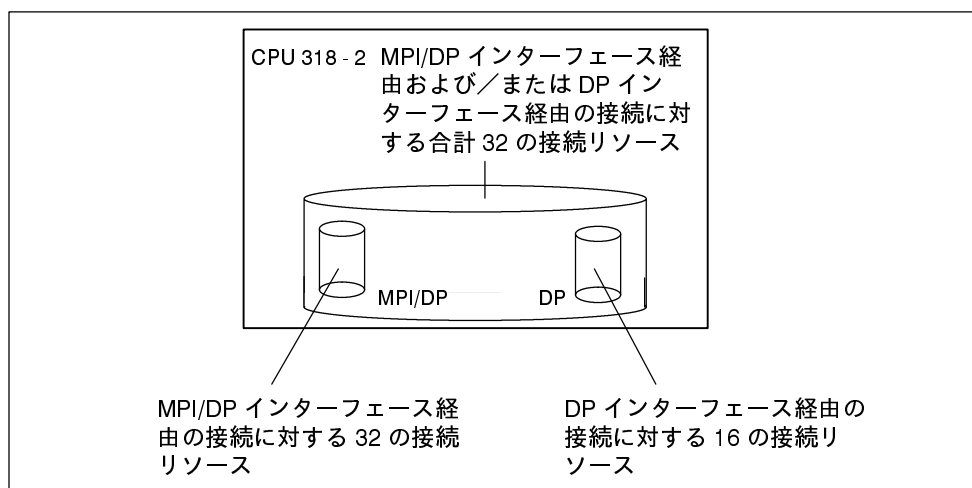
通信ファンクション	説明
PG 通信／ OP 通信／ S7 基本通信	接続リソースの割当てが、種々の通信メッセージの時間順のみによって決定されないように、以下の通信では接続リソース予約することが可能です： - PG 通信および OP 通信 - S7 基本通信 PG/OP 通信に対して、それぞれ最低 1 つの接続リソースが初期設定として予約されています。これを下回る値は不可能です。 CPU のテクニカルデータには、各 CPU の設定可能な接続リソースと初期設定が記載されています。接続リソースの「新規割当て」は、STEP 7 での CPU パラメータ設定の際に行います。
S7 通信	他の通信、たとえば PUT/GET ファンクションによる S7 通信には、たとえそれが時間的に先行して構築された接続であっても、この接続リソースを割り当てることはできません。これに代わって、特定の通信のために予約されていない接続リソースが割り当てられます。 12 の接続リソースが可能な CPU 314 での例： - PG 通信用に 2 つの接続リソースを予約します。 - OP 通信用に 6 つの接続リソースを予約します。 - S7 基本通信用に 1 つの接続リソースを予約します。 → この場合、S7 通信、PG/OP 通信および S7 基本通信用にまだ 3 つの接続リソースが使用可能です。 OP 接続リソースに関する注意事項：OP が 3 つを超過すると、CPU での一時的なリソースボトルネックが原因のエラーメッセージがアウトプットされることがあります。「44 転送エラー #13」あるいは「#368 S7 通信エラー クラス 131 No. 4」などのエラーメッセージが、これに該当します。 対策：エラーメッセージを手動、または「PROTOOL」でプランニングした時間（「システムメッセージ」→「表示時間」）を経過した後に確認します。
PG ファンクションの ルーティング (CPU 31x-2 DP)	CPU は 4 つのルーティング接続に、接続リソースを割り当てることができます。 これらの接続リソースは追加設定されるものです。
送信／受信における 240 バイトを超過するデータの CP 343-1 経由の通信	CP は、PG/OP/S7 基本通信に予約されていない接続リソースを必要とします。

CPU 318-2 の接続リソース

表 1 - 8 CPU 318-2 の接続リソース

通信ファンクション	説明
PG/OP 通信	PU 318-2 ではこの通信ファンクションに対して、合計 32 の接続リソース（接続終端 CPU を含む）が使用可能です。この 32 の接続リソースは、各通信ファンクションに任意に割り当てることができます。 接続リソースの割当ての際は、以下の点に注意してください： - 接続リソースの数は、インターフェースごとに異なります： - MPI/DP インターフェース：32 接続リソース - DP-SS：16 接続リソース - 終端に CPU のない接続（FM またはルーティングなど）では、全体のリソースから 2 つの接続リソースと、インターフェースごとに 1 つの接続リソースを減算する必要があります。 図 1 - 3 は、接続リソースの割当ての原理を図示したものです。 接続リソースの算出例は 5 章にあります。
S7 基本通信	
PG ファンクションのルーティング	
S7 通信	

CPU 318 - 2 における接続リソースの割当ての原理



CPU 318-2 のインターフェースリソース - 算出例 :

1.: CPU のルーティングによる 2 つのゲートウェイ

内訳 :

- MPI/DP インターフェースの接続リソースが 2 つ割り当てられています
- DP インターフェースの接続リソースが 2 つ割り当てられています
- 双方のインターフェースに対して合計で 4 つの使用可能な接続リソースが割り当てられています

2.: MPI/DP インターフェース経由の S7 基本通信および接続終端に CPU のある PG/OP 通信用の 4 つの接続

内訳 :

- MPI/DP インターフェースの接続リソースが 4 つ割り当てられています
- 双方のインターフェースに対して合計で 4 つの使用可能な接続リソースが割り当てられています

結果 : 合計ではなお以下の接続リソースが使用可能です :

- 26 の MPI/DP インターフェースの接続リソース
- 14 の DP インターフェースの接続リソース
- 双方のインターフェースに対して合計で 24 の接続リソースが使用可能です

通信におけるデータの一貫性

データの装置間の転送における基本的な観点の 1 つに、その一貫性の問題があります。 いっしょに転送されるデータは、1 つの処理周期において発生したものであり相互に依存し合うデータ、つまり一貫性のあるものでなければなりません。

ユーザプログラムに、たとえば共通のデータにアクセスするプログラミングされた通信ファンクション X-SEND/ X-RCV が存在する場合は、このデータ領域へのアクセスは、パラメータ「BUSY」を介して自動的に調整されます。

例えば PUT/GET などの S7 通信ファンクション、あるいは CPU 31x (サーバとして) のユーザプログラム内のブロックを必要としない OP 通信を介した書込み/読出しでは、すでにプログラミングの段階でデータの一貫性を考慮しなければなりません。 CPU 312IFM ~ 316-2 DP と CPU 318-2 には以下の相違点があるので注意してください :

CPU 312 IFM ～ 316-2 DP	CPU 318-2
S7 通信の PUT/GET ファンクションあるいは OP 通信を介した変数の書込み／読出しは、CPU のサイクルチェックポイントで処理されます。 定義されたプロセスアラーム反応時間を確実なものにするため、通信変数はオペレーティングシステムのサイクルチェックポイントで 32 バイト（このマニュアルに記載されているより古いバージョンの CPU : 8 バイト）のブロック単位で、一貫性を維持してユーザメモリへまたはユーザメモリからコピーされます。これを超過するデータ領域に関しては、データの一貫性が保証されません。 一定のデータ一貫性が要求される場合、ユーザプログラム内の通信変数は 8 バイトまたは 32 バイトを超過してはいけません。 通信変数を SFC 81「UBLKMOV」でコピーすると、コピーが優先度の高いクラスの処理により中断されることがありません。	S7 通信の PUT/GET ファンクションあるいは OP 通信を介した変数の書込み／読出しは、CPU 318-2 においてオペレーティングシステムにより一定のタイムスライスで処理されます。したがって通信変数にアクセスしている場合は、各命令（バイト命令／ワード命令／倍長ワード命令）の度にユーザプログラムが中断される可能性があります。したがって通信変数のデータ一貫性は、ユーザプログラムに適用されている命令に対する制限と同じサイズまでしか維持できません。 これより大きなバイト、ワード、ダブルワードのデータ一貫性が求められる場合は、通信変数を必ず SFC 81「UBLKMOV」でコピーする必要があります、これにより通信変数の全領域にわたっての一貫した書込み／読出しが保証されます。

詳細情報

... 通信に関しては *STEP 7* オンラインヘルプと *SIMATIC* による通信マニュアルに詳細な情報があります。

... 通信 SFC/通信 SFB に関しては、*STEP 7* オンラインヘルプと標準ファンクションおよびシステムファンクションリファレンスマニュアルに詳細な情報があります。

S7-300 の CPU によるグローバルデータ通信

S7-300 のグローバルデータ通信の重要な特性について、以下に示します。

送信および受信条件

GD 回路を介しての通信では、以下の条件を守ってください：

- GD パケットのトランスミッタは、以下の条件を満たしていなければなりません：
 $\text{パルス基準係数}_{\text{トランスミッタ}} \times \text{サイクルタイム}_{\text{トランスミッタ}} \geq 60 \text{ ミリ秒}$
(CPU 318-2： $\geq 10 \text{ ミリ秒}$)
- GD パケットのレシーバは、以下の条件を満たしていなければなりません：
 $\text{パルス基準係数}_{\text{レシーバ}} \times \text{サイクルタイム}_{\text{レシーバ}} < \text{パルス基準係数}_{\text{トランスミッタ}} \times \text{サイクルタイム}_{\text{トランスミッタ}}$

この条件が守られないと、GD パケットが失われる可能性があります。その理由は以下の通りです：

- GD 回路中の「最下位」CPU の性能
- グローバルデータの送信と受信は、トランスミッタとレシーバにより非同期に行われます。

GD 回路を *STEP 7* でプランニングした場合は、グローバルデータの喪失は GD 回路のステータス画面に表示されます。

注意事項

グローバルデータを介しての通信では、次の点に注意してください：送信されたグローバルデータはレシーバでは確認されません！

したがってトランスミッタは、送信されたグローバルデータがいずれかのレシーバにより受信されたか否か、またどのレシーバにより受信されたかについての情報を得ることはありません。

グローバルデータの送信サイクル

STEP 7 (バージョン 3.0 以降) の「各 CPU サイクルで送信」で設定を行い、かつ CPU のサイクルが短い (60 ミリ秒未満) と、次のようなことが発生することがあります：バッテリシステムが CPU のまだ送信されていない GD パケットを上書きする。 ヒント：GD 回路を *STEP 7* でプランニングした場合は、グローバルデータの喪失は GD 回路のステータス画面に表示されます。

1.3 テストファンクションと診断

CPU は、

- スタートアップのテストおよび
- LED および STEP 7 による診断を可能にします。

1.3.1 テストファンクション

CPU は以下のテストファンクションを提供します：

- 変数のステータス
- 変数の制御
- 強制（CPU による相違に注意）
- ブロックのステータス
- 停止ポイント設定

テストファンクションに関する詳細な説明は、STEP 7 のオンラインヘルプにあります。

「ブロックのステータス」における重要事項！

STEP 7 の「ブロックのステータス」ファンクションには、CPU のサイクルタイムが必要です！

STEP 7 においてサイクルタイムを許容される最大値に設定することができます（CPU 318-2 で設定するものではありません）。このためには、STEP 7 の CPU パラメータにおいてプロセス運転を設定しなければなりません。

S7-300 における 強制の相違

CPU による強制の特性の相違に注意してください：

CPU 318-2	CPU 312 IFM ～ 316-2 DP
ユーザプログラムの固定値を割り当てられた変数（強制値）は、ユーザプログラムで変更したり上書きしたりすることはできません。 一貫性のあるネットデータ領域にあるペリフェラル領域またはプロセスイメージ領域の強制は、認められません。	ユーザプログラムの固定値を割り当てられた変数（強制値）は、ユーザプログラムで上書き可能です！ （図 1-4、ページ 1-21 参照）
以下の変数が可能です： 入／出力 ペリフェラル入／出力 フラグ 合計で 256 までの変数を強制することが可能です。	以下の変数が可能です： 入／出力 合計で 10 までの変数を強制することが可能です。

CPU 312 IFM ～ 316 - 2 DP における強制



注意

入力のプロセスイメージにおける強制値は、命令の書込み（例：T EB x, = E x.y、SFC によるコピーなど）やユーザプログラムでのペリフェラル命令の読み込み（例：L PEW x）、あるいは PG/OP ファンクションの書込みにより上書きすることができます！

強制値を割り当てられた出力は、ユーザプログラムにおいてペリフェラル命令の書込み（例：T PAB x）により出力に書き込まれるのではなく、かつ PG/OP ファンクションによって書き込まれるのでもない強制値のみを出力します！

入／出力のプロセスイメージの強制値は、ユーザプログラムあるいは PG/OP ファンクションによっては上書きされないことに十分に注意してください！

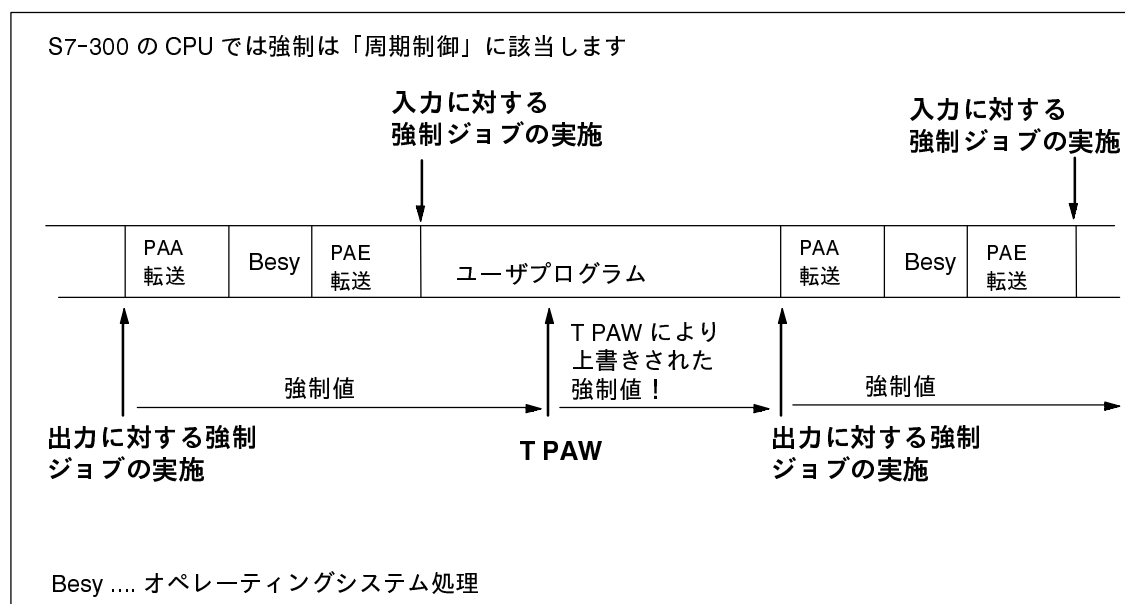


図 1 - 4 S7-300- のCPU（CPU 312 IFM ～ 316-2 DP）での強制の原理

1.3.2 LED 表示による診断

表 1 - 9 に記載された LED は、CPU または S7-300 の診断に関連するもののみです。PROFIBUS-DP インターフェースの LED の意味は、2 章に記載されてます。

表 1 - 9 CPU の診断 LED

LED	意味	
SF	右記の場合に点灯	ハードウェアエラー プログラミングエラー パラメータエラー 計算エラー タイムエラー メモ리카ードが正しくない バッテリーエラーまたは「電源 ON」においてバッファリングがない ペリフェラルエラー（外部ペリフェラルに対してのみ） 通信エラー
BATF	右記の場合に点灯	バッファバッテリーが故障しているか放電している 注意事項：アキュムレータが装着されている場合も点灯します。理由：ユーザプログラムは、アキュムレータによってバッファリングされることはありません。
Stopp	右記の場合に点灯 右記の場合に点滅	CPU がユーザプログラムを処理しない CPU が完全再起動を要求

1.3.3 STEP 7 による診断

注意事項

多数のモニタファンクションとエラー対応ファンクションを備えていても、そのことにより安全指向の、あるいは高性能のシステムが構築されるわけではないことに注意してください。

エラーが発生すると、CPU は診断バッファにエラー原因を記録します。診断バッファの読出しは PG で行います。

エラーまたはアラームが発生すると CPU が「Stopp」になるか、あるいはユーザプログラムのエラー OB またはアラーム OB で発生したエラーないしアラームに対処することができます。STEP 7 による診断に関する詳細な説明は、STEP 7 のオンラインヘルプにあります。

オペレーションリスト には下記に関する概要があります

- どのエラーまたはアラームの発生時にどの OB で対処するか、そして
- 各 CPU においてどの OB をプログラミング可能か

エラー OB がない場合の CPU の動作

エラー OB をプログラミングしないと、CPU は以下のような動作をします：

以下の OB がないと CPU は Stopp になります	以下の OB がないと CPU は RUN に留まります
OB 80 (タイムエラー) OB 85 (プログラムシーケンスエラー) OB 86 (PROFIBUS-DP サブネットでのステーション故障) OB 87 (通信エラー) OB 121 (プログラミングエラー) OB 122 (ペリフェラルダイレクトアクセス - エラー)	OB 81 (電源供給エラー)

アラーム OB がない場合の CPU の動作

アラーム OB をプログラミングしないと、CPU は以下のような動作をします：

以下の OB がないと CPU は Stopp になります	以下の OB がないと CPU は RUN に留まります
OB 10/11 (クロックタイムアラーム) OB 20/21 (遅延アラーム) OB 40/41 (プロセスアラーム) OB 55 (クロックタイムアラーム) OB 56 (遅延アラーム) OB 57 (メーカー固有の アラーム) OB 82 (診断アラーム) OB 83 (挿抜アラーム)	OB 32/35 (起動アラーム)

OB 35 に関するヒント (CPU 318-2 : OB 32 にも該当)

起動アラーム OB 35/32 は、1 ミリ秒から設定できます。注意点：起動アラーム時間を短く選択するほど、起動アラームエラーの蓋然性は高くなります。各 CPU のオペレーティングシステム時間、ユーザプログラムの実行時間および PG ファンクションなどによるサイクルの延長を、必ず考慮してください。

1.4 CPU のテクニカルデータ

本章の内容

- CPU のテクニカルデータ
- CPU 312 IFM および 314 IFM のための内入／出力のテクニカルデータ
- CPU 31x-2 DP の DP マスタ／DP スレーブとしての特性は記載されていません。これに関しては 2 章をお読みください。

章	記載内容	ページ
1.4.1	CPU 312 IFM	1 - 25
1.4.2	CPU 313	1 - 37
1.4.3	CPU 314	1 - 40
1.4.4	CPU 314 IFM	1 - 43
1.4.5	CPU 315	1 - 59
1.4.6	CPU 315-2 DP	1 - 62
1.4.7	CPU 316-2 DP	1 - 65
1.4.8	CPU 318-2	1 - 68

1.4.1 CPU 312 IFM

固有の特性

- 内蔵入／出力（20 ピンフロントコネクタによる配線）
- バッファバッテリーがないのでメンテナンスフリー
- CPU 312 IFM による S7-300 構築は、モジュールキャリア上でのみ可能です

CPU 312 IFM の内蔵ファンクション

内蔵ファンクション	説明
プロセスアラーム	アラーム入力とは、対応する信号エッジでプロセスアラームを発するようにパラメータ設定された入力のことです。 デジタル入力 124.6 ～ 125.1 をアラーム入力として利用する場合は、それらを STEP 7 でパラメータ設定する必要があります。
カウンタ	CPU 312 IFM は、デジタル入力 124.6 ～ 125.1 でこれらの特殊ファンクションを使用することもできます。
周波数計	特殊ファンクション「カウンタ」および「周波数計」の説明は、マニュアル内蔵ファンクションにあります。

CPU 312 IFM の「アラーム入力」

デジタル入力 124.6 ～ 125.1 をアラーム入力として利用する場合は、それらを STEP 7 の「CPU パラメータ」においてアラーム入力としてパラメータ設定する必要があります。

以下の点に注意してください：

- これらのデジタル入力の信号遅延は、極めてわずかなものです。このアラーム入力では、モジュールは約 10 ～ 50 μ 秒のパルスで検知されます。妨害パルスによるアラームの作動を防止するために、シールドケーブルを有効にされるアラーム入力に接続する必要があります。
注意事項：アラームを作動させるパルスは、50 μ 秒以上の長さでなければなりません。
- 入力のプロセスイメージまたは LPEB における 1 つのアラームの入力状態は、常に約 3 ミリ秒の「通常の」入力遅延により変化します。

OB 40 のスタートインフォメーション

表 1 - 10 に示したのは、CPU 312 IMF の「アラーム入力」に関連する OB 40 の一時的な (TEMP) 変数です。OB 40 のプロセスアラームの説明は、システムファンクションおよび標準ファンクションリファレンスマニュアルにあります。

表 1 - 10 内蔵入／出力のアラーム入力のための OB 40 のスタートインフォメーション

バイト	変数	データ形式	説明	
6/7	OB40_MDL_ADDR	WORD	B#16#7C	アラームを作動させるモジュール (ここでは CPU) のアドレス
8 以上	OB40_POINT_ADDR	DWORD	図 1 - 5 参照	アラームを作動させる内蔵入力の表示

アラーム入力の表示

変数 OB40_POINT_ADDR では、プロセスアラームを作動させたアラーム入力を読み出すことができます。図 1 - 5 は、ダブルワードのビットに対するアラーム入力の割当てを示したものです。

注意点： 複数の入力のアラームが極めて短い間隔 (100 μ 秒未満) で作動する場合は、複数のビットが同時に設定される可能性があります。つまり複数のアラームが発せられても作動しても、OB 40 がスタートするだけになります。

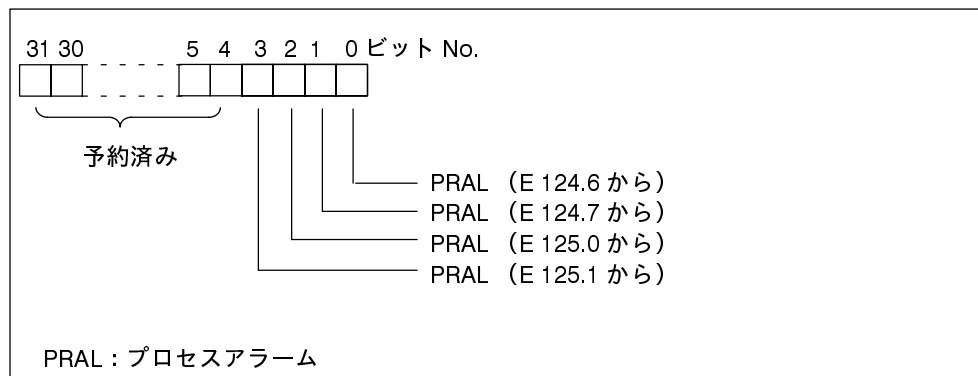


図 1 - 5 CPU 312 IMF のアラーム入力のステータス表示

正面図

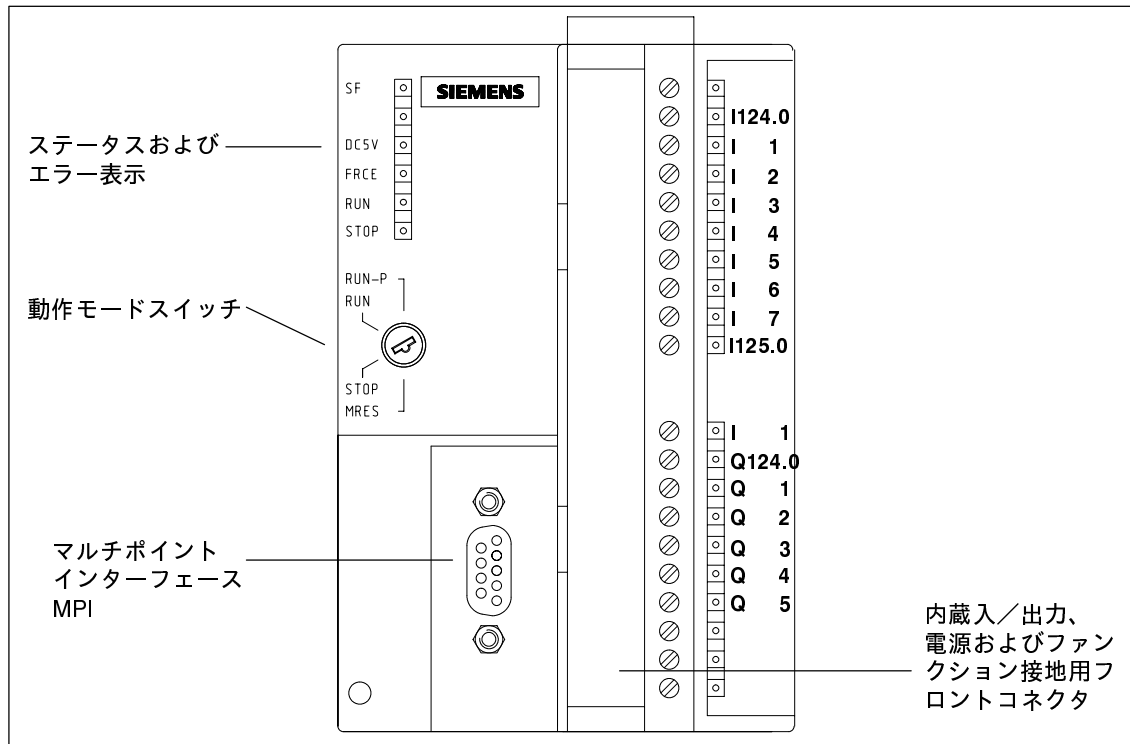


図 1 - 6 CPU 312 IFM の正面図

CPU 312 IFM のテクニカルデータ

CPU と製品レベル		データ領域とその保持	
MLFB	6ES7 312-5AC02 - 0AB0 01	合計保持データ領域 (フラグ、クロックタイム、カウンタを含む)	最大 1 DB、72 データ バイト
• ハードウェアの 製品レベル		フラグ	1024
• ファームウェア 製品レベル	V 1.1.0	• 保持設定可能範囲	MB 0 ~ MB 71
• 付属プログラミング パッケージ	STEP 7 V 5.0、サービス パック 03	• プリセット	MB 0 ~ MB 15
メモリー		タイミングフラグ	8 (1 フラグバイト)
メインメモリー		データブロック	最大 63 (DB 0 予約済み)
• 内蔵	6 k バイト	• サイズ	最大 6 k バイト
• 拡張性	なし	• 保持設定可能範囲	最大 1 DB、72 バイト
ロードメモリー		• プリセット	保持なし
• 内蔵	20 k バイト RAM 20 k バイト EEPROM	ローカルデータ (設定不可能)	最大 512 バイト
• FEPRM の拡張性	なし	• 各優先度クラスごとに	256 バイト
• RAM の拡張性	なし	ブロック	
バッファリング	あり	OB	オペレーションリスト参照
• バッテリによる	なし	• サイズ	最大 6 k バイト
• バッテリなし	72 バイト保持、 パラメータ設定可能 (データ、フラグ、クロック タイム)	ネストの深さ	
		• 各優先度クラスごとに	8
		• 1 つのエラー OB 内で の追加	なし
処理時間		FB	最大 32
下記の処理時間		• サイズ	最大 6 k バイト
• ビットオペレーション	最小 0.6 μ 秒	FC	最大 32
• ワードオペレーション	最小 2 μ 秒	• サイズ	最大 6 k バイト
• 固定少数点計算	最小 3 μ 秒	アドレス領域 (入／出力)	
• 浮動小数点計算	最小 60 μ 秒	ペリフェラルアドレス領域	
クロックタイム／カウンタとその保持		• デジタル	0 ~ 31/0 ~ 31
S7 カウンタ	32	- 内蔵	124、125 E/124 A
• 保持設定可能範囲	Z 0 ~ Z 31	• アナログ	256 ~ 383/256 ~ 383
• プリセット	Z 0 ~ Z 7	プロセスイメージ (設定不可能)	32 バイト + 4 バイト (内蔵) / 32 バイト + 4 バイト (内蔵)
• カウント範囲	1 ~ 999	デジタルチャンネル	256 + 10 (内蔵) / 256 + 6 (内蔵)
IEC カウンタ	あり	アナログチャンネル	64/32
• 種類	SFB		
S7 クロックタイム	64		
• 保持設定可能範囲	なし		
• 時間範囲	10 ミリ秒 ~ 9990 秒		
IEC タイマ	あり		
• 種類	SFB		

構造		通信ファンクション	
モジュールラック	1	PG/OP 通信	あり
各モジュールラックのモジュール数	最大 8	グローバルデータ通信	あり
DP マスタ		• GD パケットの数量	
• 内蔵	なし	- トランスミッタ	1
• CP 経由	あり	- レシーバ	1
S7 メッセージファンクション		• GD パケットのサイズ	最大 22 バイト
同時に有効なアラーム S ブロック	なし	- うち一貫性のあるもの	8 バイト
クロックタイム		S7 基本通信	あり
クロック	あり	• ジョブあたりネットデータ	最大 76 バイト
• バッファリング	なし	- うち一貫性のあるもの	X/I_PUT/_GET では 32 バイト X_SEND/_RCV では 76 バイト
• 精度	1.1.6 章参照	S7 通信	あり（サーバー）
動作時間カウンタ	なし	• ジョブあたりネットデータ	最大 160 バイト
クロックタイム同期	あり	- うち一貫性のあるもの	32 バイト
• AS 内	マスタ	S5 互換通信	なし
• MPI 上	マスタ／スレーブ	標準通信	なし
テストおよびスタートアップファンクション		接続リソースの数量	PG 通信／OP 通信／S7 基本通信／S7 通信用に 6
ステータス／変数の制御	あり	• 下記の予約	
• 変数	入力、出力、フラグ、DB、クロックタイム、カウンタ	- PG 通信プリセット済み（設定可能）	最大 5 1 ～ 5 1
• 数量		- OP 通信プリセット済み（設定可能）	最大 5 1 ～ 5 1
- 変数のステータス	最大 30	- S7 基本通信プリセット済み（設定可能）	最大 2 0 ～ 2 2
- 変数の制御	最大 14		
強制	あり	インターフェース	
• 変数	入力、出力	第 1 インターフェース	
• 数量	最大 10	ファンクション	
ブロックのステータス	あり	• MPI	あり
シングルステップ	あり	• DP マスタ	なし
停止ポイント	2	• DP スレーブ	なし
診断バッファ	あり	• フローティング	なし
• 入力の数量（設定不可能）	100		

MPI		電圧、電流	
- サービス - PG/OP 通信 あり - グローバルデータ通信 あり - S7 基本通信 あり - S7 通信 あり（サーバー） - 転送速度 19.2、187.5 k ボー		電源電圧 DC 24 V 許容範囲 20.4 ～ 28.8 V 消費電流（無負荷運転時） 通常 0.7 A 起動電流 通常 8 A I^2t 0.4 A ² 秒 電源ケーブル用外付けヒューズ（推奨） LS スイッチ、10 A、B または C 形式 MPI の PG 電源（15 ～ 30 V DC） 最大 200 mA 電力損失 通常 9 W バッテリ なし アキュムレータ なし	
寸法		内蔵入／出力	
取付け寸法 幅×高さ×奥行き（mm）	80×125×130	下記のアドレス	
重量	約 0.45 kg	- デジタル入力 E 124.0 ～ E 127.7 - デジタル出力 A 124.0 ～ A 124.7	
プログラミング		内蔵ファンクション	
プログラミング言語	STEP 7	カウンタ 1（内蔵ファンクション） マニュアル参照	
オペレーションセット	オペレーションリスト参照	周波数計 最大 10 kHz まで （内蔵ファンクション） マニュアル参照	
ネストレベル	8		
システムファンクション（SFC）	オペレーションリスト参照		
システムファンクションブロック（SFB）	オペレーションリスト参照		
ユーザプログラム保護	パスワードによる保護		

CPU 312 IFM の特殊入力のテクニカルデータ

モジュール固有データ		トランスミッタ選択用データ	
入力数	4 E 124.6 ~ 125.1	入力電圧	
ケーブル長		• 定格値	DC 24 V
• シールド付き	最長 100 m	• 信号「1」用	
		E 125.0 および E 125.1	15 ~ 30 V
		E 124.6 および E 124.7	15 ~ 30 V
		• 信号「0」用	-3 ~ 5 V
電圧、電流、電位		入力電流	
同時に制御可能な入力数	4	• 信号「1」において	
• 水平取付け		E 125.0 および E 125.1	最低 2 mA
• 垂直取付け	4	E 124.6 および E 124.7	最低 6.5 mA
40 °C まで	4	入力遅延	
		• 「0」→「1」移行時	最大 50 μ秒
		• 「1」→「0」移行時	最大 50 μ秒
ステータス、アラーム、診断		入力特性曲線	
ステータス表示	チャンネルごとの 緑 LED	E 125.0 および E 125.1	IEC 1131 準拠、 形式 1
アラーム		E 124.6 および E 124.7	IEC 1131 準拠、 形式 1、
• プロセスアラーム	パラメータ設定可能	2 線 BERO 近接スイッチの 接続	なし
診断ファンクション	なし	• 許容ゼロ入力電流	
		E 125.0 および E 125.1	最大 0.5 mA
		E 124.6 および E 124.7	最大 2 mA
		クロックタイム、周波数	
		下記に対するシステム内部 準備時間	
		• アラーム処理	最大 1.5 ミリ秒
		入力周波数	≤ 10 kHz

CPU 312 IFM のデジタル入力のテクニカルデータ

注意事項

入力 E 124.6 および E 124.7 を特殊入力としてパラメータ設定することも可能です。その場合入力 E 124.6 および E 124.7 に対しては、特殊入力のテクニカルデータが適用されます！

モジュール固有データ		ステータス、アラーム、診断	
入力数	8	ステータス表示	チャンネルごとの 緑 LED
ケーブル長		アラーム	なし
• シールドなし	最長 600 m	診断ファンクション	なし
• シールド付き	最長 1000 m		
電圧、電流、電位		トランスミッタ選択用データ	
同時に制御可能な入力数	8	入力電圧	
• 水平取付け		• 定格値	DC 24 V
60 °C まで		• 信号「1」用	11 ~ 30 V
• 垂直取付け	8	• 信号「0」用	-3 ~ 5 V
40 °C まで		入力電流	
	8	• 信号「1」において	通常 7 mA
絶縁	なし	入力遅延	
		• 「0」→「1」移行時	1.2 ~ 4.8 ミリ秒
		• 「1」→「0」移行時	1.2 ~ 4.8 ミリ秒
		入力特性曲線	IEC 1131 準拠、 形式 2
		2 線 BERO 近接スイッチ	可能
		• 許容ゼロ入力電流	最大 2 mA

CPU 312 IFM のデジタル出力のテクニカルデータ

モジュール固有データ		アクチュエータ選択用データ	
出力数	6	出力電圧	
ケーブル長		• 信号「1」において	最低 L+ (-0.8 V)
• シールドなし	最長 600 m	出力電流	
• シールド付き	最長 1000 m	• 信号「1」において	
電圧、電流、電位		定格値	0.5 A
出力の合計電流（グループごと）		許容範囲	5 mA ~ 0.6 A
		• 信号「0」における	
		残留電流	最大 0.5 mA
		負荷抵抗範囲	48 Ω ~ 4 kΩ
		ランプ負荷	最大 5 W
• 水平取付け		2つの出力の並行スイッチング	
40 °C まで	最大 3 A	• 1つの負荷の冗長制御用	可能
60 °C まで	最大 3 A	• 出力増強用	不可能
• 垂直取付け		デジタル入力の制御	可能
40 °C まで	最大 3 A	スイッチング周波数	
絶縁	なし	• 抵抗負荷における	最大 100 Hz
ステータス、アラーム、診断		• IEC 947 - 5 - 1、DC 13	最大 0.5 Hz
ステータス表示	チャンネルごとの緑 LED	準拠の誘導負荷における	
アラーム	なし	• ランプ負荷における	最大 100 Hz
診断ファンクション	なし	出力の短絡保護における	通常 30 V
		誘導シャットダウン電圧の制限（システム内）	あり、電氣的周期
		• 応答しきい値	通常 1 A

CPU 312 IFM の接続図

図1-7 は CPU 312 IFM の接続図です。内部入／出力は、20 ピンフロントコネクタを介して配線します。



注意

CPU 312 IFM には極性反転保護はありません。極性を間違えてスイッチを投入すると内蔵出力は故障しますが、CPU は「Stopp」にならずステータス表示も点灯しません。つまりエラーは報告されないということです。

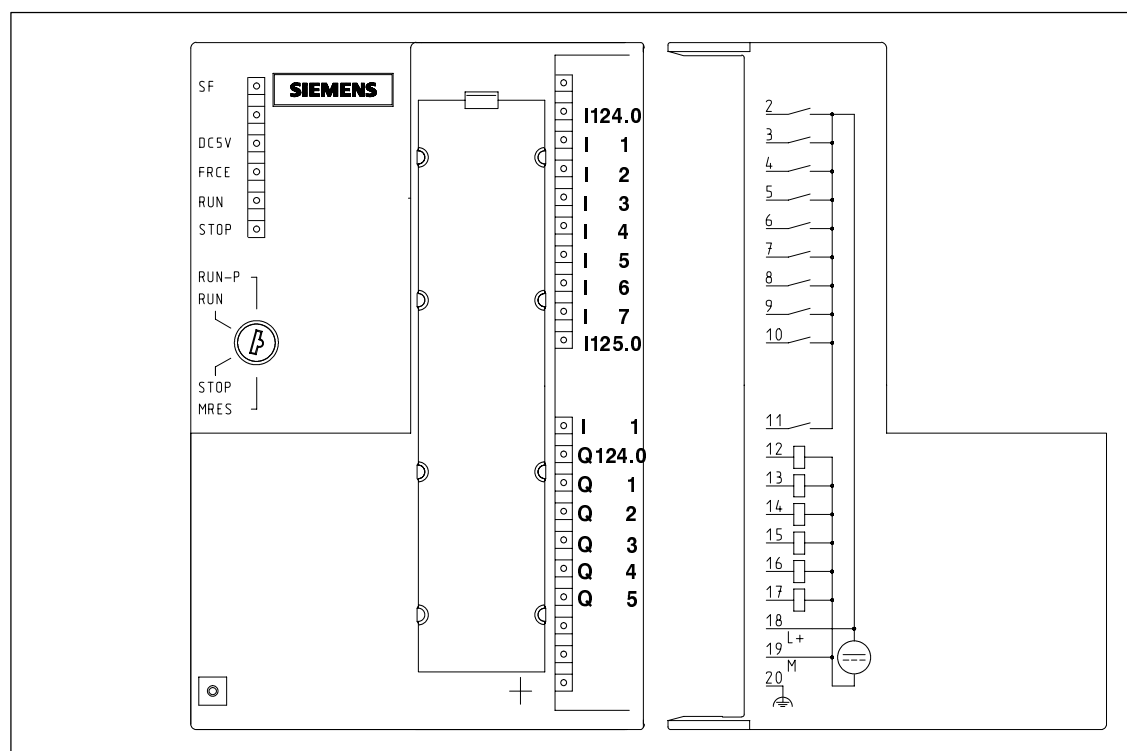


図 1 - 7 CPU 312 IFM の接続図

必ず接地されたシステムで使用

CPU 312 IFM は、必ず接地されたシステムで使用するようになっています。ファンクション接地は、CPU 312 IFM の内部 M ソケットに接続されています（図 1 - 8、1 - 36 ページ参照）。

電源モジュールの接続

下記の電源モジュールは、

- CPU 312 IFM 用
- および
- 内蔵入／出力用

ソケット 18 および 19 により行います（図 1-7 参照）。

短絡時の処置

CPU 312 IFM の内蔵出力の 1 つで短絡が発生した場合は、以下のようにしてください：

1. CPU 312 IFM を「Stopp」にするか、または電源電圧をオフにします。
2. 短絡の原因を解消します。
3. CPU 312 IFM を「RUN」にするか、または電源電圧をオンにします。

CPU 312 IFM の単線結線図

図 1 - 8 は CPU 312 IFM の単線結線図です。

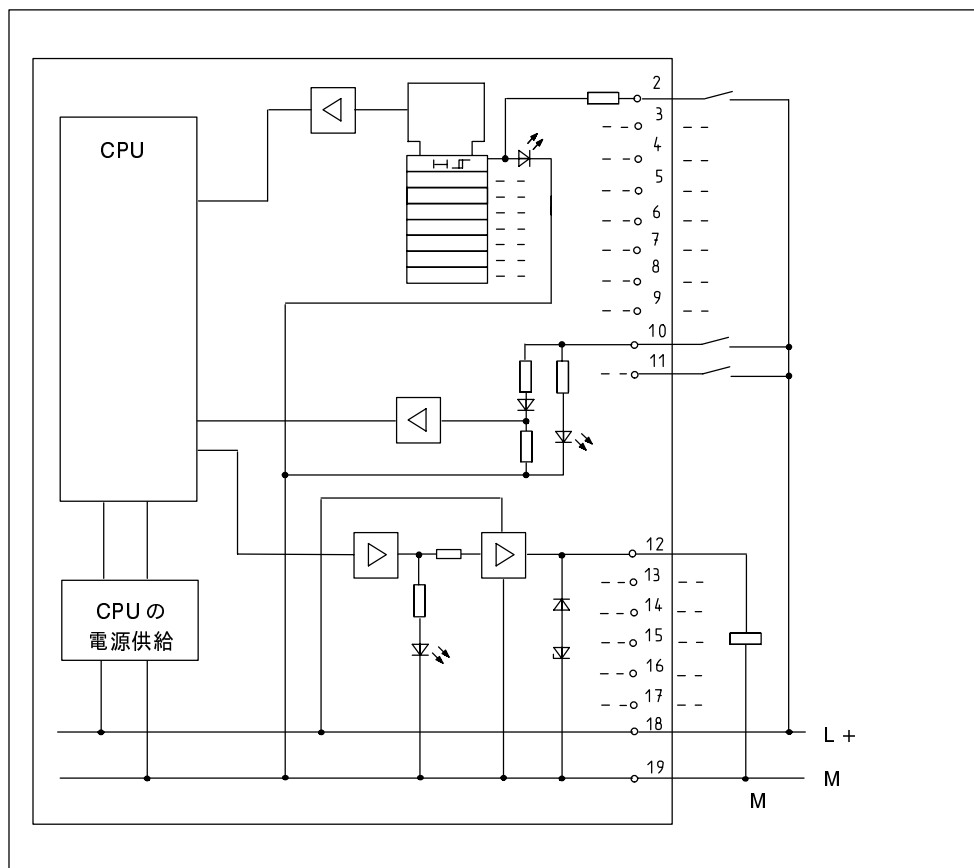


図 1 - 8 CPU 312 IFM の単線結線図

1.4.2 CPU 313

CPU 313 のテクニカルデータ

CPU と製品レベル		データ領域とその保持	
MLFB	6ES7 313-1AD03 - 0AB0	合計保持データ領域 (フラグ、クロックタイム、カウンタを含む)	最大 1 DB、72 データ バイト
• ハードウェア 製品レベル	01	フラグ	2048
• ファームウェア 製品レベル	V 1.1.0	• 保持設定可能範囲	MB 0 ~ MB 71
• 付属プログラミング パッケージ	STEP 7 V 5.0、サービス パック 03	• プリセット	MB 0 ~ MB 15
メモリ		タイミングフラグ	8 (1 フラグバイト)
メインメモリ		データブロック	最大 127 (DB 0 予約 済み)
• 内蔵	12 k バイト	• サイズ	最大 8 k バイト
• 拡張性	なし	• 保持設定可能範囲	最大 1 DB、72 バイト
ロードメモリ		• プリセット	保持なし
• 内蔵	20 k バイト RAM	ローカルデータ (設定不可能)	最大 1536 バイト
• FEPROM の拡張性	4 M バイトまで	• 各優先度クラスごとに	256 バイト
• RAM の拡張性	なし	ブロック	
バッファリング	あり	OB	オペレーションリスト参照
• バッテリによる	全データ	• サイズ	最大 8 k バイト
• バッテリなし	72 バイト保持、 パラメータ設定可能 (データ、フラグ、 クロックタイム)	ネストの深さ	
処理時間		• 各優先度クラスごとに	8
下記の処理時間		• 1 つのエラー OB 内で の追加	4
• ビットオペレーション	最小 0.6 μ 秒	FB	128
• ワードオペレーション	最小 2 μ 秒	• サイズ	最大 8 k バイト
• 固定少数点計算	最小 2 μ 秒	FC	128
• 浮動小数点計算	最小 60 μ 秒	• サイズ	最大 8 k バイト
クロックタイム／カウンタとその保持		アドレス領域 (入／出力)	
S7 カウンタ	64	ペリフェラルアドレス領域	
• 保持設定可能範囲	Z 0 ~ Z 63	• デジタル	0 ~ 31/0 ~ 31
• プリセット	Z 0 ~ Z 7	• アナログ	256 ~ 383/256 ~ 383
• カウント範囲	1 ~ 999	プロセスイメージ (設定不可能)	32 バイト／32 バイト
IEC カウンタ	あり	デジタルチャンネル	最大 256/256
• 種類	SFB	アナログチャンネル	最大 64/32
S7 クロックタイム	128		
• 保持設定可能範囲	T 0 ~ T 31		
• プリセット	クロックタイムは保持され ない		
• 時間範囲	10 ミリ秒 ~ 9990 秒		
IEC タイマ	あり		
• 種類	SFB		

構造		通信ファンクション	
モジュールラック	1	PG/OP 通信	あり
各モジュールラックのモジュール数	最大 8	グローバルデータ通信	あり
DP マスタ数		• GD パケットの数量	
• 内蔵	なし	- トランスミッタ	1
• CP 経由	1	- レシーバ	1
S7 メッセージファンクション		• GD パケットのサイズ	最大 22 バイト
同時に有効なアラーム S ブロック	なし	- うち一貫性のあるもの	8 バイト
クロックタイム		S7 基本通信	あり
クロック	あり	• ジョブあたりネットデータ	最大 76 バイト
• バッファリング	なし	- うち一貫性のあるもの	X/I_PUT/_GET では 32 バイト X_SEND/_RCV では 76 バイト
• 精度	1.1.6 章参照	S7 通信	あり（サーバー）
動作時間カウンタ	1	• ジョブあたりネットデータ	最大 160 バイト
• 番号	0	- うち一貫性のあるもの	32 バイト
• カウンティング時間範囲	0 ～ 32767 時間	S5 互換通信	なし
• 細分性	1 時間	標準通信	なし
• 保持	あり	接続リソースの数量	PG 通信／OP 通信／S7 基本通信／S7 通信用に 8
クロックタイム同期	あり	• 下記の予約	
• AS 内	マスタ	- PG 通信	最大 7 プリセット済み（設定可能） 1 ～ 7 1
• MPI 上	マスタ／スレーブ	- OP 通信	最大 7 プリセット済み（設定可能） 1 ～ 7 1
テストおよびスタートアップファンクション		- S7 基本通信	最大 4 プリセット済み（設定可能） 0 ～ 4 4
ステータス／変数の制御	あり	インターフェース	
• 変数	入力、出力、フラグ、DB、クロックタイム、カウンタ	第 1 インターフェース	
• 数量		ファンクション	
- 変数のステータス	最大 30	• MPI	あり
- 変数の制御	最大 14	• DP マスタ	なし
強制	あり	• DP スレーブ	なし
• 変数	入力、出力	• フローティング	なし
• 数量	最大 10		
ブロックのステータス	あり		
シングルステップ	あり		
停止ポイント	2		
診断バッファ	あり		
• 入力の数量（設定不可能）	100		

MPI		電圧、電流	
- サービス - PG/OP 通信 あり - グローバルデータ通信 あり - S7 基本通信 あり - S7 通信 あり（サーバー） - 転送速度 19.2、187.5 k ボー		電源電圧 DC 24 V - 許容範囲 20.4 ～ 28.8 消費電流（無負荷運転時） 通常 0.7 A 起動電流 通常 8 A I^2t 0.4 A ² 秒 電源ケーブル用外付けヒューズ（推奨） LS スイッチ、2 A、B または C 形式 MPI の PG 電源（15 ～ 30 V DC） 最大 200 mA 電力損失 通常 8 W バッテリー 25 °C および中断なしの CPU バッファリングにおけるバッファ時間 最低 1 年 25 °C におけるバッテリーの維持時間 約 5 年 アキュムレータ なし	
寸法			
取付け寸法幅×高さ×奥行き（mm）	80×125×130		
重量	約 0.53 kg		
プログラミング			
プログラミング言語	STEP 7		
オペレーションセット	オペレーションリスト参照		
ネストレベル	8		
システムファンクション（SFC）	オペレーションリスト参照		
システムファンクションブロック（SFB）	オペレーションリスト参照		
ユーザプログラム保護	パスワードによる保護		

1.4.3 CPU 314

CPU 314 のテクニカルデータ

CPU と製品レベル		データ領域とその保持	
MLFB	6ES7 314-1AE04-0AB0	合計保持データ領域 (フラグ、クロックタイム、 カウンタを含む)	4736 バイト
• ハードウェア 製品レベル	01	フラグ	2048
• ファームウェア 製品レベル	V 1.1.0	• 保持設定可能範囲	MB 0 ~ MB 255
• 付属プログラミングパ ケット	STEP 7 V 5.0、サービス パック 03	• プリセット	MB 0 ~ MB 15
メモリ		タイミングフラグ	8 (1 フラグバイト)
メインメモリ		データブロック	最大 127 (DB 0 予約 済み)
• 内蔵	24 k バイト	• サイズ	最大 8 k バイト
• 拡張性	なし	• 保持設定可能範囲	最大 8 DB、合計 4096 データバイト
ロードメモリ		• プリセット	保持なし
• 内蔵	40 k バイト RAM	ローカルデータ (設定不可能)	最大 1536 バイト
• FEPROM の拡張性	4 M バイトまで	• 各優先度クラスごとに	256 バイト
• RAM の拡張性	なし	ブロック	
バッファリング	あり	OB	オペレーションリスト 参照
• バッテリによる	全データ	• サイズ	最大 8 k バイト
• バッテリなし	4736 バイト、パラメータ 設定可能 (データ、フラグ、クロッ クタイム)	ネストの深さ	
処理時間		• 各優先度クラスごとに	8
下記の処理時間		• 1 つのエラー OB 内での 追加	4
• ビットオペレーション	最小 0.3 μ 秒	FB	最大 128
• ワードオペレーション	最小 1 μ 秒	• サイズ	最大 8 k バイト
• 固定少数点計算	最小 2 μ 秒	FC	最大 128
• 浮動小数点計算	最小 50 μ 秒	• サイズ	最大 8 k バイト
クロックタイム／カウンタとその保持		アドレス領域 (入／出力)	
S7 カウンタ	64	ペリフェラルアドレス領域	
• 保持設定可能範囲	Z 0 ~ Z 63	• デジタル	0 ~ 127/0 ~ 127
• プリセット	Z 0 ~ Z 7	• アナログ	256 ~ 767/256 ~ 767
• カウント範囲	0 ~ 999	プロセスイメージ (設定不可能)	128 バイト/128 バイト
IEC カウンタ	あり	デジタルチャンネル	最大 1024/1024
• 種類	SFB	アナログチャンネル	最大 256/128
S7 クロックタイム	128		
• 保持設定可能範囲	T 0 ~ T 127		
• プリセット	クロックタイムは保持され ない		
• 時間範囲	10 ミリ秒 ~ 9990 秒		
IEC タイマ	あり		
• 種類	SFB		

構造		通信ファンクション	
モジュールラック	最大 4	PG/OP 通信	あり
各モジュールラックのモジュール数	最大 8	グローバルデータ通信	あり
DP マスタ数		• GD パケットの数量	
• 内蔵	なし	- トランスミッタ	1
• CP 経由	1	- レシーバ	1
S7 メッセージファンクション		• GD パケットのサイズ	最大 22 バイト
同時に有効なアラーム S ブロック	最大 40	- うち一貫性のあるもの	8 バイト
クロックタイム		S7 基本通信	あり
クロック	あり	• ジョブあたりネットデータ	最大 76 バイト
• バッファリング	あり	- うち一貫性のあるもの	X/I_PUT/_GET では 32 バイト X SEND/_RCV では 76 バイト
• 精度	1.1.6 章参照	S7 通信	あり (サーバー)
動作時間カウンタ	1	• ジョブあたりネットデータ	最大 160 バイト
• 番号	0	- うち一貫性のあるもの	32 バイト
• カウンティング時間範囲	0 ~ 32767 時間	S5 互換通信	あり (CP およびロード可能な FC による)
• 細分性	1 時間	• ジョブあたりネットデータ	CP により異なる
• 保持	あり	- うち一貫性のあるもの	CP により異なる
クロックタイム同期	あり	標準通信	あり (CP およびロード可能な FC による)
• AS 内	マスタ	• ジョブあたりネットデータ	CP により異なる
• MPI 上	マスタ/スレーブ	- うち一貫性のあるもの	CP により異なる
テストおよびスタートアップファンクション		接続リソースの数量	PG 通信 / OP 通信 / S7 基本通信 / S7 通信に 12
ステータス / 変数の制御	あり	• 下記の予約	
• 変数	入力、出力、フラグ、DB、クロックタイム、カウンタ	- PG 通信	最大 11
• 数量		プリセット済み (設定可能)	1 ~ 11
- 変数のステータス	最大 30		1
- 変数の制御	最大 14	- OP 通信	最大 11
強制	あり	プリセット済み (設定可能)	1 ~ 11
• 変数	入力、出力		1
• 数量	最大 10	- S7 基本通信	最大 8
ブロックのステータス	あり	プリセット済み (設定可能)	0 ~ 8
シングルステップ	あり		8
停止ポイント	2	インターフェース	
診断バッファ	あり	第 1 インターフェース	
• 入力の数量 (設定不可能)	100	ファンクション	
		• MPI	あり
		• DP マスタ	なし
		• DP スレーブ	なし
		• フローティング	なし

MPI		電圧、電流	
- サービス - PG/OP 通信 あり - グローバルデータ通信 あり - S7 基本通信 あり - S7 通信 あり（サーバー） - 転送速度 19.2、187.5 k ボー		電源電圧 DC 24 V - 許容範囲 20.4 ～ 28.8 V 消費電流（無負荷運転時） 通常 0.7 A 起動電流 通常 8 A I^2t 0.4 A ² 秒 電源ケーブル用外付け ヒューズ（推奨） LS スイッチ、2 A、 B または C 形式 MPI の PG 電源 最大 200 mA （15 ～ 30 V DC） 電力損失 通常 8 W バッテリ あり 25 °C および中断なしの CPU バッファリングにお けるバッファ時間 最低 1 年 25 °C におけるバッテリの 維持時間 約 5 年 アキュムレータ あり - クロックのバッファ時間 0 ～ 25 °C において 約 4 週間 40 °C において 約 3 週間 60 °C において 約 1 週間 - アキュムレータのロード 時間 約 1 時間	
寸法			
取付け寸法 幅×高さ×奥行き （mm）	80×125×130		
重量	約 0.53 kg		
プログラミング			
プログラミング言語	STEP 7		
オペレーションセット	オペレーションリスト 参照		
ネストレベル	8		
システムファンクション （SFC）	オペレーションリスト 参照		
システムファンクションブ ロック（SFB）	オペレーションリスト 参照		
ユーザプログラム保護	パスワードによる保護		

1.4.4 CPU 314 IFM

固有の特性

- 内蔵入／出力（40 ピンフロントコネクタによる配線）

アナログ値処理およびトランスミッタと負荷／アクチュエータのアナログ入／出力への接続に関する詳細は、モジュールデータリファレンスマニュアルにあります。スイッチング例は、図 1 - 14 および 1 - 15、1 - 58 ページにあります。

メモ리카ード

CPU 314 IFM には、メモ리카ード用スロット付きとなしの 2 種類あります。

- mit メモ리카ード用スロット付き： 6ES7 314-5AE10-0AB0
- メモ리카ード用スロット付き： 6ES7 314-5AE0x-0AB0

CPU 314 IFM の内蔵ファンクション

内蔵ファンクション	説明
プロセスアラーム	アラーム入力とは、対応する信号エッジでプロセスアラームを発するようにパラメータ設定された入力のことです。 デジタル入力 126.0 ～ 126.3 をアラーム入力として利用する場合は、それらを STEP 7 でパラメータ設定する必要があります。 注意事項： CPU のアラーム反応時間を長くさせないために、CPU のアナログ入力へはユーザプログラムで LPEW により個々にアクセスするようにしてください。ダブルワードアクセスは、アクセス時間を最大で 200 μ 秒長くしてしまいます。
カウンタ	CPU 314 IFM では、デジタル入力 126.0 ～ 126.3 においてこれらの特殊ファンクションを使用することも可能です。これらの特殊ファンクションに関する説明は、内蔵ファンクションマニュアルにあります。
周波数計	
カウンタ A/B	
位置決め	
CONT_C	このファンクションの実行は、CPU 314 IFM の特殊入／出力によるものではありません。このファンクションの説明は、システムファンクションおよび標準ファンクションリファレンスマニュアルにあります。
CONT_S	
PULSEGEN	

CPU 314 IFM の「アラーム入力」

デジタル入力 126.0 ～ 126.4 をアラーム入力として利用する場合は、それらを STEP 7 の「CPU パラメータ」において、アラーム入力としてパラメータ設定する必要があります。

以下の点に注意してください：

これらのデジタル入力の信号遅延は、極めてわずかなものです。このアラーム入力では、モジュールは約 10 ～ 50 μ 秒のパルスで検知されます。妨害パルスによるアラームの作動を防止するために、有効にされるアラーム入力にシールドケーブルを接続する必要があります。

注意事項：アラームを作動させるパルスは、50 μ 秒以上の長さでなければなりません。

OB 40 のスタートインフォメーション

表 1 - 10 に示したのは、CPU 314 IMF の「アラーム入力」に関連する OB 40 の一時的な (TEMP) 変数です。OB 40 のプロセスアラームの説明は、システムファンクションおよび標準ファンクションリファレンスマニュアルにあります。

表 1 - 11 内蔵入／出力のアラーム入力のための OB 40 のスタートインフォメーション

バイト	変数	データ形式	説明	
6/7	OB40_MDL_ADDR	WORD	B#16#7C	アラームを作動させるモジュール (ここでは CPU) のアドレス
8 以上	OB40_POINT_ADDR	DWORD	図 1 - 9 参照	アラームを作動させる内蔵入力の表示

アラーム入力の表示

変数 OB40_POINT_ADDR では、プロセスアラームを作動させたアラーム入力を読み出すことができます。図 1 - 9 は、ダブルワードのビットに対するアラーム入力の割当てを示したものです。

注意点： 複数の入力のアラームが極めて短い間隔（100 μ 秒未満）で作動する場合は、複数のビットが同時に設定される可能性があります。つまり複数のアラームが発せられても作動しても、OB 40 がスタートするだけになります。

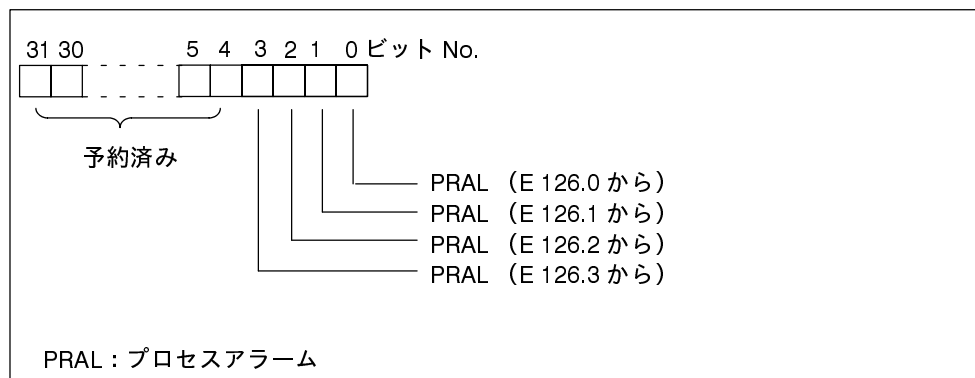


図 1 - 9 CPU 314 IFM のアラーム入力のステータス表示

CPU 314 IFM の正面図

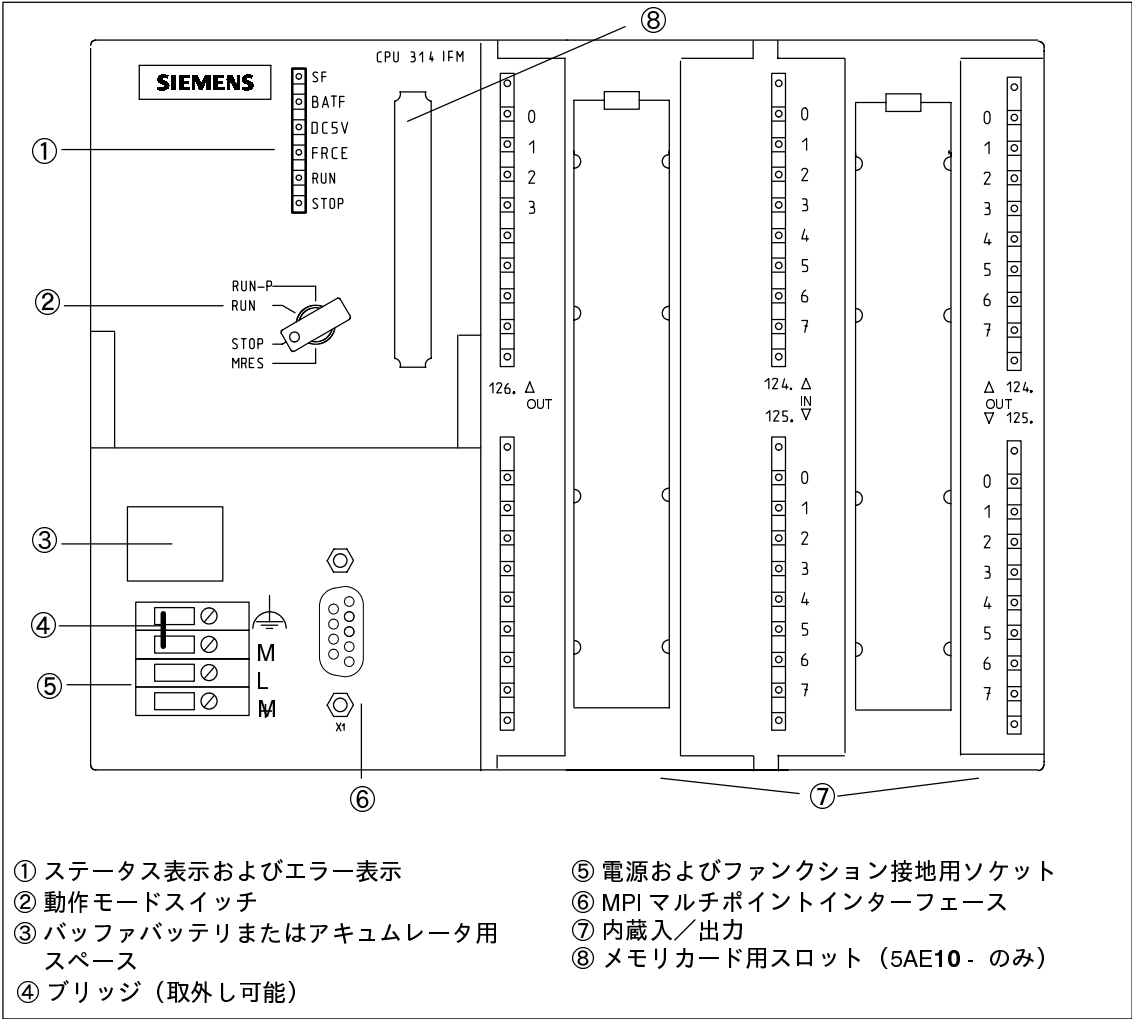


図 1 - 10 CPU 314 IFM の正面図

CPU 314 IFM のテクニカルデータ

CPU と製品レベル			
MLFB	6ES7 314-...0AB0	-5AE03-01	-5AE10-01
ハードウェア製品レベル			
ファームウェア製品レベル	V 1.1.0		V 1.1.0
付属プログラミングパッケージ	STEP 7 V5.0、サービスパック 3		
メモリ			
メインメモリ			
内蔵	32 k バイト		32 k バイト
拡張性	なし		なし
ロードメモリ			
内蔵	48 k バイト RAM 48 k バイト FEPROM		48 k バイト RAM
FEPROM の拡張性	なし		4 M バイトまで
RAM の拡張性	なし		なし
バッファリング			あり
バッテリーによる	全データ		
バッテリーなし	144 バイト		
処理時間			
下記の処理時間			
ビットオペレーション	最小 0.3 μ秒		
ワードオペレーション	最小 1 μ秒		
固定少数点計算	最小 2 μ秒		
浮動小数点計算	最小 50 μ秒		
クロックタイム／カウンタとその保持			
S7 カウンタ		64	
保持設定可能範囲	Z 0 ～ Z 63		
プリセット	Z 0 ～ Z 7		
カウント範囲	0 ～ 999		
IEC カウンタ		あり	
種類	SFB		
S7 クロックタイム		128	
保持設定可能範囲	T 0 ～ T 7		
プリセット	クロックタイムは保持されない		
時間範囲	10 ミリ秒 ～ 9990 秒		
IEC タイマ		あり	
種類	SFB		

データ領域とその保持	
合計保持データ領域 (フラグ、クロックタイム、カウンタを含む)	最大 2 DB、144 バイト
フラグ	2048
保持設定可能範囲	MB 0 ～ MB 143
プリセット	MB 0 ～ MB 15
タイミングフラグ	8 (1 フラグバイト)
データブロック	最大 127 (DB 0 予約済み)
サイズ	最大 8 k バイト
保持設定可能範囲	最大 2 DB、144 データバイト
プリセット	保持なし
ローカルデータ (設定不可能)	1536 バイト
各優先度クラスごとに	256 バイト
ブロック	
OB	オペレーションリスト参照
サイズ	最大 8 k バイト
ネストの深さ	
各優先度クラスごとに	8
1 つのエラー OB 内での追加	4
FB	128
サイズ	最大 8 k バイト
FC	128
サイズ	最大 8 k バイト
アドレス領域 (入／出力)	
ペリフェラルアドレス領域	
デジタル	0 ～ 123/0 ～ 123
- 内蔵	124 ～ 127/124、125
アナログ	256 ～ 751/256 ～ 751
- 内蔵	128 ～ 135/128、129
プロセスイメージ (設定不可能)	128 バイト／128 バイト
デジタルチャンネル	最大 992 + 20 (内蔵)／ 最大 992 + 16 (内蔵)
アナログチャンネル	最大 248 + 4 (内蔵)／ 124 + 1 (内蔵)

構造		通信ファンクション	
モジュールラック	最大 4	PG/OP 通信	あり
各モジュールラックのモジュール数	最大 8、モジュールラック 3 では最大 7	グローバルデータ通信	あり
DP マスタ数		• GD パケットの数量	
• 内蔵	なし	- トランスミッタ	1
• CP 経由	1	- レシーバ	1
S7 メッセージファンクション		• GD パケットのサイズ	最大 22 バイト
同時に有効なアラーム S ブロック	最大 40	- うち一貫性のあるもの	8 バイト
クロックタイム		S7 基本通信	あり
クロック	あり	• ジョブあたりネットデータ	最大 76 バイト
• バッファリング	あり	- うち一貫性のあるもの	X/I_PUT/_GET では 32 バイト X_SEND/_RCV では 76 バイト
• 精度	1.1.6 章参照	S7 通信	あり（サーバー）
動作時間カウンタ	1	• ジョブあたりネットデータ	最大 160 バイト
• 番号	0	- うち一貫性のあるもの	32 バイト
• カウンティング時間範囲	0 ～ 32767 時間	S5 互換通信	あり（CP およびロード可能な FC による）
• 細分性	1 時間	• ジョブあたりネットデータ	CP により異なる
• 保持	あり	- うち一貫性のあるもの	CP により異なる
クロックタイム同期	あり	標準通信	あり（FC およびロード可能な FC による）
• AS 内	マスタ	• ジョブあたりネットデータ	CP により異なる
• MPI 上	マスタ／スレーブ	- うち一貫性のあるもの	CP により異なる
テストおよびスタートアップファンクション		接続リソースの数量	PG 通信／OP 通信／S7 基本通信／S7 通信用に 12
ステータス／変数の制御	あり	• 下記の予約	
• 変数	入力、出力、フラグ、DB、クロックタイム、カウンタ	- PG 通信	最大 11
• 数量		プリセット済み（設定可能）	1 ～ 11
- 変数のステータス	最大 30		1
- 変数の制御	最大 14	- OP 通信	最大 11
強制	あり	プリセット済み（設定可能）	1 ～ 11
• 変数	入力、出力		1
• 数量	最大 10	- S7 基本通信	最大 8
ブロックのステータス	あり	プリセット済み（設定可能）	0 ～ 8
シングルステップ	あり		8
停止ポイント	2	インターフェース	
診断バッファ	あり	第 1 インターフェース	
• 入力の数量（設定不可能）	100	ファンクション	
		• MPI	あり
		• DP マスタ	なし
		• DP スレーブ	なし
		• フローティング	なし

MPI		MPI の PG 電源 (15 ～ 30 V DC)		最大 200 mA
- サービス - PG/OP 通信 あり - グローバルデータ通信 あり - S7 基本通信 あり - S7 通信 あり (サーバー) - 転送速度 19.2、187.5 k ボー		電力損失		通常 16 W
寸法		バッテリ		あり
取付け寸法 幅×高さ×奥行き (mm)		25 °C および中断なしの CPU バッファリングにおけるバッファ時間		最低 1 年
重量		25 °C におけるバッテリの維持時間		約 5 年
プログラミング		アキュムレータ		あり
プログラミング言語		- クロックのバッファ時間 0 ～ 25 °C において 約 4 週間 40 °C において 約 3 週間 60 °C において 約 1 週間 - アキュムレータのロード時間		約 1 時間
オペレーションセット		内蔵入／出力		
ネストレベル		下記のアドレス		
システムファンクション (SFC)		- デジタル入力 E 124.0 ～ E 127.7 - デジタル出力 A 124.0 ～ A 127.7 - 内蔵アナログ入力 PEW 128 ～ PEW 134 - 内蔵アナログ出力 PAW 128		
システムファンクションブロック (SFB)		内蔵ファンクション		
ユーザプログラム保護		カウンタ		1 または 2、2 つの方向別比較 (内蔵ファンクションマニュアル参照)
電圧、電流		周波数計		最大 10 kHz まで (内蔵ファンクションマニュアル参照)
電源電圧		位置決め		1 チャンネル (内蔵ファンクションマニュアル参照)
許容範囲				
消費電流 (無負荷運転時)				
起動電流				
$I^2 t$				
電源ケーブル用外付けヒューズ (推奨)				

CPU 314 IFM の内蔵入／出力の特性

表 1 - 12 CPU 314 IFM の内蔵入／出力の特性

入／出力	特性	
内蔵アナログ入力	- 電圧入力$\pm 10\text{ V}$ - 電流入力$\pm 20\text{ mA}$ - 分解能 11 ビット + 符号 - フローティング	- アナログ値表現に関するすべての必要事項、および - トランスミッタと負荷／アクチュエータのアナログ入／出力への接続に関するすべての必要事項は、モジュールデータリファレンスマニュアルにあります。
アナログ出力	- 電圧出力$\pm 10\text{ V}$ - 電流出力$\pm 20\text{ mA}$ - 分解能 11 ビット + 符号 - フローティング	
デジタル入力	特殊入力 (E 126.0 ～ E 126.3)	「標準」入力
	- 入力周波数 10 kHz まで - 非フローティング	フローティング
	- 定格入力電圧 DC 24 V - スイッチおよび 2 線近接スイッチ（BERO 近接スイッチ）に適する	
デジタル出力	- 出力電流 0.5 A - 定格負荷電圧 DC 24 V - フローティング - ソレノイドバルブおよび直流コンタクトに適する	

CPU 314 IFM のアナログ入力技術データ

モジュール固有データ		ノイズ抑制効果、誤差限度（続き）	
入力数	4	基本誤差限度 （25 °C の使用誤差限度、 入力範囲に対して）	
ケーブル長		- 電圧入力 $\pm 0.9 \%$ - 電流入力 $\pm 0.8 \%$	
• シールド付き	最長 100 m	温度誤差 $\pm 0.01 \%/K$ （入力領域に関して）	
電圧、電流、電位		線形性誤差 $\pm 0.06 \%$ （入力領域に関して）	
絶縁		反復精度（25 °C での定常 状態における入力領域に に関して） $\pm 0.06 \%$	
• チャンネルとバックプ レーンバス間	あり	ステータス、アラーム、診断	
許容電位差		アラーム なし	
• 入力と M_{ANA} (U_{CM}) 間	DC 1.0 V	診断ファンクション なし	
• M_{ANA} と $M_{内部}$ (U_{ISO}) 間	DC 75 V AC 60 V	トランスミッタ選択用データ	
右記電圧で絶縁試験済み	DC 500 V	入力領域（定格値）／ 入力抵抗	
アナログ値生成		- 電圧 $\pm 10 V/50 k\Omega$ - 電流 $\pm 20 mA/105.5 \Omega$	
グラウンド原理	瞬時値固定 （逐次近似）	電圧入力の許容入力電圧 （破壊限界） 最大 30 V 継続的、 38 V（最大 1 秒間） （デューティレシオ 1 : 20）	
変換時間／分解能 （チャンネルあたり）		電流入力の許容入力電流 （破壊限界） 34 mA	
• 基本変換時間	100 μ 秒	信号トランスミッタの接続	
• 分解能（過変換領域を 含む）	11 ビット + 符号	- 電圧測定用 可能 - 電流測定用	
ノイズ抑制効果、誤差限度		2 線トランスデューサ 不可能	
ノイズ電圧抑制		4 線トランスデューサ 可能	
• 同相ノイズ ($U_{CM} < 1.0 V$)	$> 40 dB$		
入力間の漏話	$> 60 dB$		
使用誤差限度（全温度範 囲、入力範囲に対して）			
• 電圧入力	$\pm 1.0 \%$		
• 電流入力	$\pm 1.0 \%$		

CPU 314 IFM のアナログ出力のテクニカルデータ

モジュール固有データ		ステータス、アラーム、診断	
出力数	1	アラーム	なし
ケーブル長		診断ファンクション	なし
・ シールド付き	最長 100 m	アクチュエータ選択用データ	
電圧、電流、電位		出力領域（定格値）	
絶縁		・ 電圧	± 10 V
・ チャンネルとバックプレーンバス間	あり	・ 電流	± 20 mA
許容電位差		負担抵抗	
・ M _{ANA} と M _{内部} （U _{ISO} ）間	DC 75 V AC 60 V	・ 電圧出力における容量負荷	最小 2.0 kΩ 最小 0.1 μF
右記電圧で絶縁試験済み	DC 500 V	・ 電流出力における誘導負荷	最大 300 Ω 最大 0.1 mH
アナログ値生成		電圧出力	
分解能（過変換領域を含む）	11 ビット + 符号	・ 短絡保護	あり
変換時間	40 μ秒	・ 短絡電流	最大 40 mA
立上がり時間		電流出力	
・ 抵抗負荷に対して	0.6 ミリ秒	・ 無負荷運転電圧	最大 16 V
・ 容量負荷に対して	1.0 ミリ秒	外部からの電圧／電流に対する破壊限界	
・ 誘導負荷に対して	0.5 ミリ秒	・ 出力の M _{ANA} に対する電圧	最大 ± 15 V 継続的、± 15 V 最大 1 秒間（デューティレシオ 1：20）
利用可能な代替値	なし	・ 電流	最大 30 mA
ノイズ抑制効果、誤差限度		アクチュエータの接続	
使用誤差限度（全温度範囲、出力範囲に対して）		・ 電圧出力用	
・ 電圧出力	± 1.0 %	2 線接続	可能
・ 電流出力	± 1.0 %	4 線接続	不可能
基本誤差限度（25℃における有効誤差限度、出力範囲に対して）		・ 電流出力用	
・ 電圧出力	± 0.8 %	2 線接続	可能
・ 電流出力	± 0.9 %		
温度誤差（出力領域に関して）	± 0.01 %/K		
線形性誤差（出力領域に関して）	± 0.06 %		
反復精度（25℃での定常状態における出力領域に関して）	± 0.05 %		
出力リップル、範囲 0 ～ 50 kHz（出力領域に関して）	± 0.05 %		

CPU 314 IFM の特殊入力のテクニカルデータ

モジュール固有データ		トランスミッタ選択用データ	
入力数	4 E 126.0 ~ 126.3	入力電圧	
ケーブル長		• 定格値	DC 24 V
• シールド付き	最長 100 m	• 信号「1」用	11 ~ 30 V あるいは 18 ~ 30 V、内蔵 ファンクション「位 置決め」のシャフト アングルエンコーダ において
電圧、電流、電位		• 信号「0」用	-3 ~ 5 V
同時に制御可能な入力数	4	入力電流	
• 水平取付け		• 信号「1」において	通常 6.5 mA
60 °C まで	4	入力遅延	
• 垂直取付け		• 「0」→「1」移行時	< 50 μ 秒 (通常 17 μ 秒)
40 °C まで	4	• 「1」→「0」移行時	< 50 μ 秒 (通常 20 μ 秒)
ステータス、アラーム、診断		入力特性曲線	IEC 1131 準拠、 形式 2
ステータス表示	チャンネルごとの 緑 LED	2 線 BERO 近接スイッチの 接続	可能
アラーム		• 許容ゼロ入力電流	最大 2 mA
• プロセスアラーム	パラメータ設定可能	クロックタイム、周波数	
診断ファンクション	なし	下記に対するシステム内部 準備時間	
		• アラーム処理	最大 1.2 ミリ秒
		入力周波数	≤ 10 kHz

CPU 314 IFM のデジタル入力のテクニカルデータ

モジュール固有データ		ステータス、アラーム、診断	
入力数	16	ステータス表示	チャンネルごとの緑 LED
ケーブル長		アラーム	なし
• シールドなし	最長 600 m	診断ファンクション	なし
• シールド付き	最長 1000 m	トランスミッタ選択用データ	
電圧、電流、電位			
負荷定格電圧 L+	DC 24 V	入力電圧	
• 極性反転保護	あり	• 定格値	DC 24 V
同時に制御可能な入力数	16	• 信号「1」用	11 ~ 30 V
• 水平取付け		• 信号「0」用	-3 ~ 5 V
60 °C まで	16	入力電流	
• 垂直取付け		• 信号「1」において	通常 7 mA
40 °C まで	16	入力遅延	
絶縁		• 「0」→「1」移行時	1.2 ~ 4.8 ミリ秒
• チャンネルとバックプレーンバス間	あり	• 「1」→「0」移行時	1.2 ~ 4.8 ミリ秒
許容電位差		入力特性曲線	IEC 1131 準拠、形式 2
• 各回路間	DC 75 V AC 60 V	2 線 BERO 近接スイッチの接続	可能
右記電圧で絶縁試験済み	DC 500 V	• 許容ゼロ入力電流	最大 2 mA
消費電流			
• 電源電圧より L+	最大 40 mA		

CPU 314 IFM のデジタル出力のテクニカルデータ

特記事項

電源電圧のスイッチを投入すると、デジタル出力にパルスが発生します！パルスの発生は、許容出力電流域において約 50 μ 秒ほど続きます。このため、デジタル出力を高速のカウンタの制御用に使用しないでください。

モジュール固有データ	アクチュエータ選択用データ
出力数 16	出力電圧 • 信号「1」において 最低 L+ (-0.8 V)
ケーブル長 • シールドなし 最長 600 m • シールド付き 最長 1000 m	出力電流 • 信号「1」において 定格値 0.5 A 許容範囲 5 mA ~ 0.6 A • 信号「0」において 最大 0.5 mA (残留電流)
電圧、電流、電位	負荷抵抗範囲 48 Ω ~ 4 kW
負荷定格電圧 L+ DC 24 V • 極性反転保護 なし	ランプ負荷 最大 5 W
出力の合計電流 (グループごと) • 水平取付け 40 °C まで 最大 4 A 60 °C まで 最大 2 A • 垂直取付け 40 °C まで 最大 2 A	2つの出力の並行スイッチング • 1つの負荷の情調制御用 可能、ただし同一グループの出力のみ • 出力増強用 不可能
絶縁 • チャンネルとバックプレーンバス間 あり • チャンネル間グループ内 あり 8	デジタル入力の制御 可能
許容電位差 • 各回路間 DC 75 V AC 60 V	スイッチング周波数 • 抵抗負荷における 最大 100 Hz • IEC 947 - 5 - 1、DC 13 準拠の誘導負荷における 最大 0.5 Hz • ランプ負荷における 最大 100 Hz
右記電圧で絶縁試験済み DC 500 V	出力の短絡保護における 通常 L+ (-48 V)
消費電流 • 電源電圧 L+ より 最大 100 mA (負荷なし)	誘導シャットダウン電圧の制限 (システム内) あり、電氣的周期 • 切換えスレッシホールド 通常 1 A
ステータス、アラーム、診断	
ステータス表示 チャンネルごとの緑 LED	
アラーム なし	
診断ファンクション なし	

CPU 314 IFM の接続図

図 1 - 11 は CPU 314 IFM の接続図です。

内蔵入／出力の配線には、40 ピンのフロントコネクタ（注文番号：6ES7 392-1AM00-0AA0）が 2 つ必要です。

デジタル入力 126.0 ～ 126.3 は、入力遅延が少ないので必ずシールドケーブルで配線してください。



注意

アナログ出力での配線が正しくないと、CPU の内蔵アナログペリフェラルが破壊されてしまうことがあります（例：アラーム入力を誤ってアナログ出力へ配線した場合）！

CPU のアナログ出力 は 15 V までの電圧にしか耐えられません（M_{ANA}への出力）。

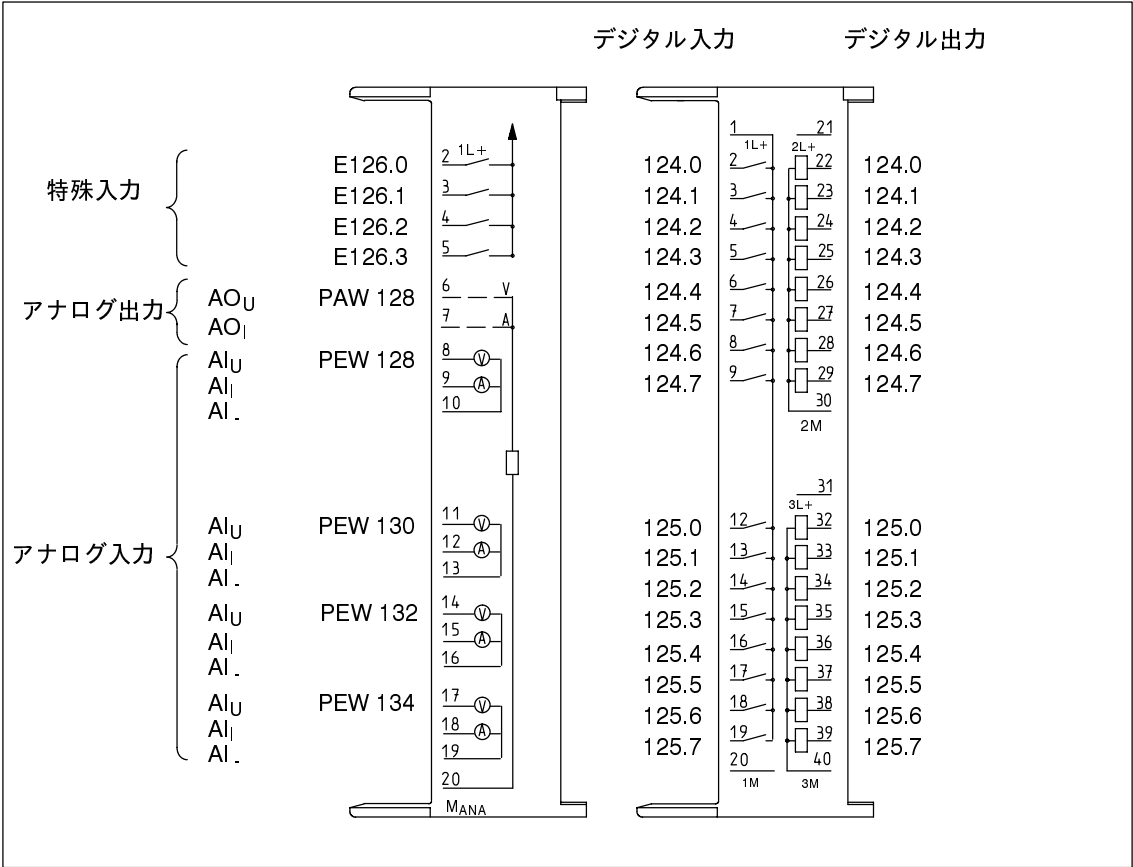


図 1 - 11 CPU 314 IFM の接続図

CPU 314 IFM の単線結線図

図 1 - 12 および 1 - 13 は、CPU 314 IFM の内蔵入／出力の単線結線図です。

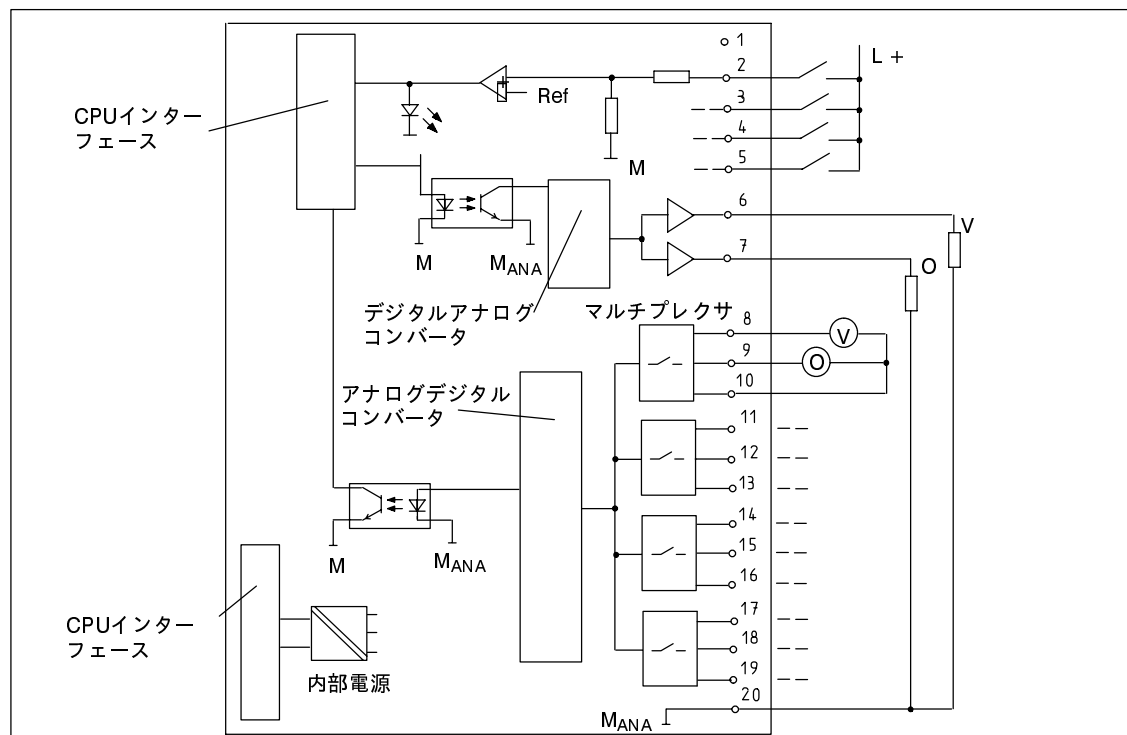


図 1 - 12 CPU 314 IFM（特殊入力およびアナログ入／出力）の単線結線図

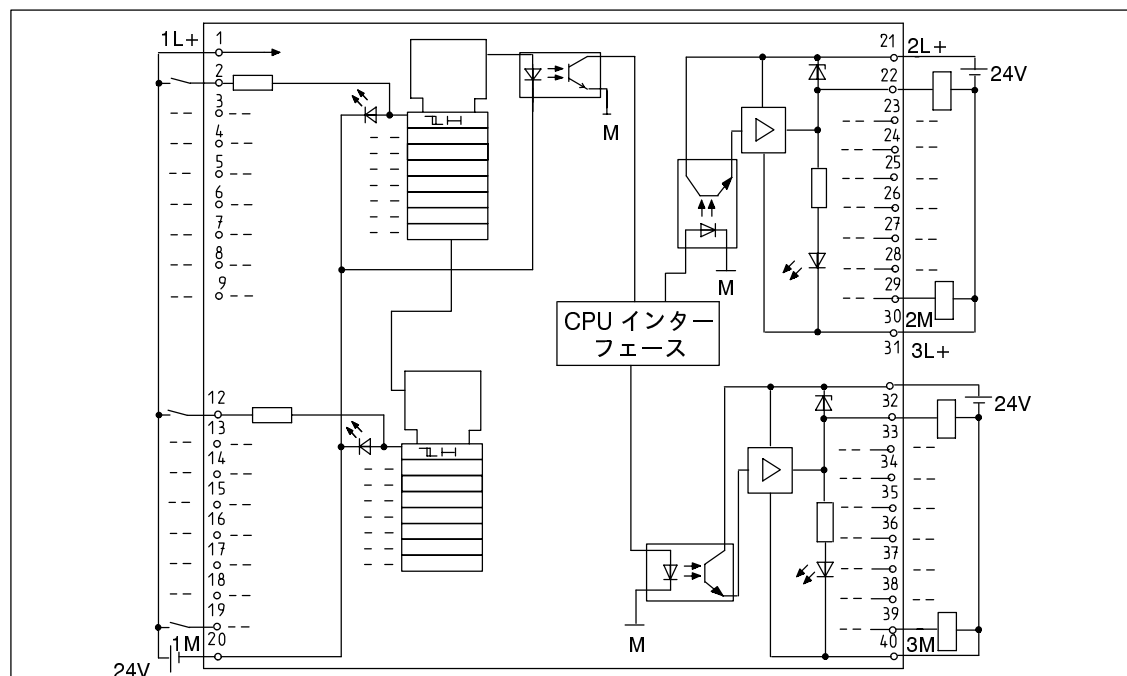


図 1 - 13 CPU 314 IFM（デジタル入／出力）の単線結線図

アナログ入力のスイッチング

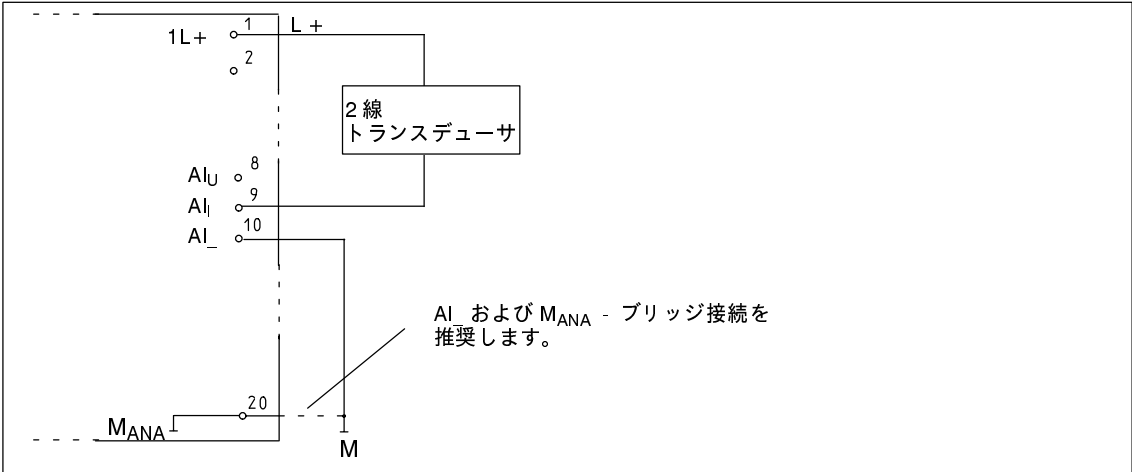


図 1 - 14 2 線トランスデューサによる CPU 314 IFM アナログ出力のスイッチング

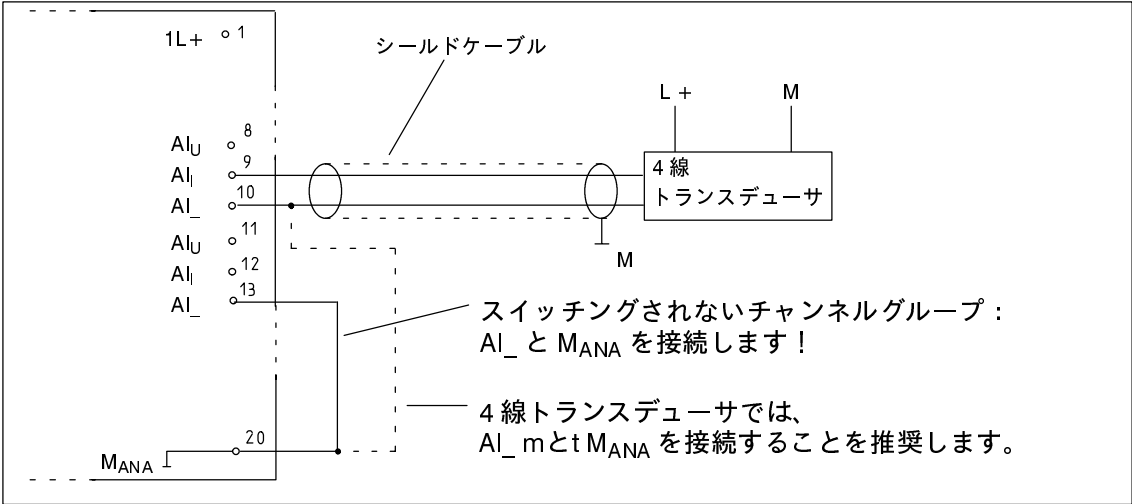


図 1 - 15 4 線トランスデューサによる CPU 314 IFM アナログ出力のスイッチング

1.4.5 CPU 315

CPU 315 のテクニカルデータ

CPU と製品レベル		データ領域とその保持	
MLFB	6ES7 315-5AF03-0AB0	合計保持データ領域 (フラグ、クロックタイム、 カウンタを含む)	4736 バイト
• ハードウェア 製品レベル	01	フラグ	2048
• ファームウェア 製品レベル	V 1.1.0	• 保持設定可能範囲	MB 0 ~ MB 255
• 付属プログラミング パッケージ	STEP 7 V 5.0、 サービスパック 03	• プリセット	MB 0 ~ MB 15
メモリ		タイミングフラグ	8 (1 フラグバイト)
メインメモリ		データブロック	最大 255 (DB 0 予約 済み)
• 内蔵	48 kByte	• サイズ	最大 16 k バイト
• 拡張性	なし	• 保持設定可能範囲	最大 8 DB、合計 4096 データバイト
ロードメモリ		• プリセット	保持なし
• 内蔵	80 k バイト RAM	ローカルデータ (設定不可能)	最大 1536 バイト
• FEPROM の拡張性	4 M バイトまで	• 各優先度クラスごとに	256 バイト
• RAM の拡張性	なし	ブロック	
バッファリング		OB	オペレーションリスト 参照
• バッテリによる	全データ	• サイズ	最大 16 k バイト
• バッテリなし	4736 バイト、パラメータ 設定可能、 (データ、フラグ、 クロックタイム)	ネストの深さ	
処理時間		• 各優先度クラスごとに	8
下記の処理時間		• 1 つのエラー OB 内での 追加	4
• ビットオペレーション	最小 0.3 μ 秒	FB	最大 192
• ワードオペレーション	最小 1 μ 秒	• サイズ	最大 16 k バイト
• 固定少数点計算	最小 2 μ 秒	FC	最大 192
• 浮動小数点計算	最小 50 μ 秒	• サイズ	最大 16 k バイト
クロックタイム／カウンタとその保持		アドレス領域 (入／出力)	
S7 カウンタ	64	ペリフェラルアドレス領域	
• 保持設定可能範囲	Z 0 ~ Z 63	デジタル／アナログ	1 k バイト／1 k バイト (任意にアドレス設定 可能)
• プリセット	Z 0 ~ Z 7	プロセスイメージ (設定不可能)	128 バイト／128 バイト
• カウント範囲	0 ~ 999	デジタルチャンネル	最大 1024/1024
IEC カウンタ	あり	アナログチャンネル	最大 256/128
• 種類	SFB		
S7 クロックタイム	128		
• 保持設定可能範囲	T 0 ~ T 127		
• プリセット	クロックタイムは保持 されない		
• 時間範囲	10 ミリ秒 ~ 9990 秒		
IEC タイマ	あり		
• 種類	SFB		

構造		通信ファンクション	
モジュールラック	最大 4	PG/OP 通信	あり
各モジュールラックのモジュール数	最大 8	グローバルデータ通信	あり
DP マスタ数		• GD パケットの数量	
• 内蔵	なし	- トランスミッタ	1
• CP 経由	1	- レシーバ	1
S7 メッセージファンクション		• GD パケットのサイズ	最大 22 バイト
同時に有効なアラーム S ブロック	50	- うち一貫性のあるもの	8 バイト
クロックタイム		S7 基本通信	あり
クロック	あり	• ジョブあたりネットデータ	最大 76 バイト
• バッファリング	あり	- うち一貫性のあるもの	X/I_PUT/_GET では 32 バイト
• 精度	1.1.6 章参照	X_SEND/_RCV では 76 バイト	
動作時間カウンタ	1	S7 通信	あり（サーバー）
• 番号	0	• ジョブあたりネットデータ	最大 160 バイト
• カウンティング時間範囲	0 ～ 32767 時間	- うち一貫性のあるもの	32 バイト
• 細分性	1 時間	S5 互換通信	あり（CP およびロード可能な FC による）
• 保持	あり	• ジョブあたりネットデータ	CP により異なる
クロックタイム同期	あり	- うち一貫性のあるもの	CP により異なる
• AS 内	マスタ	標準通信	あり（CP およびロード可能な FC による）
• MPI 上	マスタ／スレーブ	• ジョブあたりネットデータ	CP により異なる
テストおよびスタートアップファンクション		- うち一貫性のあるもの	CP により異なる
ステータス／変数の制御	あり	接続リソースの数量	PG 通信／OP 通信／S7 基本通信／S7 通信用に 12
• 変数	入力、出力、フラグ、DP、クロックタイム、カウンタ	• 下記の予約	
• 数量		- PG 通信	最大 11
- 変数のステータス	最大 30	プリセット済み（設定可能）	1 ～ 11
- 変数の制御	最大 14		1
強制	あり	- OP 通信	最大 11
• 変数	入力、出力	プリセット済み（設定可能）	1 ～ 11
• 数量	最大 10		1
ブロックのステータス	あり	- S7 基本通信	最大 8
シングルステップ	あり	プリセット済み（設定可能）	0 ～ 8
停止ポイント	2		8
診断バッファ	あり	インターフェース	
• 入力の数量（設定不可能）	100	第 1 インターフェース	
		ファンクション	
		• MPI	あり
		• DP マスタ	なし
		• DP スレーブ	なし
		• フローティング	なし

MPI		電圧、電流	
- サービス - PG/OP 通信 あり - グローバルデータ通信 あり - S7 基本通信 あり - S7 通信 あり（サーバー） - 転送速度 19.2、187.5 k ボー		電源電圧 DC 24 V - 許容範囲 20.4 ～ 28.8 V 消費電流（無負荷運転時） 通常 7.0 A 起動電流 通常 8 A I^2t 0,4 A ² S 電源ケーブル用外付けヒューズ（推奨） LS スイッチ、2 A、B または C 形式 MPI の PG 電源（15 ～ 30 V DC） 最大 200 mA 電力損失 通常 8 W バッテリー あり 25 °C および中断なしの CPU バッファリングにおけるバッファ時間 最低 1 年 25 °C におけるバッテリーの維持時間 約 5 年	
寸法		アキュムレータ	
取付け寸法 幅×高さ×奥行き (mm)	80×125×130	0 ～ 25 °C において 約 4 週間 40 °C において 約 3 週間 60 °C において 約 1 週間	
重量	約 0.53 kg	アキュムレータのロード時間 約 1 時間	
プログラミング			
プログラミング言語	STEP 7		
オペレーションセット	オペレーションリスト参照		
ネストレベル	8		
システムファンクション (SFC)	オペレーションリスト参照		
システムファンクションブロック (SFB)	オペレーションリスト参照		
ユーザプログラム保護	パスワードによる保護		

1.4.6 CPU 315-2 DP

DP マスタまたは DP スレーブ

CPU 315-2 DP は、その第 2 インターフェース（PROFIBUS-DP インターフェース）を使用して、DP マスタあるいは DP スレーブとして PROFIBUS-DP ネットワーク内で使用可能です。

CPU 315-2 DP の PROFIBUS-DP の特性に関する詳細な説明は、2 章にあります。

CPU 315 - 2 DP のテクニカルデータ

CPU と製品レベル		S7 クロックタイム	128
MLFB	6ES7 315-2AF03-0AB0	• 保持設定可能範囲	T 0 ~ T 127
• ハードウェア製品レベル	01	• プリセット	クロックタイムは保持されない
• ファームウェア製品レベル	V 1.1.0	• 時間範囲	10 ミリ秒 ~ 9990 秒
• 付属プログラミングパッケージ	STEP 7 V 5.0、サービスパック 03	IEC タイマ	あり
メモリ		• 種類	SFB
メインメモリ		データ領域とその保持	
• 内蔵	64 k バイト	合計保持データ領域（フラグ、クロックタイム、カウンタを含む）	4736 バイト
• 拡張性	なし	フラグ	2048
ロードメモリ		• 保持設定可能範囲	MB 0 ~ MB 255
• 内蔵	96 k バイト RAM	• プリセット	MB 0 ~ MB 15
• FEPROM の拡張性	4 M バイトまで	タイミングフラグ	8（1 フラグバイト）
• RAM の拡張性	なし	データブロック	最大 255（DB 0 予約済み）
バッファリング	あり	• サイズ	最大 16 k バイト
• バッテリによる	全データ	• 保持設定可能範囲	最大 8 DB、4096 データバイト
• バッテリなし	4736 バイト	• プリセット	保持なし
処理時間		ローカルデータ（設定不可能）	最大 1536 バイト
下記の処理時間		• 各優先度クラスごとに	256 バイト
• ビットオペレーション	最小 0.3 μ 秒	ブロック	
• ワードオペレーション	最小 1 μ 秒	OB	オペレーションリスト参照
• 固定少数点計算	最小 2 μ 秒	• サイズ	最大 16 k バイト
• 浮動小数点計算	最小 50 μ 秒	ネストの深さ	
クロックタイム／カウンタとその保持		• 各優先度クラスごとに	8
S7 カウンタ	64	• 1 つのエラー OB 内の追加	4
• 保持設定可能範囲	Z 0 ~ Z 63	FB	最大 192
• プリセット	Z 0 ~ Z 7	• サイズ	最大 16 k バイト
• カウント範囲	0 ~ 999	FC	最大 192
IEC カウンタ	あり	• サイズ	最大 16 k バイト
• 種類	SFB		

アドレス領域（入／出力）		強制	あり
ペリフェラルアドレス領域 デジタル／アナログ	1 k バイト／1 k バイト（任意にアドレス設定可能）	- 変数 - 数量	入力、出力 最大 10
うちリモートなもの	1 k バイト／1 k バイト	ブロックのステータス	あり
プロセスイメージ（設定不可能）	128/128 バイト	シングルステップ	あり
デジタルチャンネル	最大 8192（各 DP スレープで 1 バイトの診断アドレスを除く）／8192	停止ポイント	2
うち中央部に接続されているもの	最大 1024/1024	診断バッファ	あり
アナログチャンネル	最大 512（各 DP スレープで 1 バイトの診断アドレスを除く）／512	入力の数量（設定不可能）	100
うち中央部に接続されているもの	最大 256/128	通信 ファンクション	
構造		PG/OP 通信	あり
モジュールラック	最大 4	グローバルデータ通信	あり
各モジュールラックのモジュール数	最大 8	GD パケットの数量	
DP マスタ数		- トランスミッタ - レシーバ	1 1
- 内蔵 - CP 経由	1 1	- GD パケットのサイズ - うち一貫性のあるもの	最大 22 バイト 8 バイト
S7 メッセージファンクション		S7 基本通信	あり（サーバー）
同時に有効なアラーム S ブロック	最大 50	- ジョブあたりネットデータ - うち一貫性のあるもの	最大 76 バイト X/I_PUT/_GET では 32 バイト X_SEND/_RCV では 76 バイト
クロックタイム		S7 通信	あり
クロック	あり	- ジョブあたりネットデータ - うち一貫性のあるもの	最大 160 バイト 32 バイト
- バッファリング - 精度	あり 1.1.6 章参照	S5 互換通信	あり（CP およびロード可能な FC による）
動作時間カウンタ	1	- ジョブあたりネットデータ - うち一貫性のあるもの	CP により異なる CP により異なる
- 番号 - カウンティング時間範囲 - 細分性 - 保持	0 0 ～ 32767 時間 1 時間 あり	標準通信	あり（CP およびロード可能な FC による）
クロックタイム同期	あり	- ジョブあたりネットデータ - うち一貫性のあるもの	CP により異なる CP により異なる
- AS 内 - MPI 上の CP	マスタ マスタ／スレープ	接続リソースの数量	PG 通信／OP 通信／S7 基本通信／S7 通信用に 12
テストおよびスタートアップファンクション		- 下記の予約 - PG 通信プリセット済み（設定可能） - OP 通信プリセット済み（設定可能） - S7 基本通信プリセット済み（設定可能）	最大 11 1 ～ 11 1 最大 11 1 ～ 11 1 最大 8 0 ～ 8 8
ステータス／変数の制御	あり	ルーティング接続	最大 4
- 変数 - 数量 - 変数のステータス - 変数の制御	入力、出力、フラグ、DB、クロックタイム、カウンタ 最大 30 最大 14		

インターフェース		DP スレーブ	
第 1 インターフェース		- サービス - ステータス／制御、プログラミング、ルーティング	
ファンクション		- GSD ファイル - 転送速度 - 転送メモリ - アドレス領域	
- MPI - DP マスタ - DP スレーブ - フローティング	- あり - なし - なし - なし	- あり、スイッチング可能 - Sie3802f.gsg 12 M ボーまで 244 バイトの入力/ 244 バイトの出力 - 最大 32、それぞれ 最大 32 バイト	
MPI		寸法	
- サービス - PG/OP 通信 - グローバルデータ通信 - S7 基本通信 - S7 通信 - 転送速度	- あり - あり - あり - あり (サーバー) 19.2、187.5 k ボー	- 取付け寸法 幅×高さ×奥行き (mm) - 重量	80×125×130 - 約 0.53 kg
第 2 インターフェース		プログラミング	
ファンクション		プログラミング言語	STEP 7
- DP マスタ - DP スレーブ - ステータス／制御、プログラミング、ルーティング - 直接データ交換 - ポイント・ツー・ポイント接続 - 初期設定 - フローティング	- あり - あり - あり、スイッチング可能 - あり - なし - なし - あり	オペレーションセット	オペレーションリスト参照
		ネストレベル	8
		システムファンクション (SFC)	オペレーションリスト参照
		システムファンクションブロック (SFB)	オペレーションリスト参照
		ユーザプログラム保護	パスワードによる保護
DP マスタ		電圧、電流	
- サービス - 等間隔 - SYNC/FREEZE - DP スレーブの有効化／無効化 - 転送速度 - DP スレーブ数 - アドレス領域 - DP スレーブあたりネットデータ	- あり - あり - あり 12 M ボーまで - 最大 64 - 最大 1 k バイトの入力/ 1 k バイトの出力 - 最大 244 バイトの入力/244 バイトの出力	- 電源電圧 - 許容範囲 - 消費電流 (無負荷運転時) - 起動電流 I_2t - 電源ケーブル用外付けヒューズ (推奨) - MPI の PG 電源 (15 ~ 30 V DC) - 電力損失 - バッテリー 25 °C および中断なしの CPU バッファリングにおけるバッファ時間 25 °C におけるバッテリーの維持時間 - アキュムレータ 0 ~ 25 °C において 40 °C において 60 °C において - アキュムレータのロード時間	- DC 24 V 20.4 ~ 28.8 V - 通常 0.9 A - 通常 8 A 0.4 A² S - LS スイッチ、2 A、 B または C 形式 - 最大 200 mA - 通常 10 W - あり - 最低 1 年 - 約 5 年 - あり - 約 4 週間 - 約 3 週間 - 約 1 週間 - 約 1 時間

1.4.7 CPU 316 - 2 DP

DP マスタまたは DP スレーブ

CPU 316 - 2 DP は、その第 2 インターフェース（PROFIBUS - DP インターフェース）を使用して、DP マスタあるいは DP スレーブとして PROFIBUS - DP ネットワーク内で使用可能です。

CPU 316 - 2 DP の PROFIBUS - DP の特性に関する詳細な説明は、2 章にあります。

CPU 316 - 2 DP のテクニカルデータ

CPU と製品レベル		S7 クロックタイム	
MLFB	6ES57 316-2AG00-0AB0	• 保持設定可能範囲	T 0 ~ T 127
• ハードウェア製品レベル	01	• プリセット	クロックタイムは保持されない
• ファームウェア製品レベル	V 1.1.0	• 時間範囲	10 ミリ秒 ~ 9990 秒
• 付属プログラミングパッケージ	STEP 7 V 5.0、サービスパック 03	IEC タイマ	あり
メモリ		• 種類	SFB
メインメモリ		データ領域とその保持	
• 内蔵	128 k バイト	合計保持データ領域（フラグ、クロックタイム、カウンタを含む）	4736 バイト
• 拡張性	なし	フラグ	2048
ロードメモリ		• 保持設定可能範囲	MB 0 ~ MB 255
• 内蔵	192 k バイト	• プリセット	MB 0 ~ MB 17
• FEPRM の拡張性	4 M バイトまで	タイミングフラグ	8（1 フラグバイト）
• RAM の拡張性	なし	データブロック	511（DB 0 予約済み）
バッファリング	あり	• サイズ	最大 16 k バイト
• バッテリによる	全データ	• 保持設定可能範囲	最大 8 DB、4096 データバイト
• バッテリなし	4736 バイト	• プリセット	保持なし
処理時間		ローカルデータ（設定不可能）	最大 1536 バイト
下記の処理時間		• 各優先度クラスごとに	256 バイト
• ビットオペレーション	最小 0.3 μ 秒	ブロック	
• ワードオペレーション	最小 1 μ 秒	OB	オペレーションリスト参照
• 固定少数点計算	最小 2 μ 秒	• サイズ	最大 16 k バイト
• 浮動小数点計算	最小 50 μ 秒	ネストの深さ	
クロックタイム／カウンタとその保持		• 各優先度クラスごとに	8
S7 カウンタ	64	• 1 つのエラー OB 内の追加	4
• 保持設定可能範囲	Z 0 ~ Z 63	FB	最大 256
• プリセット	Z 0 ~ Z 7	• サイズ	最大 16 k バイト
• カウント範囲	0 ~ 999	FC	最大 256
IEC カウンタ	あり	• サイズ	最大 16 k バイト
• 種類	SFB		

アドレス領域（入／出力）		強制	あり
ペリフェラルアドレス領域 デジタル／アナログ	2 k バイト／2 k バイト （任意にアドレス設定 可能）	• 変数	入力、出力
• うちリモートなもの	2 k バイト／2 k バイト	• 数量	最大 10
プロセスイメージ （設定不可能）	128/128 バイト	ブロックのステータス	あり
デジタルチャンネル	最大 16384（各 DP ス レープで 1 バイトの診 断アドレスを除く）／ 16384	シングルステップ	あり
• うち中央部に接続されてい るもの	最大 1024/1024	停止ポイント	2
アナログチャンネル	最大 1024（各 DP ス レープで 1 バイトの診 断アドレスを除く）／ 1024	診断バッファ	あり
• うち中央部に接続されてい るもの	最大 256/128	• 入力の数量 （設定不可能）	100
構造		通信 ファンクション	
モジュールラック	最大 4	PG/OP 通信	あり
各モジュールラックの モジュールラック	最大 8	グローバルデータ通信	あり
DP マスタ数		• GD パケットの数量	
• 内蔵	1	- トランスミッタ	1
• CP 経由	1	- レシーバ	1
S7 メッセージファンクション		• GD パケットのサイズ	最大 22 バイト
同時に有効な アラーム S ブロック	最大 50	- うち一貫性のあるもの	8 バイト
クロックタイム		S7 基本通信	あり
クロック	あり	• ジョブあたりネットデータ	最大 76 バイト
• バッファリング	あり	- うち一貫性のあるもの	X/I_PUT/_GET では 32 バイト
• 精度	1.1.6 章参照		X SEND/_RCV では 76 バイト
動作時間カウンタ	1	S7 通信	あり（サーバー）
• 番号	0	• ジョブあたりネットデータ	最大 160 バイト
• カウンティング時間範囲	0 ～ 32767 時間	- うち一貫性のあるもの	32 バイト
• 細分性	1 時間	S5 互換通信	あり（CP およびロード 可能な FC による）
• 保持	あり	• ジョブあたりネットデータ	CP により異なる
クロックタイム同期	あり	- うち一貫性のあるもの	CP により異なる
• AS 内	マスタ	標準通信	あり（CP およびロード 可能な FC による）
• MPI 上	マスタ／スレープ	• ジョブあたりネットデータ	CP により異なる
テストおよびスタートアップファンクション		- うち一貫性のあるもの	CP により異なる
ステータス／変数の制御	あり	接続リソースの数量	PG 通信／OP 通信／ S7 基本通信／S7 通信 用に 12
• 変数	入力、出力、フラグ、 DB、クロックタイム、 カウンタ	• 下記の予約	
• 数量		- PG 通信 プリセット 済み（設定可能）	最大 11 1 ～ 11 1
- 変数のステータス	最大 30	- OP 通信 プリセット 済み（設定可能）	最大 11 1 ～ 11 1
- 変数の制御	最大 14	- S7 基本通信 プリセット済み （設定可能）	最大 8 0 ～ 8 8
		ルーティング接続	最大 4

インターフェース		DP スレーブ	
第 1 インターフェース		- サービス - ステータス／制御、プログラミング、ルーティング	
ファンクション		- GSD ファイル - 転送速度 - 転送メモリ - アドレス領域	
- MPI - DP マスタ - DP スレーブ - フローティング	- あり - なし - なし - なし	- あり、スイッチング可能 - Siem806f.gsg 12 M ボーまで 244 バイトの入力/ 244 バイトの出力 - 最大 32、それぞれ 最大 32 バイト	
MPI			
- サービス - PG/OP 通信 - グローバルデータ通信 - S7 基本通信 - S7 通信 - 転送速度	- あり - あり - あり - あり (サーバー) 19.2、187.5 k ボー		
第 2 インターフェース		寸法	
ファンクション		取付け寸法 幅 × 高さ × 奥行き (mm)	80 × 125 × 130
- DP マスタ - DP スレーブ - ステータス／制御、プログラミング、ルーティング - 直接データ交換 - ポイント・ツー・ポイント接続 - 初期設定 - フローティング		重量	約 0.53 kg
DP マスタ		プログラミング	
- サービス - 等間隔 - SYNC/FREEZE - DP スレーブの有効化／無効化 - 転送速度 - DP スレーブ数 - アドレス領域 - DP スレーブあたりネットデータ	- あり - あり - あり 12 M ボーまで - 最大 125 - 最大 2k バイトの入力/ 2k バイトの出力 - 最大 244 バイトの入力/244 バイトの出力	プログラミング言語 オペレーションセット ネストレベル システムファンクション (SFC) システムファンクションブロック (SFB) ユーザプログラム保護	STEP 7 オペレーションリスト参照 8 オペレーションリスト参照 オペレーションリスト参照 パスワードによる保護
		電圧、電流	
		電源電圧	DC 24 V
		許容範囲	20.4 ~ 28.8 V
		消費電流 (無負荷運転時)	通常 0.9 A
		起動電流	通常 8 A
		$I_2 t$	0.4 A ² S
		電源ケーブル用外付けヒューズ (推奨)	LS スイッチ、2 A、 B または C 形式
		MPI の PG 電源 (15 ~ 30 V DC)	最大 200 mA
		電力損失	通常 10 W
		バッテリー	あり
		25 °C および中断なしの CPU バッファリングにおけるバッファ時間	最低 1 年
		25 °C におけるバッテリーの維持時間	約 5 年
		アキュムレータ	あり
		- クロックのバッファ時間 0 ~ 25 °C において 40 °C において 60 °C において - アキュムレータのロード時間	約 4 週間 約 3 週間 約 1 週間 約 1 時間

1.4.8 CPU 318-2

固有の特性

- アキュムレータ 4 台装備
- MPI インターフェースは、プランニングを変更できません：MPI または PROFIBUS DP (DP マスタ)
- データ領域を設定可能 (プロセスイメージ、ローカルデータ)

CPU 318-2 と他の CPU との相違については、4.1 章も参照してください。

DP マスタまたは DP スレーブ

CPU 318-2 は、DP マスタまたは DP スレーブとして PROFIBUS-DP ネットワーク内で使用可能です。しかしながら、DP スレーブとして使用可能なのは 1 つのインターフェースのみである点に注意してください。CPU 318-2 DP の PROFIBUS-DP の特性に関する詳細な説明は、2 章にあります。

設定可能なデータ領域とメインメモリの割当て

CPU 318-2 に対するパラメータ設定により、入／出力プロセスイメージのサイズとローカルデータの領域を変更可能です。

プロセスイメージおよびローカルデータに対する以前の設定値を拡大すると、メインメモリが追加割当てされますが、この分のメインメモリは、ユーザプログラムのために使用することができなくなります。

メモリサイズの関係につて、以下の点に注意してください：

- 入力のプロセスイメージ： 1 バイトの PAE には メインメモリの 12 バイトが割り当てられます
出力のプロセスイメージ： 1 バイトの PAA には メインメモリの 12 バイトが割り当てられます

例：

PAE の 256 バイトにはメインメモリの 3072 バイトが割り当てられます
メインメモリの 24564 バイトは既に、2047 バイトの PAE として割り当てられています。

- ローカルデータ：1 ローカルデータバイトを割当て 1 バイトはメインメモリ内各優先度クラスごとに 256 バイトを事前に設定。従って 14 の優先度クラスでは、メインメモリ内の 3584 バイトが割り当てられていることになります。
8192 バイトの最大サイズでは、まだ 4608 バイトを使用可能なことになりますが、メインメモリのその分の容量は、ユーザプログラム用には使用できません。

通信

CPU の最初のインターフェースは、MPI インターフェースから DP インターフェースへとプランニング変更可能です。DP インターフェースを介して、CPU を DP マスタまたは DP スレーブとして運転することが可能です。ルーティングの際は、両方のインターフェースのそれぞれに対して、CPU 318-2 をゲートウェイとして使用している作動中の PG/OP 接続 1 つにつき、可能な接続総数は 1 つ減少することになります。

リモート FM 353/354

CPU 318-2 を DP マスタとして使用する場合は、FM 353 (6ES7 353-1AH01-0AE0 以降、ファームウェアバージョン 3.4/03)、ET 200M において FM 354 (6ES7 354-1AH01-0AE0 以降、ファームウェアバージョン 3.4/03) をリモートとして使用することができます。

CPU 318-2 を装備した S7-300 では、以下のモジュールは使用しないでください

FM 357 6ES7 357-4_H02-3AE_ まで、ファームウェアバージョン 2.1

FM NC 6FC5 250-3AX00 - 7AH0 まで、ファームウェアバージョン 3.7 +
Toolbox 6FC5 252-3AX2Z-6AB0、ソフトウェアバージョン 3.6

SM 338 6ES7 338-7UH00-0AC0 まで、製品レベル 07

SIXWAREX M7MH4 553-1AA41 まで、ファームウェアバージョン 0119

SINAUT ST7 TIM、6NH7 800-_A_0 (ヒント : TIM モジュールはスレーブとして単独で使用してください)

許可されない CPU 318-2 の周辺アクセラ

対応するバイトがそれぞれ異なる周辺モジュールに存在する場合は、中央部に装着された周辺モジュールへの T PAW オペレーションは許可されません。

CPU 318-2 のテクニカルデータ

CPU と製品レベル		データ領域とその保持	
MLFB	6ES7 318-2AJ00-0AB0	合計保持データ領域 (フラグ、クロックタイム、 カウンタを含む)	最大 11 k バイト
• ハードウェア 製品レベル	03	フラグ	8192
• ファームウェア 製品レベル	V 3.0	• 保持設定可能範囲	MB 0 ~ MB 1023
• 付属プログラミング パッケージ	STEP 7 V 5.1 + サービス パック 02	• プリセット	MB 0 ~ MB 15
メモリ		タイミングフラグ	8 (1 フラグバイト)
メインメモリ		データブロック	2047 (DB 0 予約済み)
• 内蔵	256 k バイト データ/ 256 k バイト コード	• サイズ	最大 64 k バイト
• 拡張性	なし	• 保持設定可能範囲	最大 8 DB、最大 8192 データバイト
ロードメモリ		• プリセット	保持なし
• 内蔵	64 k バイト	ローカルデータ (設定可能)	最大 8192 バイト
• FEPRM の拡張性	4 M バイトまで	• プリセット	3584 バイト
• RAM の拡張性	2 M バイトまで	• 各優先度クラスごとに	256 バイト (8192 バイ トまで拡張可能)
バッファリング	あり	ブロック	
• バッテリによる	全データ	OB	オペレーションリスト 参照
• バッテリなし	最大 11 k バイト	• サイズ	最大 64 k バイト
処理時間		ネストの深さ	
下記の処理時間		• 各優先度クラスごとに	16
• ビットオペレーション	最小 0.1 μ 秒	• 1 つのエラー OB 内での追加	3
• ワードオペレーション	最小 0.1 μ 秒	FB	最大 1024
• 固定少数点計算	最小 0.1 μ 秒	• サイズ	最大 64 k バイト
• 浮動小数点計算	最小 0.6 μ 秒	FC	最大 1024
クロックタイム／カウンタとその保持		• サイズ	最大 64 k バイト
S7 カウンタ	512	アドレス領域 (入／出力)	
• 保持設定可能範囲	Z 0 ~ Z 511	ペリフェラルアドレス領域 デジタル／アナログ	最大 8 k バイト／8 k バ イト (アドレス任意設定 可能)
• プリセット	Z 0 ~ Z 7	• うちリモートなもの	
• カウント範囲	0 ~ 999	- MPI/DP インター フェース	最大 2 k バイト／ 2 k バイト
IEC カウンタ	あり	- DP インターフェース	最大 8 k バイト／ 8 k バイト
• 種類	SFB	プロセスイメージ (設定可能)	2048/2048 バイト
S7 クロックタイム	512	• プリセット	256/256 バイト
• 保持設定可能範囲	T 0 ~ T 511	デジタルチャンネル	最大 65536 (各 DP ス レープで 1 バイトの診 断アドレスを除く)／ 65536
• プリセット	クロックタイムは保持され ない	• うち中央部に接続されてい るもの	最大 1024/1024
• 時間範囲	10 ミリ秒 ~ 9990 秒	アナログチャンネル	最大 4096/4096
IEC タイマ	あり	• うち中央部に接続されてい るもの	最大 256/128
• 種類	SFB		

構造		
モジュールラック	最大 4	
各モジュールラックのモジュール数	最大 8	
DP マスタ数		
• 内蔵	2	
• CP 経由	2	
S7 メッセージファンクション		
同時に有効な		
アラーム S ブロック		
アラーム D ブロック	最大 100	
クロックタイム		
クロック	あり	
• バッファリング	あり	
• 精度	1.1.6 章参照	
動作時間カウンタ	8	
• 番号	0 ～ 7	
• カウンティング時間範囲	0 ～ 32767 時間	
• 細分性	1 時間	
• 保持	あり	
クロックタイム同期	あり	
• AS 内	マスタ／スレーブ	
• MPI 経由	マスタ／スレーブ	
• DP 経由	マスタ／スレーブ	
テストおよびスタートアップファンクション		
ステータス／変数の制御	あり	
• 変数	入力、出力、フラグ、DB、クロックタイム、カウンタ	
• 数量	最大 70	
強制	あり	
• 変数	入力、出力、フラグ、ペリフェラル入力、ペリフェラル出力	
• 数量	最大 256	
ブロックのステータス	あり	
シングルステップ	あり	
停止ポイント	4	
診断バッファ		
• 入力の数量 (設定不可能)	100	
通信ファンクション		
PG/OP 通信	あり	
グローバルデータ通信	あり	
• GD パケットの数量		
- トランスマッタ	1	
- レシーバ	2	
• GD パケットのサイズ	54 バイト	
		- うち一貫性のあるもの 32 バイト
S7 基本通信	あり	
• ジョブあたりネットデータ	最大 76 バイト	
		- うち一貫性のあるもの 76 バイト
S7 通信	あり (サーバー)	
• ジョブあたりネットデータ	最大 160 バイト	
		- うち一貫性のあるもの バイト、ワード、ダブルワード
S5 互換通信	あり (CP およびロード可能な FC による)	
• ジョブあたりネットデータ	CP により異なる	
		- うち一貫性のあるもの CP により異なる
標準通信	あり (CP およびロード可能な FC による)	
• ジョブあたりネットデータ	CP により異なる	
		- うち一貫性のあるもの CP により異なる
インターフェース		
第 1 インターフェース		
ファンクション		
• MPI	あり	
• DP マスタ	あり	
• DP スレーブ	あり	
• 直接データ交換	あり	
• 初期設定	MPI	
• 電位分離	あり	
接続数	最大 32	
		- うち予約されているもの PG 接続 × 1 OP 接続 × 1
MPI		
• サービス		
		- PG/OP 通信 あり
		- グローバルデータ通信 あり
		- S7 基本通信 あり
		- S7 通信 あり (サーバー)
• 転送速度	12 M ボーまで	

DP マスタ - サービス - 等間隔 あり - SYNC/FREEZE あり - DP スレーブの有効化／無効化 あり - 転送速度 12 M ボーまで - アドレス領域 最大 2k バイトの入力/2k バイトの出力 - DP スレーブあたりネットデータ 最大 244 バイトの入力/244 バイトの出力	DP スレーブ - サービス - ステータス／制御プログラミングルーティング あり、スイッチング可能 - GSD ファイル siem807f.gsg - 転送速度 12 M ボーまで - 転送メモリ 244 バイトの入力/244 バイトの出力																																		
DP スレーブ - サービス - ステータス／制御、プログラミング、ルーティング あり、スイッチング可能 - GSD ファイル siem807f.gsg - 転送速度 12 M ボーまで - 転送メモリ 244 バイトの入力/244 バイトの出力	寸法 <table> <tr> <td>取付け寸法 幅×高さ×奥行き (mm)</td><td>160×125×130</td></tr> <tr> <td>重量</td><td>約 0.93 kg</td></tr> </table> プログラミング <table> <tr> <td>プログラミング言語</td><td>STEP 7</td></tr> <tr> <td>オペレーションセット</td><td>オペレーションリスト参照</td></tr> <tr> <td>ネストレベル</td><td>16</td></tr> <tr> <td>システムファンクション (SFC)</td><td>オペレーションリスト参照</td></tr> <tr> <td>システムファンクションブロック (SFB)</td><td>オペレーションリスト参照</td></tr> <tr> <td>ユーザプログラム保護</td><td>パスワードによる保護</td></tr> </table>	取付け寸法 幅×高さ×奥行き (mm)	160×125×130	重量	約 0.93 kg	プログラミング言語	STEP 7	オペレーションセット	オペレーションリスト参照	ネストレベル	16	システムファンクション (SFC)	オペレーションリスト参照	システムファンクションブロック (SFB)	オペレーションリスト参照	ユーザプログラム保護	パスワードによる保護																		
取付け寸法 幅×高さ×奥行き (mm)	160×125×130																																		
重量	約 0.93 kg																																		
プログラミング言語	STEP 7																																		
オペレーションセット	オペレーションリスト参照																																		
ネストレベル	16																																		
システムファンクション (SFC)	オペレーションリスト参照																																		
システムファンクションブロック (SFB)	オペレーションリスト参照																																		
ユーザプログラム保護	パスワードによる保護																																		
第 2 インターフェース																																			
ファンクション																																			
- DP マスタ あり - DP スレーブ あり - ステータス／制御、プログラミング、ルーティング あり、スイッチング可能 - 直接データ交換 あり - PtP 接続 なし - 初期設定 なし - フローティング あり - 接続数 最大 16 - うち予約されているもの PG 接続 × 1 OP 接続 × 1	電圧、電流 <table> <tr> <td>電源電圧</td><td>DC 24 V</td></tr> <tr> <td>許容範囲</td><td>20.4 ~ 28.8 V</td></tr> <tr> <td>消費電流（無負荷運転時）</td><td>通常 1.2 A</td></tr> <tr> <td>起動電流</td><td>通常 8 A</td></tr> <tr> <td>I²t</td><td>0.4 A²秒</td></tr> <tr> <td>電源ケーブル用外付けヒューズ（推奨）</td><td>LS スイッチ、2 A、B または C 形式</td></tr> <tr> <td>MPI の PG 電源（15 ~ 30 V DC）</td><td>最大 200 mA</td></tr> <tr> <td>電力損失</td><td>通常 12 W</td></tr> <tr> <td>バッテリー</td><td>あり</td></tr> <tr> <td>25 °C および中断なしの CPU バッファリングにおけるバッファ時間</td><td>最低 1 年</td></tr> <tr> <td>25 °C におけるバッテリーの維持時間</td><td>約 5 年</td></tr> <tr> <td>アキュムレータ</td><td>あり</td></tr> <tr> <td>クロックのバッファ時間</td><td></td></tr> <tr> <td> - 0 ~ 25 °C において</td><td>約 4 週間</td></tr> <tr> <td> - 40 °C において</td><td>約 3 週間</td></tr> <tr> <td> - 60 °C において</td><td>約 1 週間</td></tr> <tr> <td>アキュムレータのロード時間</td><td>約 1 時間</td></tr> </table>	電源電圧	DC 24 V	許容範囲	20.4 ~ 28.8 V	消費電流（無負荷運転時）	通常 1.2 A	起動電流	通常 8 A	I ² t	0.4 A ² 秒	電源ケーブル用外付けヒューズ（推奨）	LS スイッチ、2 A、B または C 形式	MPI の PG 電源（15 ~ 30 V DC）	最大 200 mA	電力損失	通常 12 W	バッテリー	あり	25 °C および中断なしの CPU バッファリングにおけるバッファ時間	最低 1 年	25 °C におけるバッテリーの維持時間	約 5 年	アキュムレータ	あり	クロックのバッファ時間		- 0 ~ 25 °C において	約 4 週間	- 40 °C において	約 3 週間	- 60 °C において	約 1 週間	アキュムレータのロード時間	約 1 時間
電源電圧	DC 24 V																																		
許容範囲	20.4 ~ 28.8 V																																		
消費電流（無負荷運転時）	通常 1.2 A																																		
起動電流	通常 8 A																																		
I ² t	0.4 A ² 秒																																		
電源ケーブル用外付けヒューズ（推奨）	LS スイッチ、2 A、B または C 形式																																		
MPI の PG 電源（15 ~ 30 V DC）	最大 200 mA																																		
電力損失	通常 12 W																																		
バッテリー	あり																																		
25 °C および中断なしの CPU バッファリングにおけるバッファ時間	最低 1 年																																		
25 °C におけるバッテリーの維持時間	約 5 年																																		
アキュムレータ	あり																																		
クロックのバッファ時間																																			
- 0 ~ 25 °C において	約 4 週間																																		
- 40 °C において	約 3 週間																																		
- 60 °C において	約 1 週間																																		
アキュムレータのロード時間	約 1 時間																																		
DP マスタ - サービス - PG/OP 通信 あり - 等間隔 あり - SYNC/FREEZE あり - DP スレーブの有効化／無効化 あり - 転送速度 12 M ボーまで - DP スレーブ数 最大 125 - アドレス領域 最大 8k バイトの入力/8k バイトの出力 - DP スレーブあたりネットデータ 最大 244 バイトの入力/244 バイトの出力																																			

DP マスタ／DP スレーブとしての CPU 31x-2 と直接データ交換

2

はじめに

本章には、315-2 DP、316-2 DP および 318-2 の CPU の特性とテクニカルデータが記載されています、これらは CPU を DP マスタまたは DP スレーブとして使用し、双方向通信用にプランニングするのに必要なものです。

接続：DP マスタ／DP スレーブの全ての CPU に対する動作は同一ですので、以下では CPU 31x - 2 で全ての CPU を代表させます。

CPU 318-2 に対する注意事項：CPU 318-2 では、MPI インターフェース／DP インターフェースを DP インターフェースとして使用することが可能です、ただしこの場合 DP マスタとしてのみプランニング可能で、DP スレーブとしてはプランニングできません。

本章の内容

章	記載内容	ページ
2.1	DPV1 ファンクションに関する情報	2 - 2
2.2	CPU 31x-2 の DP アドレス領域	2 - 4
2.3	DP マスタとしての CPU 31x-2	2 - 5
2.4	DP マスタとしての CPU 31x-2 の診断	2 - 6
2.5	DP スレーブとしての CPU 31x-2	2 - 13
2.6	DP スレーブとしての CPU 31x-2 の診断	2 - 18
2.7	直接データ交換	2 - 32
2.8	直接データ交換における診断	2 - 33

その他の参考文献

プランニング、PROFIBUS サブネットおよび PROFIBUS サブネットにおける診断に関する説明と注意事項は、STEP 7- のオンラインヘルプにあります。

2.1 DPV1 ファンクションに関する情報

目的

リモート I/O に関する EN50170 規格に改良が加えられました。全ての変更点は IEC 61158 / EN 50170、第 2 版、PROFIBUS に記載されています、ここでは DPV1 モードについて説明します。

どのようにして DPV1 マスタ／スレーブを確認しますか？

DP マスタ：S7-400 ファミリーの CPU と CPU 318-2（双方とも内蔵インターフェース付き）は、ファームウェアバージョン 3.0.0 以降の DPV1 マスタファンクションをサポートします。

STEP 7 のハードウェアカタログにそのファミリー番号が記載されている DP スレーブは、情報テキストでは DPV1 スレーブとして認識されます。GSD ファイルを介して STEP 7 に導入されている DP スレーブは、GSD バージョンが 3 以降の場合 V1 ファンクションをサポートします。

STEP 7 のどのバージョンから DPV1 への変更が可能ですか？

STEP 7 V5.1、サービスパック 2 以降

DPV1 コンポーネントにはどのような動作モードがありますか？

DPV1 自動制御コンポーネントを使用しますが、DPV1 への変更は望まない場合は、S7 互換モードを使用します。このモードでは、自動制御コンポーネントは EN50170 と互換性があります。しかしこの場合、DPV1 ファンクションの全てを使用することはできません。例えば新しい SFB 52 ～ 54 を使用可能です。しかし未使用のデータはプリセット値を割り当てられます。

DPV1 自動制御コンポーネントを使用し、DPV1 をサポートし、DPV1 への変更を望む場合は、DPV1 モードを使用します。このモードでは、DPV1 の全ファンクションを使用することができます。DPV1 をサポートしないステーションの自動制御コンポーネントは、従来通り使用可能です。

DPV1 への変更後従来の全てのスレーブを引き続き使用可能ですか？

無制限に使用可能です。従来のスレーブは、DPV1 による拡張ファンクションをサポートしないのみです。

DPV1 スレーブを変更しないで使用することは可能ですか？

変更しなくても無制限に使用可能です。この場合 DPV1 スレーブの動作は、従来のスレーブと変わりません。SIEMENS AG の DPV1 スレーブは、いわゆる S7 互換モードで運転することも可能です。他のメーカーによる DPV1 スレーブに対しては、ステーション全体にわたって EN50170 改訂 3 版準拠の GSD ファイルが必要となります。

DPV1 に変更する場合は、ステーション全体にわたって変更する必要があります。これは、STEP 7 のハードウェアコンフィグレーションモジュール（DP モード）で設定します。

DPV1 への変更に関する詳細は、FAQ エントリ ID : 7027576 のカスタマーサポートを参照してください。

2.2 CPU 31x-2 の DP アドレス領域

CPU 31x-2 のアドレス領域

アドレス領域	315-2 DP	316-2 DP	318-2
入力および出力の アドレス領域	1024 バイト	2048 バイト	8192 バイト
うち入力および出力 のプロセスイメージ	0 ～ 127 バイト	0 ～ 127 バイト	0 ～ 255 バイト (デフォルト) 2047 バイトまで設定 可能

DP 診断アドレス は、入力のアドレス領域に DP マスタおよび各 DP スレーブに対してそれぞれ 1 バイトを割り当てます。このアドレスにより、例えば各スレーブの DP 標準診断を呼び出すことができます（SFC 13 のパラメータ LADDR）。プランニングの際は、DP 診断アドレスを確定してください。DP 診断アドレスを確定しないと、STEP 7 は最高位のバイトアドレスから順に DP 診断アドレスとしてアドレスを付与していきます。

ペリフェラルアドレススペースにアドレス設定されているモジュールのプランニング

ペリフェラルアドレススペースにアドレス設定されているモジュールは、常にそのモジュール全体がプロセスイメージの中にあるか、あるいはその外にあるようにプランニングします。このようにしないと一貫性が確実なものではなくなり、誤ったデータが生成される可能性があります。

2.3 DP マスタとしての CPU 31x-2

はじめに

本章には、CPU を DP マスタとして運転する際の、CPU の特性とテクニカルデータが記載されています。

「標準」CPU としての CPU 31x-2 の特性とテクニカルデータは、1 章に記載されています。

前提条件

MPI/DP インターフェースは DP インターフェースでなければなりませんか？
もしその必要があるなら、インターフェースを DP インターフェースとしてプランニングする必要があります。

スタートアップの前に、CPU を DP マスタとしてコンフィグレーションする必要があります。つまり、STEP 7

において

- CPU を DP マスタとしてプランニングし、
- PROFIBUS アドレスを付与し、
- マスタ診断アドレスを付与し、
- DP スレーブを DP マスタシステムに組み込む必要があります。

DP スレーブ は CPU 31x-2 ですか？

もしそうであるならば、この DP スレーブは PROFIBUS-DP カタログでは「既にプランニングされているステーション」とされます。この DP スレーブ CPU に、DP マスタにおいてスレーブ診断アドレスを付与します。DP マスタは DP スレーブ CPU と接続し、DP スレーブ CPU とのデータ交換のためにアドレス領域を確定しなければなりません。

ステータス／制御、PROFIBUS によるプログラミング

MPI インターフェースの代わりに、PROFIBUS-DP インターフェースにより CPU をプログラミングしたり、あるいはステータスと制御の PG ファンクションを実行することも可能です。

注意事項

ステータスおよび制御ファンクションを PROFIBUS-DP インターフェース経由で使用すると、DP サイクルが長くなります。

等間隔

STEP 7 V 5.x 以降では、PROFIBUS サブネットに対して同一の長さ（等間隔）のバスサイクルをパラメータ設定することができます。等間隔に関する詳細な説明は、STEP 7 のオンラインヘルプにあります。

DP マスタシステムのスタートアップ

CPU 31x-2 DP が DP マスタ	CPU 318-2 が DP マスタ
パラメータ「パラメータのモジュールへの転送」により、DP スレーブのスタートアップ時間監視も設定します。	パラメータ「パラメータのモジュールへの転送」および「モジュールによる終了メッセージ」により、DP スレーブのスタートアップ時間監視を設定します。
つまり、DP スレーブは設定された時間だけスタートアップされ、CPU（DP マスタ）によりパラメータ設定されなければならないということです。	

DP マスタの PROFIBUS - アドレス

126 は CPU 31x-2 の PROFIBUS アドレスに設定してはいけません。

2.4 DP マスタとしての CPU 31x-2 の診断

LED 表示による診断

表 2 - 1 は、BUSF の LED についての説明です。PROFIBUS-DP インターフェースとしてプランニングされたインターフェースに対する診断表示では、必ず BUSF の LED が点灯あるいは点滅します。

表 2 - 1 DP マスタとしての CPU 31x-2 の「BUSF」LED の意味

BUSF	意味	対策
消灯	プランニングは正常、 プランニングした全てのスレーブと交信可能	-
点灯	- バスエラー（物理的エラー） - DP インターフェースエラー - マルチ DP マスタ運転における複数の転送レート	- バスケーブルに短絡あるいは断線がないか点検します。 - 診断を評価します。新たにプランニングするか、プランニングを修正します。
点滅	- ステーションの故障 - 割り当てられているスレーブの少なくとも 1 つと交信できません	- バスケーブルが CPU 31x-2 に接続されているか、またはバスに断線がないか点検します。 - CPU 31x-2 がスタートアップするまで待ちます。LED の点滅が止まない場合は、DP スレーブを点検するか、DP スレーブの診断を評価します。

STEP 7 による診断の読出し

表 2-2 STEP 7 による診断の読出し

DP マスタ	STEP 7 のブロックまたは レジスタ	用途	参照
CPU 31x - 2	レジスタ 「DP スレーブ 診断」	STEP 7 でスレーブ診断をプレーンテキストとして表示させます	STEP 7 オンラインヘルプの「ハードウェアの診断」と STEP 7 ユーザーマニュアルを参照
	SFC 13 「DPNRM_DG」	スレーブ 診断を読み出します (ユーザプログラムのデータ領域に格納)	CPU 31x-2 の構造については 2.6.4 章、SFC についてはシステムファンクションおよび標準ファンクションリファレンスマニュアル、他のスレーブの構造については、各スレーブの説明を参照
	SFC 59 「RD_REC」	S7 診断のデータセットを読み出します (ユーザプログラムのデータ領域に格納)	システムファンクションおよび標準ファンクション リファレンスマニュアル
	SFC 51 「RDSYST」	SZL 部分リストを読み出します。 診断アラームで SZL - ID W#16#00B4 により SFC 51 を呼び出し、スレーブ CPU の SZL を読み出します。	
	SFB 52 「RDREC」 (318-2 のみ)	DPV1 環境では以下が有効です： S7 診断のデータセットを読み出します (ユーザプログラムのデータ領域に格納)	
	SFB 54 「RALRM」 (318-2 のみ)	DPV1 環境では以下が有効です： 当該の アラーム OB 内のアラーム情報を読み出します。	

ユーザプログラムの診断の評価

次の 2 つの図は、ユーザプログラムの診断の評価手順を示したものです。
CPU 315 - 2 DP では注文番号に注意してください：

CPU 315-2 DP < 6ES7 315-2AF 03 -0AB0	CPU 315-2 DP 6ES7 315-2AF 03 -0AB0 以降、 CPU 316-2 DP 6ES7 316-2AG00-0AB0 以降、 CPU 318-2 6ES7 318-2AJ00-0AB0 以降
図 2-1、2-8 ページ参照	図 2-2、2-9 ページ参照

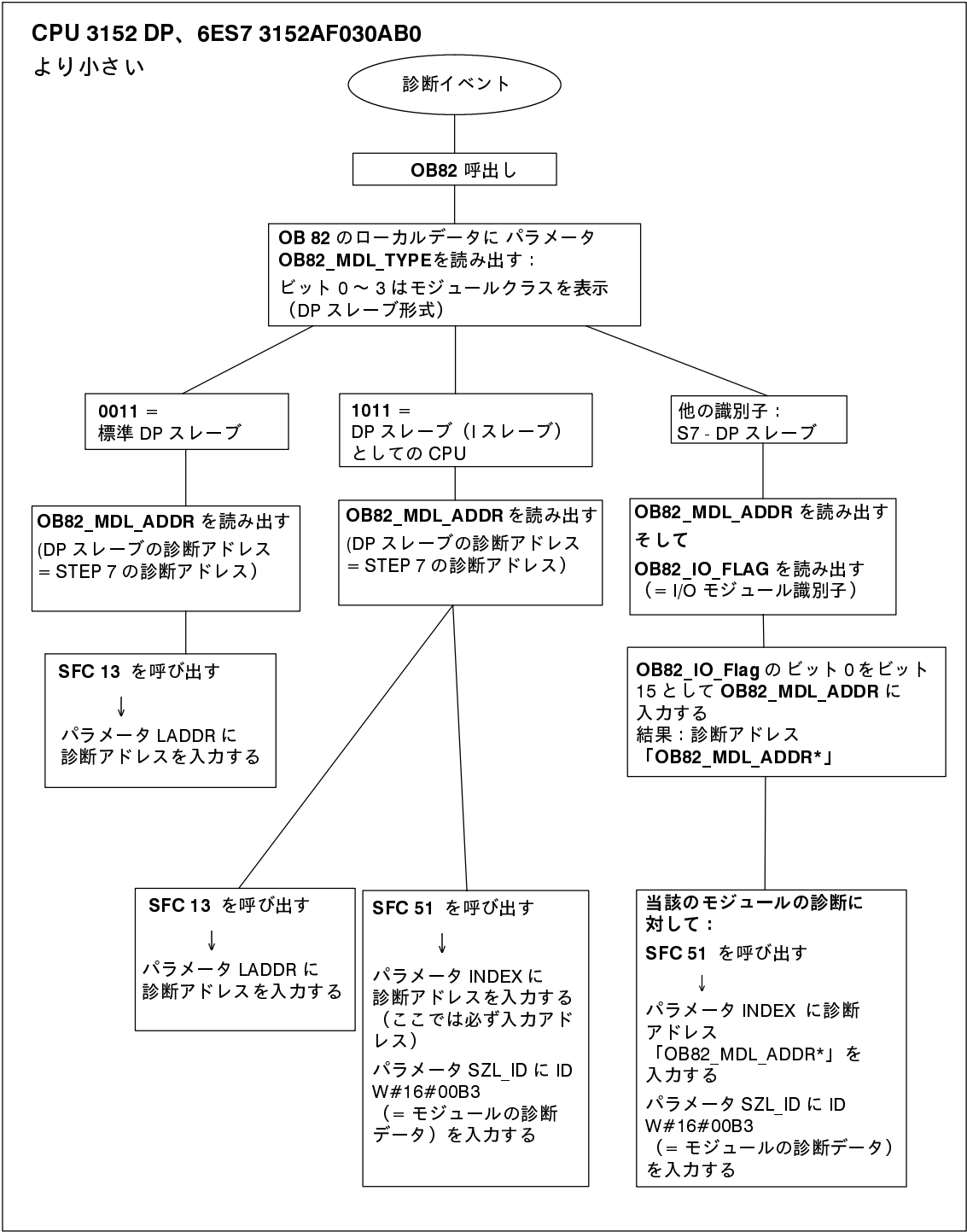


図 2-1 CPU 315-2 DP < 3152AF03

による診断

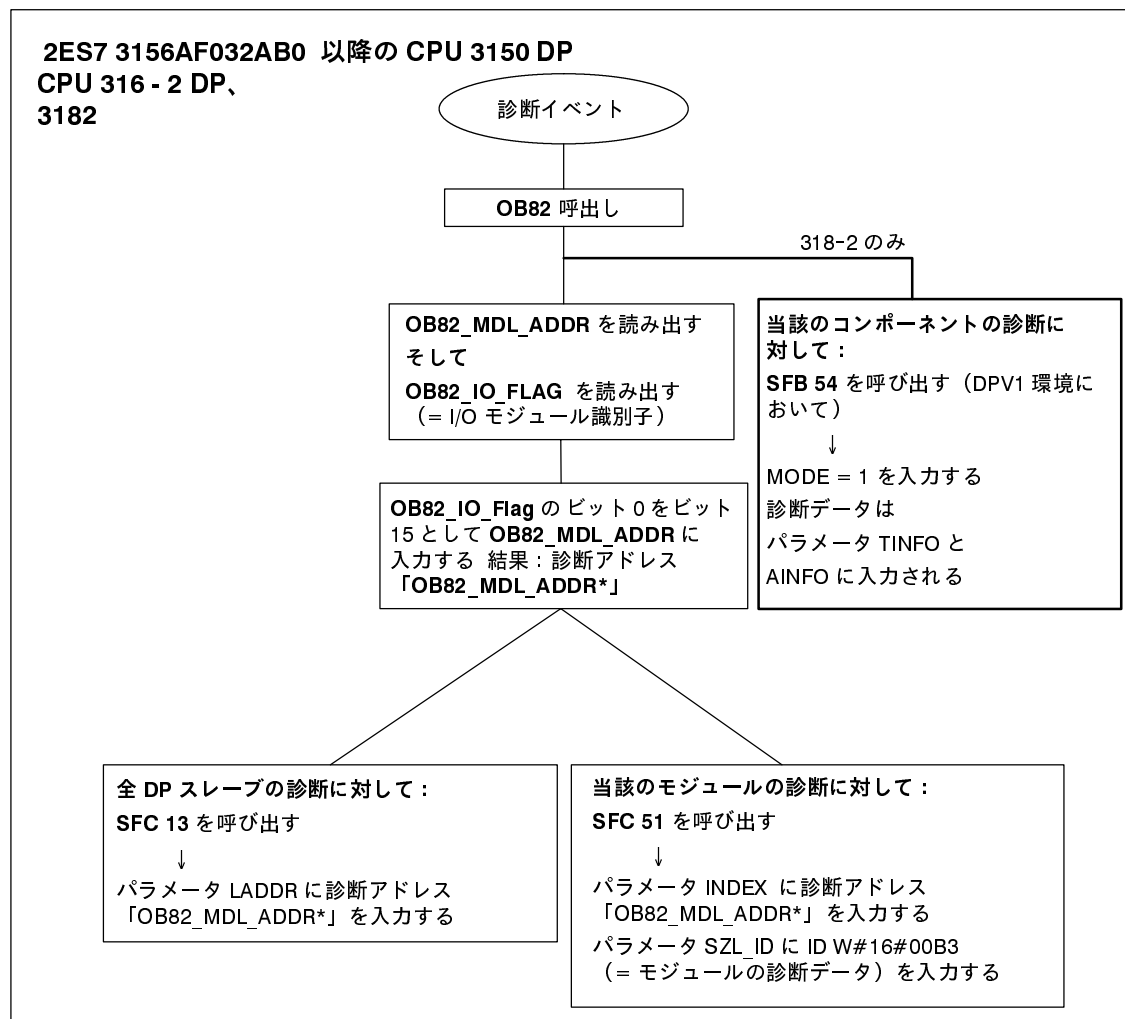


図 2-2 CPU 31x-2 (315-2 DP、315-2AF03 以降)

) による診断

診断アドレス

CPU 31x-2 では、PROFIBUS-DP に対して診断アドレスを付与します。プランニングに際しては、DP 診断アドレスが DP マスタと DP スレーブに対して割り当てられているか確認してください。

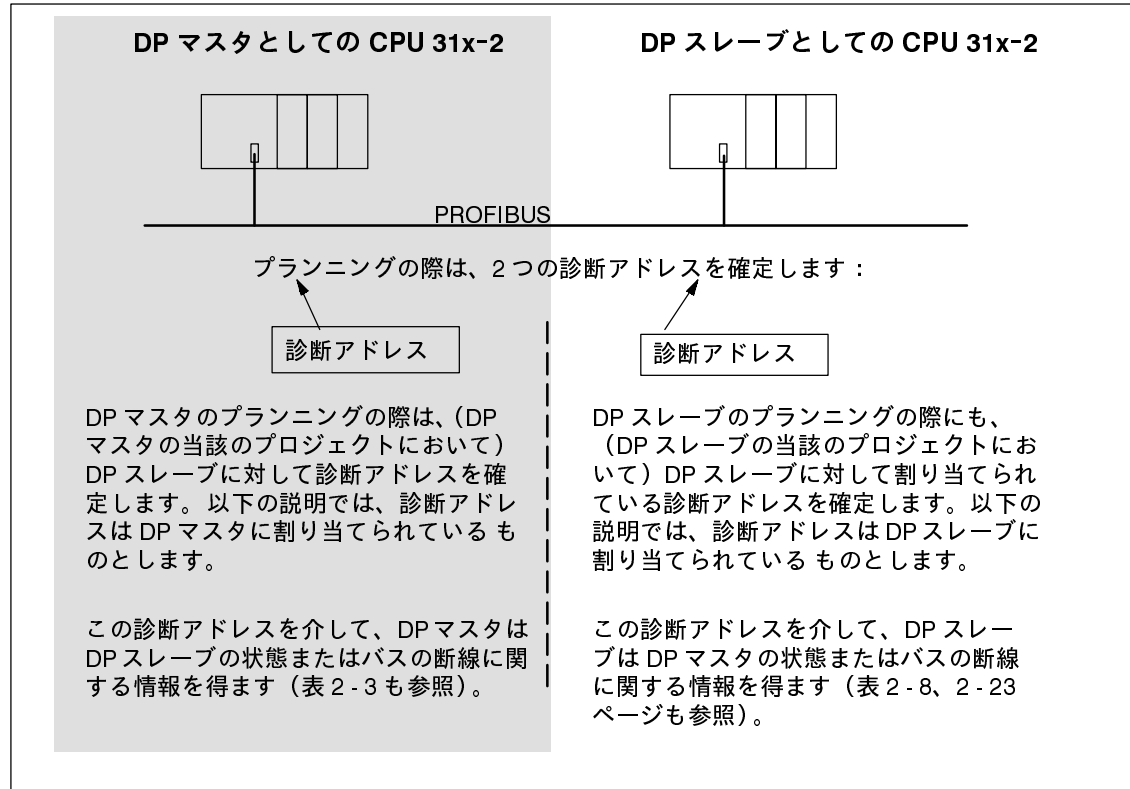


図 2-3 DP マスタと DP スレーブに対する診断アドレス

イベント識別

表 2-3 は、DP マスタとしての CPU 31x-2 がどのようにして、DP スレーブとしての CPU の動作モードの変化やデータ転送の中断を検知するかを示したものです。

表 2-3 DP マスタとしての CPU 31x-2 のイベント識別

イベント	DP マスタで発生している事象
バスの断線 (短絡、コネクタの脱落)	- メッセージステーションの故障による OB 86 の呼出し (出力されるイベント: DP マスタに割り当てられている DP スレーブの診断アドレス) - ペリフェラルアクセスの場合: OB 122 の呼出し (ペリフェラルアクセスエラー)
DP スレーブ: RUN → STOP	メッセージモジュール故障による OB 82 の呼出し (出力されるイベント: DP マスタに割り当てられている DP スレーブの診断アドレス、変数 OB82_MDL_STOP=1)
DP スレーブ: STOP → RUN	メッセージモジュール ok による OB 82 の呼出し (出力されるイベント: DP マスタに割り当てられている DP スレーブの診断アドレス、変数 OB82_MDL_STOP=0)

ユーザプログラムにおける評価

以下の表 2 - 4 は、例として DP マスタにおける DP スレーブの RUN-STOP 切換えの評価方法を示したものです（表 2 - 3 も参照）。

表 2 - 4 DP マスタにおける DP スレーブの RUN - STOP 切換えの評価

DP マスタ内	DP スレーブ内 (CPU 31x-2 DP)
診断アドレス：(例) マスタ診断アドレス=1023 マスタシステム内のスレーブ診断アドレス =1022	診断アドレス：(例) スレーブ診断アドレス=422 マスタ診断アドレス=なし
以下の情報により CPU は OB 82 を呼び出します： ← - OB 82_MDL_ADDR:=1022 - OB82_EV_CLASS:=B#16#39 (出力されるイベント) - OB82_MDL_DEFECT := モジュール故障 ヒント：これらの情報は CPU の診断バッファにもあります ユーザプログラムでは、DP スレーブ診断データの読出しのために SFC 13「DPNRM_DG」もプログラミングする必要があります。 DPV1 環境においてはSFB54 のご使用をお勧めします。このSFBはアラーム情報全体を出力します。 CPU：RUN → STOP CPU は DP スレーブ診断テレグラムを生成します (2.6.4 章参照)。	

2.5 DP スレーブとしての CPU 31x-2

はじめに

本章には、CPU を DP スレーブとして運転する際の、CPU の特性とテクニカルデータが記載されています。

「標準」CPU としての CPU の特性とテクニカルデータは、1 章に記載されています。

前提条件

MPI/DP インターフェースは DP インターフェースでなければなりませんか？
もしその必要があるなら、インターフェースを DP インターフェースとしてプランニングする必要があります。

スタートアップの前に、CPU を DP スレーブとしてコンフィグレーションする必要があります。つまり、STEP 7 において

- CPU を DP スレーブとして「スイッチ投入」し、
- PROFIBUS アドレスを付与し、
- スレーブ診断アドレスを付与して、
- DP マスタとのデータ交換のためのアドレス領域を確定する必要があります。

GSD ファイル

CPU 31x-2 を DP マスタシステム内の DP スレーブとしてプランニングするためには、GSD ファイルが必要です。

V 4.0 以降の *COM PROFIBUS* は GSD ファイルを装備しています。

これより古いバージョンまたは他のプランニングツールを使用する場合は、GSD ファイルを

- インターネット「http://www.ad.siemens.de/csi_e/gsd」

または

- モデム経由でインターフェースセンター、電話番号 0911/737972、より入手することができます。

コンフィグレーションテレグラムとパラメータ設定テレグラム

CPU 31x-2 のコンフィグレーション／パラメータ設定は、STEP 7 がサポートします。コンフィグレーションテレグラムおよびパラメータ設定テレグラムの説明が必要な場合には、たとえばバスモニタによる監視の場合、コンフィグレーションテレグラムおよびパラメータ設定テレグラムの説明は、エントリ ID 1452338 でインターネット「<http://www.ad.siemens.de/simatic-cs>」上で入手可能です。

PROFIBUS によるステータス／制御、プログラミング

MPI インターフェースの代わりに、PROFIBUS-DP インターフェースにより CPU をプログラミングしたり、あるいはステータスと制御の PG ファンクションを実行することも可能です。このためには CPU の DP スレーブとしてのコンフィグレーションの際に、STEP 7においてこれらのファンクションを有効にする必要があります。

注意事項

ステータスおよび制御ファンクションを PROFIBUS-DP インターフェース経由で使用すると、DP サイクルが長くなります。

転送メモリによるデータ転送

CPU 31x-2 は DP スレーブとして、PROFIBUS DP への転送メモリを提供します。DP スレーブとしての CPU と DP マスタ間のデータ転送は、常にこの転送メモリを介して行われます。このためには、最大で 32 のアドレス領域をプランニングすることになります。

つまり、DP マスタはそのデータを転送メモリのこれらのアドレス領域に書き込み、CPU はユーザプログラムでこのデータを読み出す、およびこの反対方向のデータ転送が行われることになります。

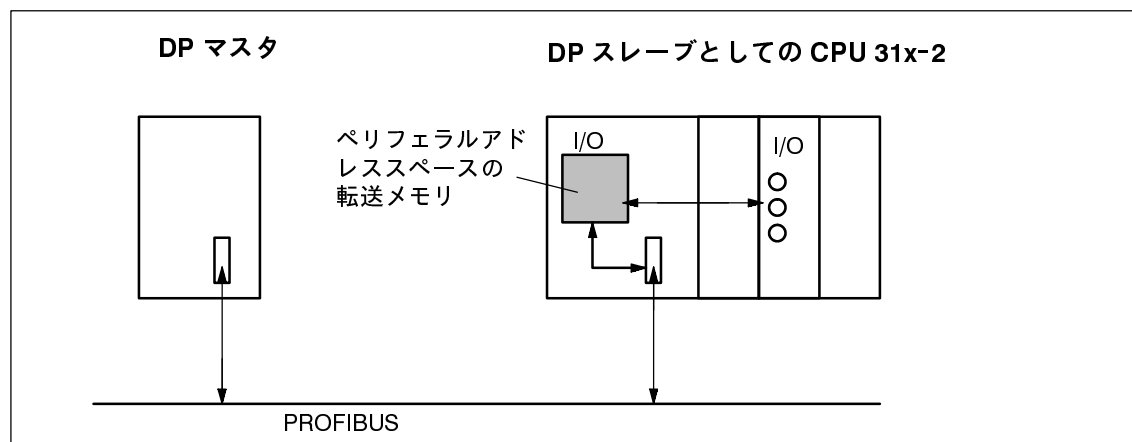


図 2-4 DP スレーブとしての CPU 31x-2 の転送メモリ

転送メモリのアドレス領域

STEP 7において入力アドレス領域と出力アドレス領域をプランニングします：

- 最大 32 個の入力アドレス領域または出力アドレス領域をプランニングすることができます。
- これらのアドレス領域のどれもが、そのサイズは最大 32 バイトです。
- 合計で最大 244 バイトの入力と、244 バイトの出力をプランニングすることができます。

次の表は、アドレス領域の原理について示したものです。この図は、STEP 7 のプランニングにもあります。

表 2 - 5 転送メモリのアドレス領域のプランニング例

	I/O	マスタ アドレス	I/O	スレーブ アドレス	長さ	単位	一貫性
1	E	222	O	310	2	バイト	単位ごとの 一貫性
2	O	0	E	13	10	ワード	全体にわたっ ての一貫性
:							
32							
DP マスタ CPU の アドレス領域			DP スレーブ CPU のアドレス領域		アドレス領域のこれらのパラメータ は、DP マスタと DP スレーブに対し て同一でなければなりません。		

クローズドループ制御

転送メモリを扱う際は、以下の規則に注意してください：

- アドレス領域の割当て：
 - DP スレーブの入力データは常に DP マスタの出力データ
 - DP スレーブの出力データは常に DP マスタの入力データ
- アドレスは任意に付与することができます。ユーザプログラムでは、ロード命令／転送命令または SFC 14 および 15 によりデータにアクセスします。
また、入力または出力のプロセスイメージからアドレスを指定することも可能です。

注意事項

転送メモリに対しては、CPU 31x-2 の DP アドレス領域からのアドレスを付与します。

転送メモリに付与したアドレスは、これを再度 CPU 31x-2 のペリフェラルモジュールに付与してはなりません！

- 個々のアドレス領域の最低アドレスが、それぞれのアドレス領域の開始アドレスになります。
- 相互に対応している DP マスタと DP スレーブに対するアドレス領域の長さ、単位および一貫性は同一でなければなりません。

S5 - DP マスタ

IM 308 C を DP マスタ、CPU 31x-2 を DP スレーブとして使用する場合は、一貫性のあるデータの交換に関しては、以下のことが適用されます：

DP マスタと DP スレーブ間で一貫性のあるデータを転送するために、IM 308 C において FB 192 をプログラミングする必要があります。FB 192 により、CPU 31x-2 のデータは常に一括して 1 つのブロックで出力または読み出されるようになります！

DP マスタとしての S5 - 95

AG S5-95 を DP マスタとして使用する場合は、DP スレーブとしての CPU 31x-2 に対しても AG S5 - 95 のバスパラメータを設定する必要があります。

サンプルプログラム

DP マスタと DP スレーブ間のデータ交換を、小規模なサンプルプログラムを使って以下に示しました。表 2-5 のアドレスを再使用しています。

DP スレーブ CPU 内				DP マスタ CPU 内			
L	2		DP スレーブでの				
T	MB	6	データ準備処理				
L	EB	0					
T	MB	7					
L	MW	6	データが DP マスタ				
T	PAW	310	に到着				
				L	PEB	222	DP マスタに受領さ
				T	MB	50	れたデータを追加
				L	PEB	223	処理
				L	B#16#3		
				+	I		
				T	MB	51	
				L	10		DP マスタでのデータ
				+	3		準備処理
				T	MB	60	
				CALL	SFC	15	データを DP スレー
				LADDR:= W#16#0			ブへ転送
				RECORD:= P#M60.0	Byte20		
				RET_VAL:= MW 22			
CALL	SFC	14	DP マスタがデータ				
LADDR:=W#16#D			を受領				
RET_VAL:=MW 20							
RECORD:=P#M30.0	Byte20						
L	MB	30	受領されたデータの				
L	MB	7	追加処理				
+	I						
T	MW	100					

「STOP」にされるデータ転送

DP スレーブ CPU は「STOP」になります：CPU の転送メモリ内のデータが「0」によって上書きされます、つまり、DP スレーブは「0」を読み出します。

DP マスタは「STOP」になります：CPU の転送メモリ内の現行のデータが維持され、CPU により読出し可能です。

PROFIBUS アドレス

126 は CPU 31x - 2 の PROFIBUS アドレスに設定してはいけません。

2.6 DP スレーブとしての CPU 31x-2 の診断

本章の内容

章	内容	ページ
2.6.1	LED 表示による診断	2 - 19
2.6.2	STEP 5 または STEP 7 による診断	2 - 19
2.6.3	診断の読出し	2 - 20
2.6.4	スレーブ診断の構造	2 - 24
2.6.5	ステーションステータス 1 ～ 3	2 - 25
2.6.6	マスタ PROFIBUS アドレス	2 - 27
2.6.7	メーカー識別子	2 - 27
2.6.8	識別子診断	2 - 28
2.6.9	装置診断	2 - 29
2.6.10	アラーム	2 - 31

2.6.1 LED 表示による診断

LED 表示による診断 - CPU 31x-2

表 2 - 6 は BUSF の LED に関する説明です。
PROFIBUS-DP インターフェースとしてプランニングされたインターフェースに
対する診断表示では、必ず BUSF の LED が点灯あるいは点滅します。

表 2 - 6 DP スレーブとしての CPU 31x-2 の「BUSF」LED の意味

BUSF	意味	対策
消灯	プランニングは正常	-
点滅	CPU 31x-2 のパラメータ設定が正しくありません。DP マスタと CPU 31x-2 間でデータ交換が行われません。 原因： • 応答監視時間が終了しました • PROFIBUS 経由のバス通信が中断しました • PROFIBUS アドレスが正しくありません	• CPU 31x-2 を点検してください • バス接続コネクタが正しく接続されているか点検してください • DP マスタへのバスケーブルに断線がないか点検してください • コンフィグレーションとパラメータ設定をチェックしてください
点灯	• バスの断線	• バス構造を点検してください

2.6.2 STEP 5 または STEP 7 による診断

スレーブ診断

スレーブ診断は EN 50170 規格、第 2 版、PROFIBUS によります。スレーブ診断は、規格に従って作動する全ての DP スレーブに対して、DP マスタに応じて STEP 5 または STEP 7 により読出し可能です。

スレーブ診断の読出しと構造は、後続の章に説明されています。

S7 診断

ユーザプログラムにおけるモジュールバリエーション SIMATIC S7/M7 の全てのモジュールに対して、S7 診断を要求することができます。S7 診断の構造は、中央部に接続されたモジュールでもリモート接続されたモジュールでも同一です。

モジュールの診断データは、モジュールのシステムデータ領域のデータセット 0 および 1 にあります。データセット 0 は、モジュールの現在の状態を記述する 4 バイトの診断データを含んでいます。データセット 1 は、その他にモジュール固有の診断データを含んでいます。

診断データの構造は、標準ファンクションおよびシステムファンクションリファレンスマニュアルをご覧ください。

2.6.3 診断の読出し

表 2-7 マスタシステムの STEP 5 および STEP 7 による診断の読出し

DP マスタによる オートメーション システム	STEP 7 のブロック またはレジスタ	用途	参照
SIMATIC S7/M7	レジスタ 「DP スレーブ 診断」	STEP 7 でスレーブ診断をプレーンテキストとして表示させます	STEP 7 オンラインヘルプの「ハードウェアの診断」と STEP 7 ユーザーマニュアルを参照
	SFC 13 「DP NRM_DG」	スレーブ診断を読み出します (ユーザプログラムのデータ領域に格納)	構造は 2.6.4 章、SFC はシステムファンクションおよび標準ファンクションリファレンスマニュアルを参照
	SFC 51 「RDSYSST」	SZL 部分リストを読み出します。 診断アラームで SZL-ID W#16#00B4 により SFC 51 を呼び出し、スレーブ CPU の SZL を読み出します。	システムファンクションおよび標準ファンクションリファレンスマニュアル
	SFB 54 「RDREC」 (318-2 のみ)	DPV1 環境では以下が有効です： 当該のアラーム OB 内のアラーム情報を読み出します。	システムファンクションおよび標準ファンクションリファレンスマニュアル
SIMATIC S5 (DP マスタとしての IM 308-C 付き)	FB 192 「IM308C」	スレーブ診断を読み出します (ユーザプログラムのデータ領域に格納)	構造は 2.6.4 参照、FB はリモート I/O システム ET 200 マニュアルを参照
SIMATIC S5 (DP マスタとしての自動制御装置 S5-95U 付き)	FB 230 「S_DIAG」		

FB 192 「IM 308C」によるスレーブ診断の読出しの例

ここでは、FB 192 を使用しての STEP 5 ユーザプログラムにおける DP スレーブに対するスレーブ診断の読出し方法について説明します。

仮定条件

この STEP 5 ユーザプログラムについて、以下のように仮定します：

- IM 308-C は DP マスタとしてページ領域 0 ～ 15 (IM 308 - C の番号 0) を割り当てます。
- DP スレーブの PROFIBUS アドレスは 3 です。
- スレーブ診断は DB 20 に格納する必要があります。これに対して任意の他のデータブロックを使用可能です。
- スレーブ診断は 26 バイトで構成されています。

STEP 5 ユーザプログラム

AWL	説明	
	:A	DB 30
	:SPA	FB 192
名称	:	IM308C
DPAD	:	KH F800
IMST	:	KY 0, 3
FCT	:	KC SD
GCGR	:	KM 0
TYP	:	KY 0, 20
STAD	:	KF +1
LENG	:	KF 26
ERR	:	DW 0

IM 308-C のデフォルトアドレス領域
IM-No. = 0、DP スレーブの PROFIBUS アドレス = 3
ファンクション：スレーブ診断の読出し
評価されない
S5 データ領域：DB 20
データワード 1 以降の診断データ
診断の長さ = 26 バイト
DB 30 の DW 0 でのエラーコードスタック

SFC 59 「RD_REC」による S7 診断の読出しの例

ここでは、SFC 59 を使用しての STEP 7 ユーザプログラムにおける DP スレーブに対する S7 診断の読出し方法について説明します。SFC 13 を使用してのスレーブ診断の読出しも同様に行います。

仮定条件

この STEP 7 ユーザプログラムについて、以下のように仮定します：

- アドレス 200_H の入力モジュールに対する診断を読み出します。
- データセット 1 を読み出します。
- データセット 1 は DB 10 に格納する必要があります。

STEP 7- ユーザプログラム

AWL	説明
<pre>CALL SFC 59 REQ :=TRUE I0ID :=B#16#54 LADDR :=W#16#200 RECNUM :=B#16#1 RET_VAL := BUSY :=TRUE RECORD :=DB 10</pre>	読出し要求 アドレス領域の識別子、ここではペリフェラル入力 モジュールの論理アドレス データセット 1 を読み出す。 エラーが発生した場合は、エラーコードを出力 読出し処理はまだ終了していない 読み出されたデータセット 1 のターゲット領域はデータブロック 10

診断アドレス

CPU 31x2 では、PROFIBUS - DP に対して診断アドレスを付与します。プランニングに際しては、DP 診断アドレスが DP マスタと DP スレーブに対して割り当てられているか確認してください。

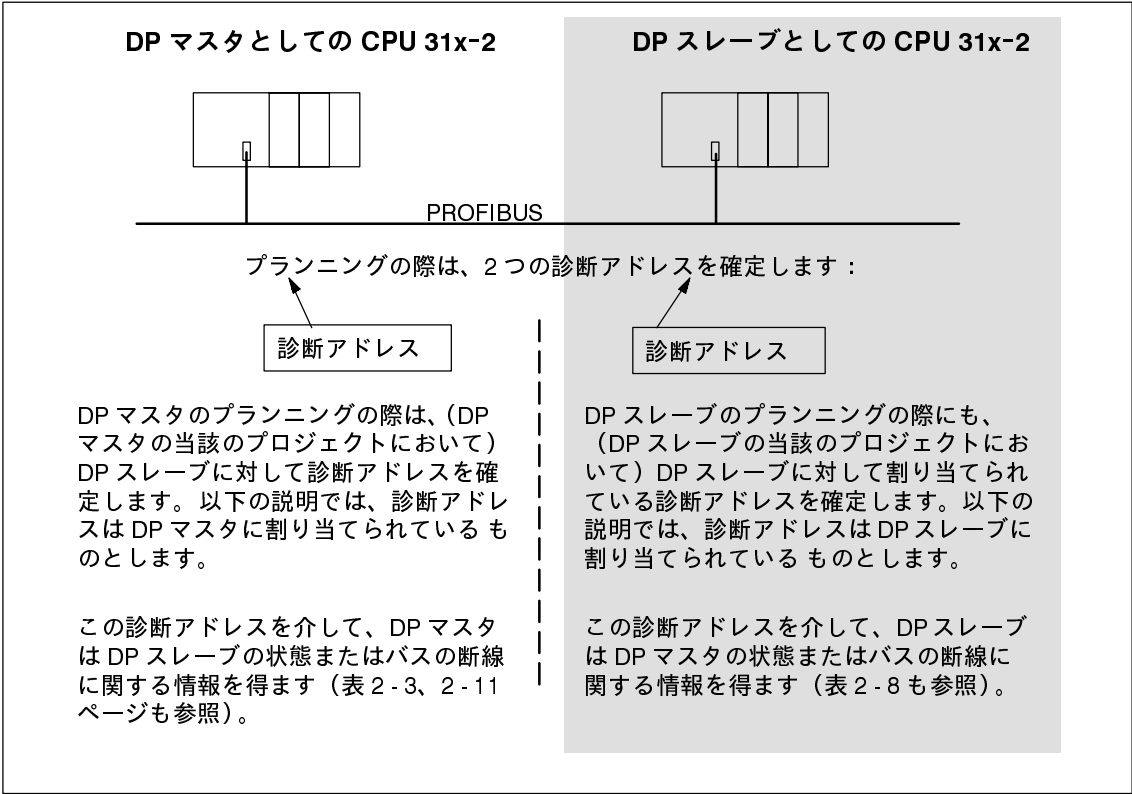


図 2-5 DP マスタと DP スレーブに対する診断アドレス

イベント識別

表 2-8 は、DP スレーブとしての CPU 31x-2 がどのようにして動作モードの変化やデータ転送の中断を検知するかを示したものです。

表 2-8 DP スレーブとしての CPU 31x-2 のイベント識別

イベント	DP スレーブで発生している事象
バスの断線 (短絡、コネクタの脱落)	- メッセージステーションの故障による OB 86 の呼出し (出力されるイベント：DP スレーブに割り当てられている DP スレーブの診断アドレス) - ペリフェラルアクセスの場合：OB 122 の呼出し (ペリフェラルアクセスエラー)
DP マスタ： RUN → STOP	メッセージモジュール故障による OB 82 の呼出し (出力されるイベント：DP スレーブに割り当てられている DP スレーブの診断アドレス、変数 OB82_MDL_STOP=1)
DP マスタ： STOP → RUN	メッセージモジュール ok による OB 82 の呼出し (出力されるイベント：DP スレーブに割り当てられている DP スレーブの診断アドレス、変数 OB82_MDL_STOP=0)

ユーザプログラムにおける評価

以下の表 2-9 は、例として DP スレーブにおける DP マスタの RUN-STOP 切換えの評価方法を示したものです (表 2-8 も参照)。

表 2-9 DP マスタ／DP スレーブにおける RUN-STOP 切換えの評価

DP マスタ内	DP スレーブ内
診断アドレス：(例) マスタ診断アドレス=1023 マスタシステム内のスレーブ診断アドレス =1022	診断アドレス：(例) スレーブ診断アドレス=422 マスタ診断アドレス=なし
CPU：RUN → STOP →	以下の情報により CPU は OB 82 を呼び出します： - OB 82_MDL_ADDR：=422 - OB82_EV_CLASS:=B#16#39 (出力されるイベント) - OB82_MDL_DEFECT：= モジュール故障 ヒント：これらの情報は CPU の診断バッファにもあります

2.6.4 スレーブ診断の構造

スレーブ診断の構造

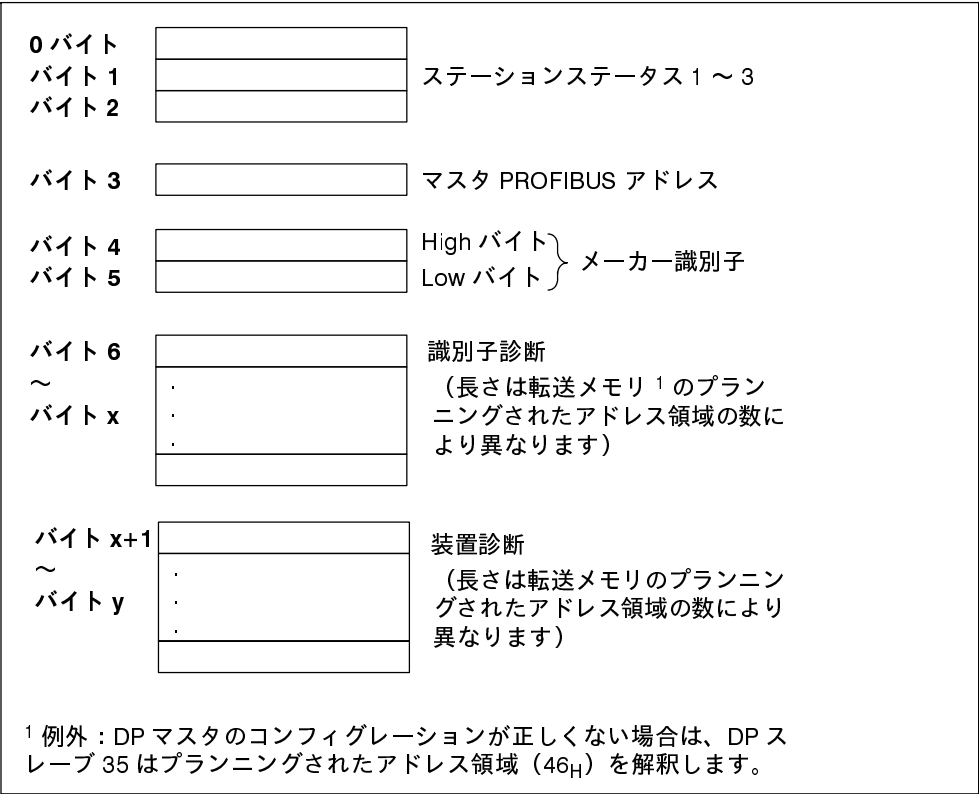


図 2-6 スレーブ診断の構造

2.6.5 ステーションステータス 1 ～ 3

定義

ステーションステータス 1 ～ 3 は、DP スレーブの状態に関する概要を提供します。

ステーションステータス 1

表 2-10 ステーションステータス 1 の構造 (バイト 0)

ビット	意味	対策
0	1 : DP マスタは DP スレーブに通信できません。	- DP スレーブで正しい DP アドレスが設定されていますか？ - バス接続コネクタは接続されていますか？ - DP スレーブに電力が供給されていますか？ - RS 485 リピータは正しく設定されていますか？ - DP スレーブでリセットを行います。
1	1 : DP スレーブはデータ交換の準備ができていません。	DP スレーブはスタートアップ中なのでお待ちください。
2	1 : DP マスタから DP スレーブに送られたコンフィグレーションデータは、DP スレーブの構造と合致しません。	正しいステーション形式または DP スレーブの正しい構造がソフトウェアに入力されていますか？
3	1 : 診断アラーム、CPU の RUN-STOP 切換えにより生成 0 : 診断アラーム、CPU の STOP-RUN 切換えにより生成	診断を読み出すことができます。
4	1 : ファンクションがサポートされていません、例えばソフトウェアによる DP アドレスの変更	プランニングを点検してください。
5	0 : このビットは常に「0」です。	-
6	1 : DP スレーブ形式がソフトウェアプランニングと合致しません。	ソフトウェアに正しいステーション形式が入力されていますか？ (パラメータエラー)
7	1 : DP スレーブは他の DP マスタにより、現在 DP スレーブにアクセスしている DP マスタとしてパラメータ設定されています。	PG または他の DP マスタにより DP スレーブにアクセス中は、ビットは常に 1 です。パラメータ設定マスタの DP アドレスは、診断バイト「マスタ PROFIBUS アドレス」にあります。

ステーションステータス 2

表 2-11 ステーションステータス 2 の構造 (バイト 1)

ビット	意味
0	1 : DP スレーブを新たにパラメータ設定およびコンフィグレーションする必要があります。
1	1 : 診断メッセージがあります。エラーを解消しないうちは、DP スレーブは作動しません (スタティックな診断メッセージ)。
2	1 : この DP アドレスの DP スレーブがあるとビットは常に「1」です。
3	1 : この DP スレーブでは応答監視が作動しています。
4	0 : ビットは常に「0」です。
5	0 : ビットは常に「0」です。
6	0 : ビットは常に「0」です。
7	1 : DP スレーブは非作動です、つまり DP スレーブはサイクル運転から切り離されています。

ステーションステータス 3

表 2-12 ステーションステータス 3 の構造 (バイト 2)

ビット	意味
0 ～ 6	0 : ビットは常に「0」です。
7	1: • DP スレーブが保存しきれないだけの診断メッセージがあります。 • DP マスタは、DP スレーブから送られた診断メッセージの全てをその診断バッファに保存することはできません。

2.6.6 マスタ PROFIBUS アドレス

定義

「マスタ PROFIBUS アドレス」の診断バイト内には、DP マスタの DP アドレスが保存されています：

- この DP マスタは DP スレーブをパラメータ設定しており、かつ
- DP スレーブに読出しおよび書込みアクセスします。

マスタ PROFIBUS アドレス

表 2-13 マスタ PROFIBUS アドレスの構造（バイト 3）

ビット	意味
0 ～ 7	DP スレーブをパラメータ設定し、かつこれに読出しおよび書込みアクセスする DP マスタの DP アドレスです。
	FF _H ： DP スレーブはどの DP マスタによってもパラメータ設定されていません。

2.6.7 メーカー識別子

定義

メーカー識別子には、DP スレーブの形式を説明するコードが保存されています。

メーカー識別子

表 2-14 メーカー識別子の構造（バイト 4、5）

バイト 4	バイト 5	下記に対するメーカー識別子
80 _H	2F _H	CPU 315-2 DP
80 _H	6F _H	CPU 316-2 DP
80 _H	7F _H	CPU 318-2

2.6.8 識別子診断

定義

識別子診断は、転送メモリのプランニングされたアドレス領域のうちのどのアドレス領域に入力が行われたかを明らかにするものです。

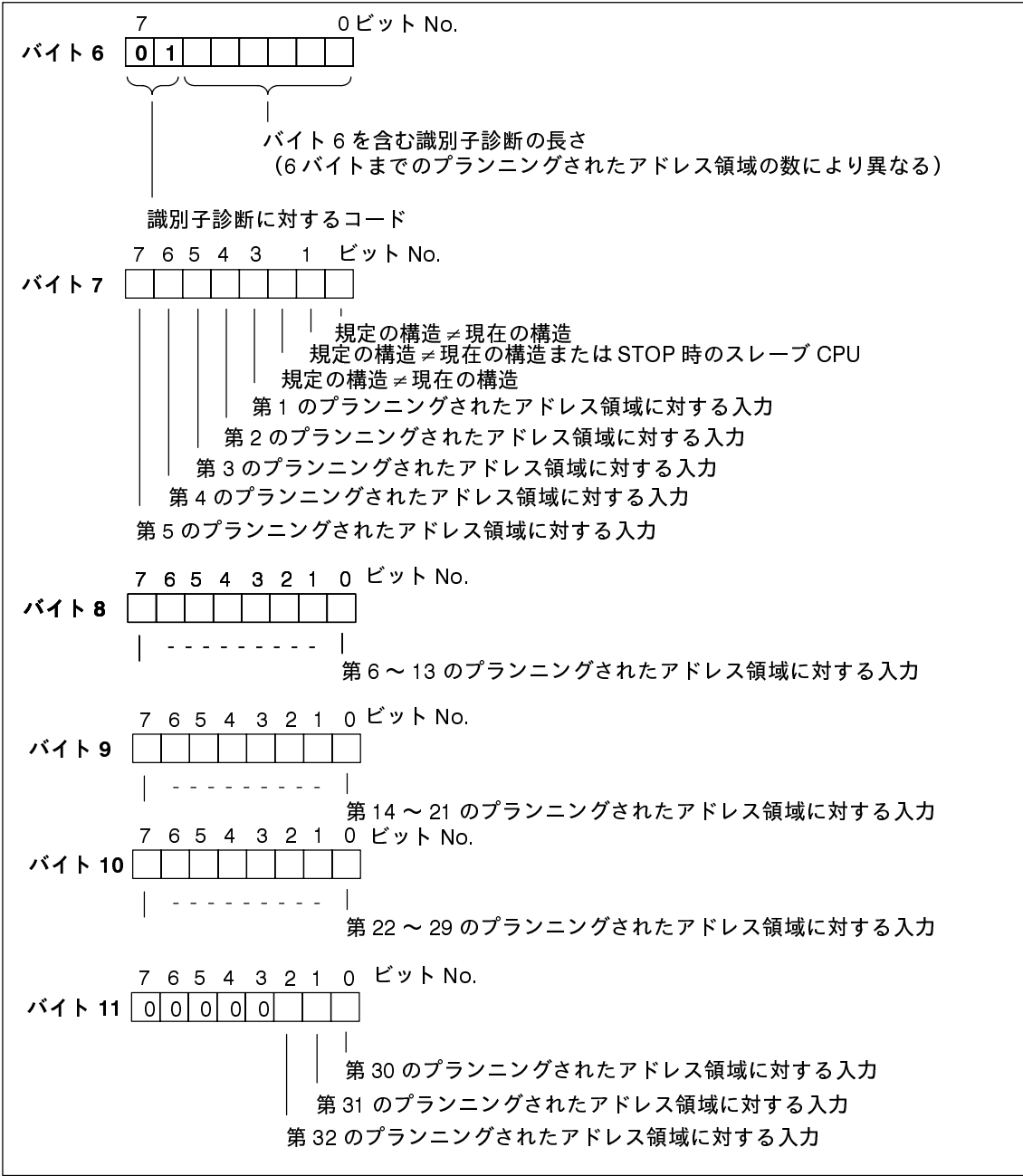


図 2-7 CPU 31x-2 の識別子診断の構造

2.6.9 装置診断

定義

装置診断は、DP スレーブに関する詳細な情報を提供します。装置診断はバイト x より始まり、20 バイトまで可能です。

装置診断

下図は、転送メモリのプランニングされたアドレス領域の構造と内容を説明したものです。

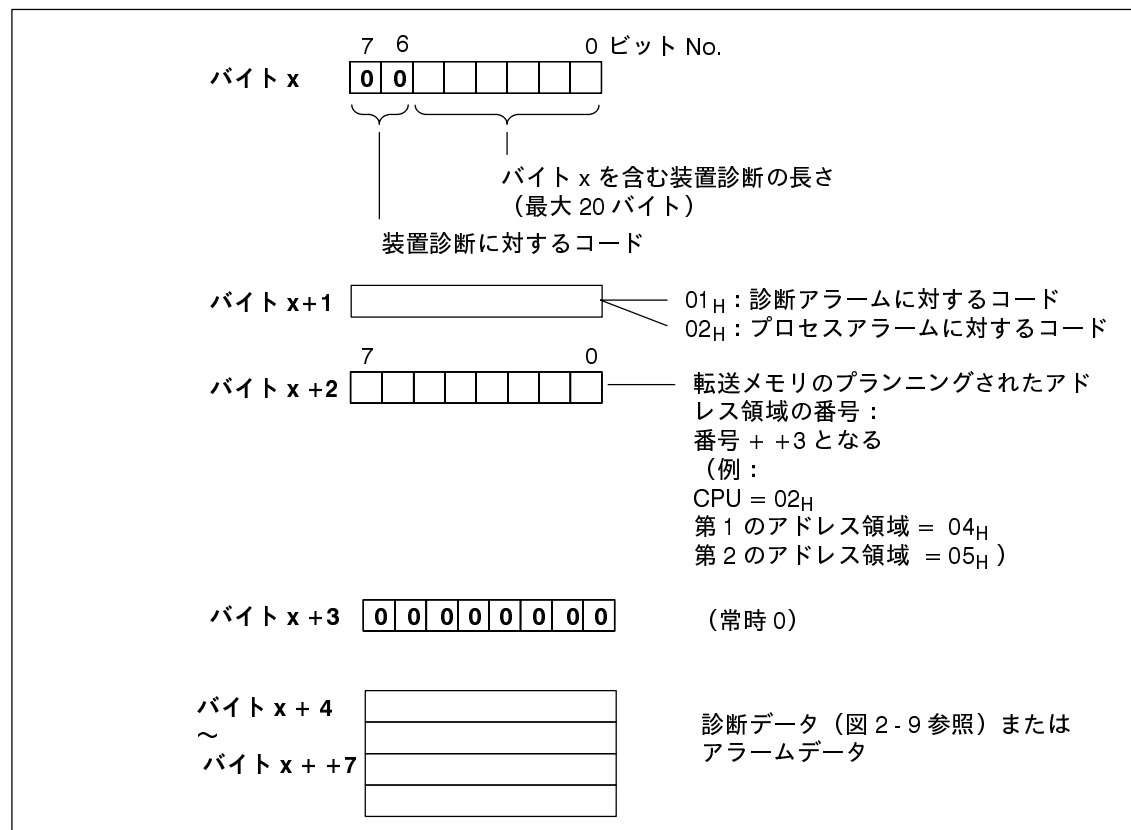


図 2-8 装置診断の構造

バイト x + 4 以降

x + 4 以降のバイトの意味は、バイト x + 1（図 2 - 8 参照）により異なります。

バイト x + 1 には以下に対するコードがあります	
診断アラーム (01 _H)	プロセスアラーム (02 _H)
診断データは 16 バイトの CPU の追加情報を含みます。図 2 - 9 には、診断データの最初の 4 バイトの割当てを示してあります。これに続く 12 バイトは常に 0 です。	プロセスアラームに対して 4 バイトのアラーム情報を任意にプログラミング可能です。この 4 バイトを、STEP 7 において SFC 7「DP_PRAL」により DP マスタへと転送します (2.6.10 参照)。

診断アラームに対する バイト x + 4 ~ x + 7

図 2 - 9 は、診断アラームに対する バイト x + 4 ~ x + 7 の構造と内容を示したものです。これらのバイトの内容は、STEP 7 における診断のデータセット 0 の内容に対応しています（本例では全てのビットが割り当てられているわけではありません）。

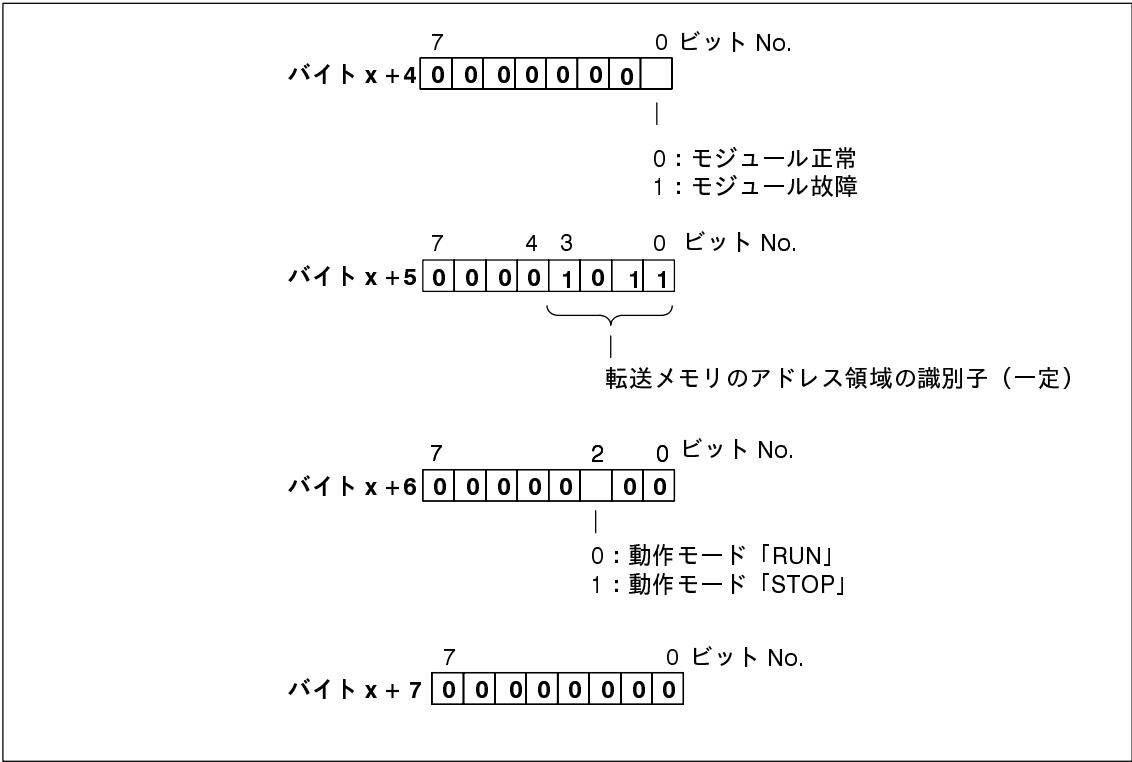


図 2 - 9 診断アラームおよびプロセスアラームに対するバイト x + 4 ~ x + 7

2.6.10 アラーム

S7/M7 DP マスタによるアラーム

DP スレーブとしての CPU 31x2 においては、ユーザプログラムから DP マスタにおけるプロセスアラームを作動することが可能です。SFC 7「DP_PRAL」を呼び出して、DP マスタのユーザプログラムにおいて OB 40 を作動させます。SFC 7 により、DP マスタへのアラーム情報を呼び出すことが可能で、このアラーム情報は OB 40 において変数 OB40_POINT_ADDR で評価可能です。アラーム情報は任意にプログラミングすることができます。SFC 7「DP_PRAL」の詳細な説明は、S7-300/400 のシステムソフトウェア システムファンクションおよび標準ファンクションリファレンスマニュアルにあります。

他の DP マスタによるアラーム

CPU 31x-2 を他の DP マスタで運転する場合は、これらのアラームは CPU 31x-2 の装置診断中に設定されます。対応する診断イベントは、DP マスタのユーザプログラムにおいて追加処理する必要があります。

注意事項

診断アラームとプロセスアラームを装置診断を介して他の DP マスタで評価するためには、以下の点について注意してください：

- DP マスタは診断メッセージを保存できなければなりません、つまり診断メッセージは DP マスタのリングバッファに保存されなければならないということです。DP マスタが診断メッセージを保存できない場合は、例えば常時現時点に最も近い時点に入力された診断メッセージのみが保存されることになります。
 - ユーザプログラムでは、定期的に装置診断の対応するビットをスキャンする必要があります。その際、例えばバス実行時間と同期して最低 1 回はビットがスキャンされるよう、PROFIBUS-DP のバス実行時間を考慮する必要があります。
 - DP マスタとしての IM 308-C により装置診断内のプロセスアラームを使用することはできません、何故なら入力されるアラームのみが検知され、出力されるアラームは検知されないからです。
-

2.7 直接データ交換

STEP 7 V 5.x 以降では、PROFIBUS スレーブに対して「直接データ交換」をプランニングすることが可能です。CPU 31x-2 は直接データ交換では、トランスミッタおよびレシーバとしてこれに参加することができます。

「直接データ交換」は、PROFIBUS-DP スレーブ間の特殊な通信関係です。

原理

直接データ交換の特長は、ある DP スレーブがその DP マスタにどのようなデータを返信したかを、他の PROFIBUS-DP スレーブが「傍聴」している点にあります。この機構により「傍聴スレーブ」（レシーバ）は、離れた DP スレーブの入力データの変更に直接アクセス可能です。

STEP 7 でのプランニングにおいては、レシーバのどのアドレス領域にトランスミッタの希望するデータを読み込ませるかを、各ペリフェラル入力アドレスにより確定します。

次のような CPU 31x-2 が考えられます：

トランスミッタ	DP スレーブとして
レシーバ	DP スレーブまたは DP マスタとして、あるいは マスタシステムに組み込まれていない CPU として (図 2-10 参照)

例

図 2-10 には、どのような直接データ交換「関係」をプランニングすることができるかの実例を示しました。この図では、全ての DP マスタと DP スレーブは CPU 31x-2 です。他の DP スレーブ（ET 200M、ET 200X、ET 200S）は必ずトランスミッタでなければならない点に注意してください。

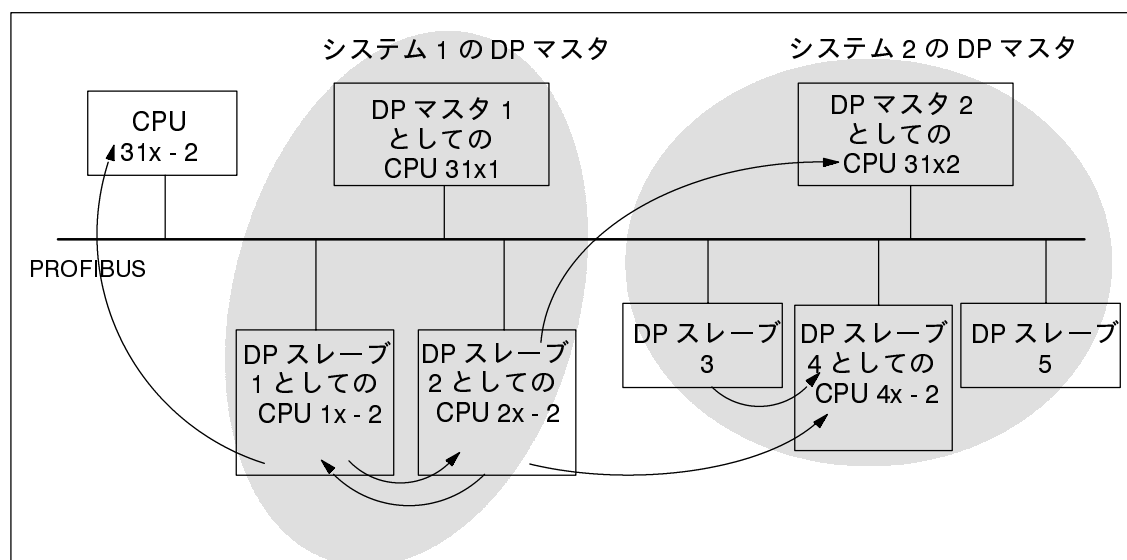


図 2-10 CPU 31x-2 による直接データ交換

2.8 直接データ交換における診断

診断アドレス

直接データ交換では、レシーバに診断アドレスを付与します：

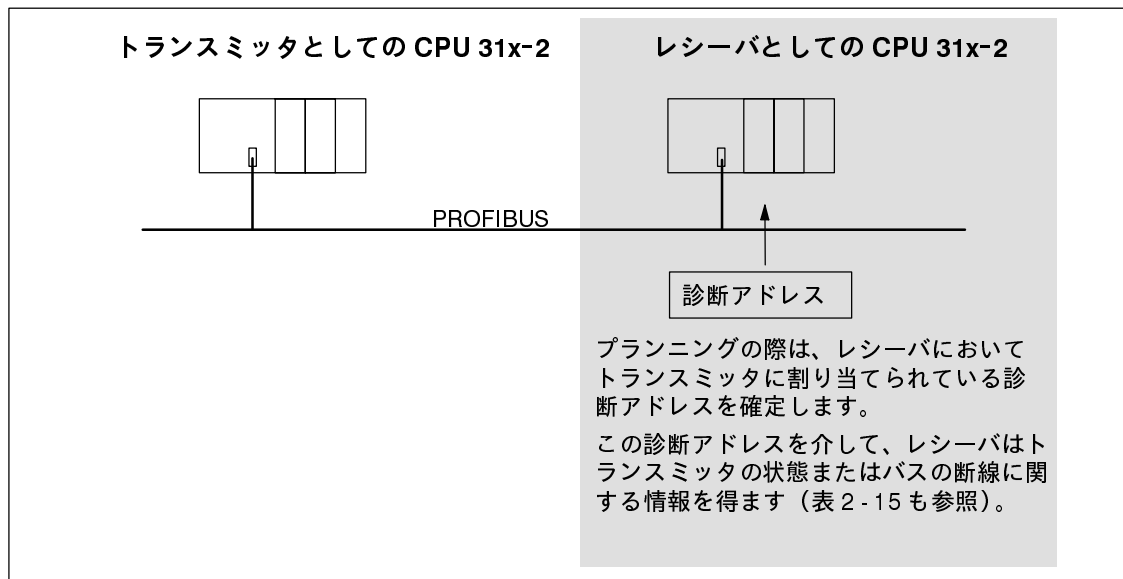


図 2 - 11 直接データ交換におけるレシーバの診断アドレス

イベント識別

表 2 - 15 は、レシーバとしての CPU 31x-2 がどのようにしてデータ転送の中断を検知するかを示したものです。

表 2 - 15 直接データ交換におけるレシーバとしての CPU 31x - 2 のイベント識別

イベント	レシーバで発生している事象
バスの断線 (短絡、コネクタの脱落)	- メッセージステーションの故障による OB 86 の呼出し (出力されるイベント：トランスミッタに割り当てられているレシーバの診断アドレス) - ペリフェラルアクセスの場合：OB 122 の呼出し (ペリフェラルアクセスエラー)

ユーザプログラムにおける評価

以下の表 2 - 16 は、例としてレシーバにおけるトランスミッタのステーション故障の評価方法を示したものです（表 2 - 15 も参照）。

表 2 - 16 双方向通信におけるトランスミッタのステーション故障の評価

トランスミッタ内	レシーバ内
診断アドレス：（例） マスタ診断アドレス=1023 マスタシステム内のスレーブ診断アドレス =1022	診断アドレス：（例） 診断アドレス =444
ステーションの故障	→ 以下の情報により CPU は OB 86 を呼び出します： • OB 86_MDL_ADDR：=444 • OB86_EV_CLASS：=B#16#38 （出力されるイベント） • OB86_FLT_ID：=B#16#C4 （DP ステーションの故障） ヒント：これらの情報は CPU の診断バッファにもあります

サイクルタイムおよび反応時間

はじめに

この章では、S7 - 300 のサイクルタイムおよび反応時間がどのようにして設定されるかについて説明されています。

ユーザプログラムのサイクルタイムは、PG により読み出すことができます（STEP 7 オンラインヘルプを参照）。

サイクルタイムの計算についての一例を挙げます。

1 つのプロセスを観察する際により重要になるのは、反応時間です。反応時間をどのようにして計算するのかについて、本章で詳しく説明します。

本章の内容

章	記載内容	ページ
3.1	サイクルタイム	3 - 2
3.2	反応時間	3 - 3
3.3	サイクルタイムおよび反応時間の計算例	3 - 10
3.4	アラーム反応時間	3 - 14
3.5	アラーム反応時間の計算例	3 - 16
3.6	遅延アラームと起動アラームの再現可能性	3 - 17

実行時間

- CPU により処理可能な STEP 7 ステートメントの実行時間
- CPU 内蔵の SFC/SFB の実行時間
- STEP 7 で呼出し可能な IEC ファンクションの実行時間

上記 3 つの実行時間については、S7-300 オペレーションリストをご覧ください。

3.1 サイクルタイム

サイクルタイムの定義

サイクルタイムとは、1つのプログラムサイクルの所要時間のことです。

サイクルタイムのセクション

サイクルタイムは以下のようにして設定されます：

要因	注記
オペレーティングシステム処理時間	3.2 章参照
プロセスイメージ転送時間 (PAE および PAA)	
ユーザプログラム処理時間	個々のオペレーションの実行時間より算出します (S7-300 オペレーションリスト) および CPU に固有の要因 (表 3-3 参照) を参照)。
S7 タイマ (CPU 318-2 の場合を除く)	3.2 章参照
PROFIBUS DP	
内蔵ファンクション	
MPI を介しての通信	通信による最大許容サイクル負荷を、STEP 7 で % 単位でパラメータ設定します。
アラームによる負荷	3.4 章および 3.5 章参照

図 3-1 はサイクルタイムのセクションを示したものです。

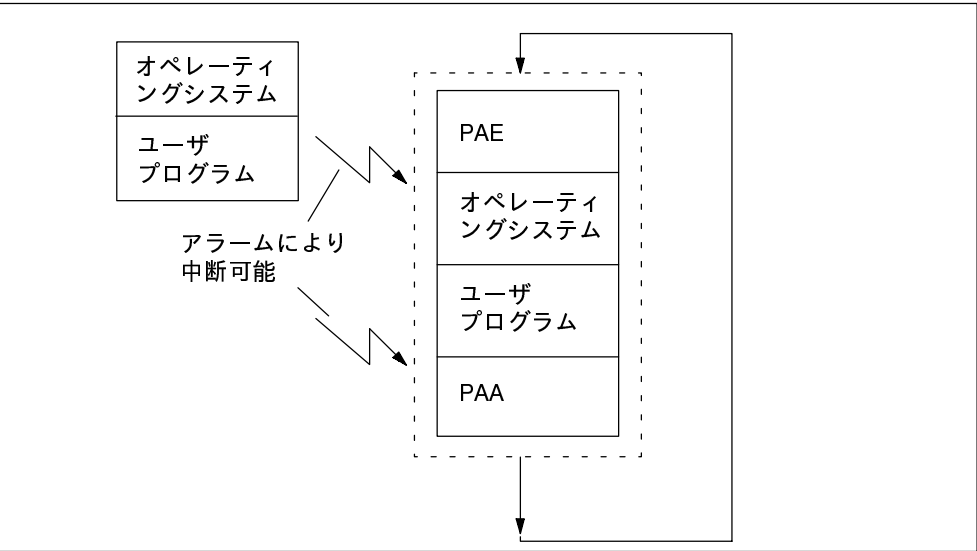


図 3-1 サイクルタイムのセクション

サイクルタイムの延長

基本的に注意していただきたいのは、ユーザプログラムのサイクルタイムは、以下により延長されるという点です：

- 時間制御されたアラーム処理
- プロセスアラーム処理（3.4 章も参照）
- 診断およびエラー処理（3.4 章も参照）
- MPI を介しての通信

3.2 反応時間

反応時間の定義

反応時間とは、1つの入力信号の検知からそれにより論理演算される出力信号の変化までの時間のことです。

要因

反応時間は、サイクルタイムと以下の要因により異なります：

要因	注記
入力および出力の遅延	遅延時間は以下に関するテクニカルデータに記載されています • モジュールデータリファレンスマニュアルの内のシグナルモジュールのテクニカルデータ • CPU 312 IFM の内蔵入／出力のテクニカルデータ（1.4.1 章） • CPU 314 IFM の内蔵入／出力のテクニカルデータ（1.4.4 章）
追加される PROFIBUS サブネットのバス実行時間	CPU 31x - 2 DPのみ

変動幅

実際の反応時間は、最短の反応時間と最長の反応時間の間に一定の幅のあるものです。設備のプランニングの際は、必ず最長の反応時間により計算してください。

反応時間の変動幅をイメージできるように、以下の説明では最短および最長の反応時間について考察しています。

最短反応時間

図 3-2 には、どのような条件において最短反応時間が達成されるかを示しました。

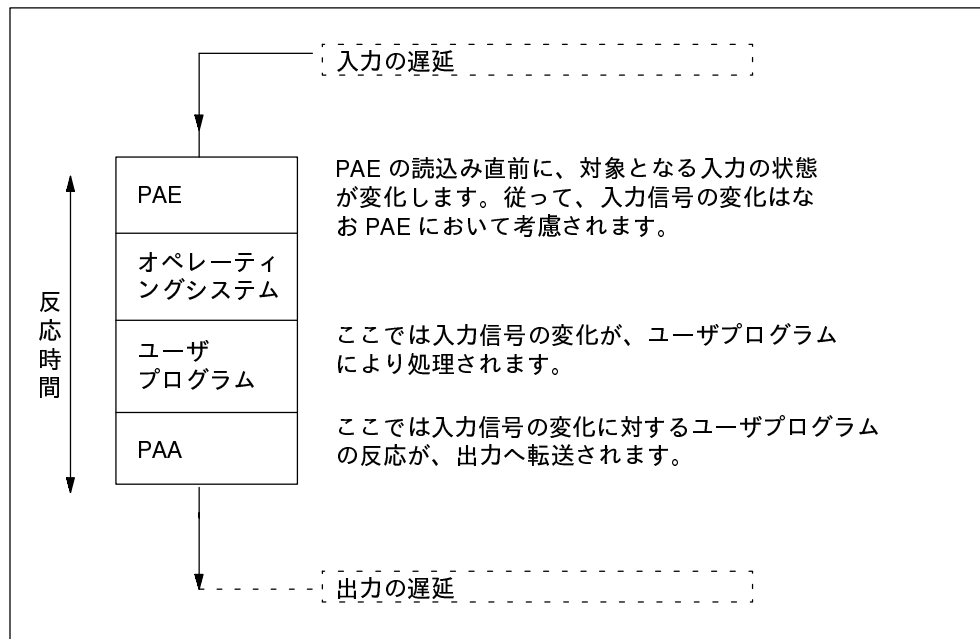


図 3-2 最短反応時間

計算

(最短) 反応時間は、以下のように構成されています：

- 1 × 入力のプロセスイメージ転送時間 +
- 1 × オペレーティングシステム処理時間 +
- 1 × プログラム処理時間 +
- 1 × 出力のプロセスイメージ転送時間 +
- S7 タイマの処理時間 +
- 入力および出力の遅延

この値が、サイクルタイムと入力および出力の遅延の合計に一致します。

最長反応時間

図 3-3 には、どのような場合に最長反応時間となるかを示しました。

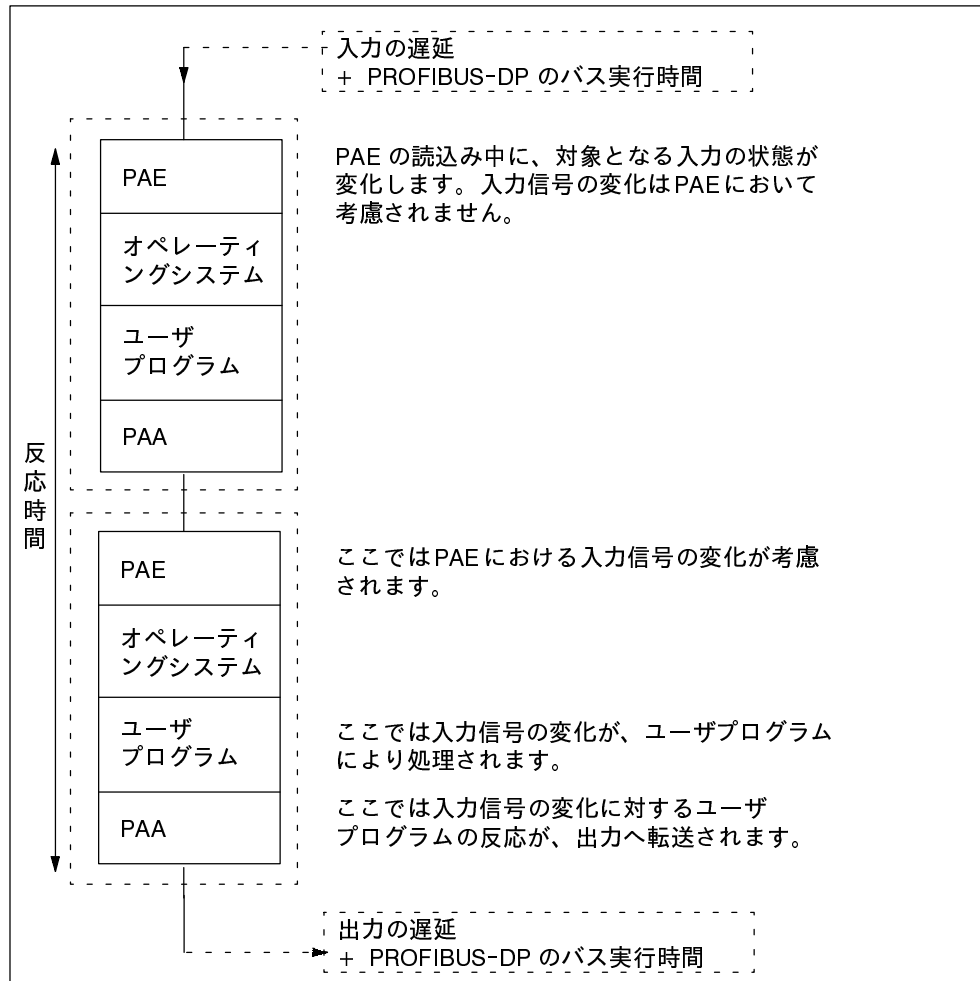


図 3-3 最長反応時間

計算

（最長）反応時間は、以下のように構成されています：

- 2 × 入力のプロセスイメージ転送時間 +
- 2 × 出力のプロセスイメージ転送時間 +
- 2 × オペレーティングシステム処理時間 +
- 2 × プログラム処理時間 +
- 2 × PROFIBUS - DP でのバス実行時間（CPU 31x-2 DP の場合）
- S7 タイマの処理時間 +
- 入力および出力の遅延

この値が、二重のサイクルタイムと入力および出力の遅延、さらに二重のバス実行時間の合計に一致します。

オペレーティングシステム処理時間

表 3 - 1 には、CPU のオペレーティングシステム処理時間の算出に必要な時間を示しました。

この時間は、下記のファンクションのない場合のもので

- テストファンクション、例えばステータス、制御
- ブロックロード、ブロック消去、ブロック圧縮の各ファンクション
- 通信

表 3 - 1 CPU のオペレーティングシステム処理時間

CPU の種類	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 315 - 2 DP	CPU 316 - 2 DP	CPU 318 - 2
サイクル制御	600 ~ 1200 μ秒	540 ~ 1040 μ秒	540 ~ 1040 μ秒	770 ~ 1340 μ秒	390 ~ 820 μ秒	500 ~ 1030 μ秒	500 ~ 1030 μ秒	200 μ秒

プロセスイメージ更新

表 3 - 2 には、プロセスイメージ更新のための CPU 時間（プロセスイメージ転送時間）を示しました。この時間は、アラームまたは CPU の通信により延長される「理想値」です。

（プロセスイメージ = PA）

プロセスイメージ更新のための CPU 時間は以下のように計算します

$$\begin{aligned}
 & K + PA \text{ のモジュールラック「0」のバイト数} \times A \\
 & + PA \text{ のモジュールラック「1 ~ 3」のバイト数} \times B \\
 & + DP \text{ による PA のバイト数} \times D \\
 & = \text{プロセスイメージ転送時間}
 \end{aligned}$$

表 3-2 CPU のプロセスイメージ更新

	CPU の種類	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 315 - 2 DP	CPU 316 - 2 DP	CPU 318 - 2
K	基本負荷	162 μ 秒	142 μ 秒	142 μ 秒	147 μ 秒	109 μ 秒	10 μ 秒	10 μ 秒	20 μ 秒
O	モジュールラック「0」の各バイトごとに	14.5 μ 秒	13.3 μ 秒	13.3 μ 秒	13.6 μ 秒	10.6 μ 秒	20 μ 秒 (各ワードごとに)	20 μ 秒 (各ワードごとに)	6 μ 秒
B	モジュールラック「1～3」の各バイトごとに	16.5 μ 秒	15.3 μ 秒	15.3 μ 秒	15.6 μ 秒	12.6 μ 秒	22 μ 秒 (各ワードごとに)	22 μ 秒 (各ワードごとに)	12.4 μ 秒
D	内蔵 DP インターフェース用 DP 領域の各バイトごとに	-	-	-	-	-	12 μ 秒 (各ワードごとに)	12 μ 秒 (各ワードごとに)	1 μ 秒

ユーザプログラム処理時間

ユーザプログラム処理時間は、命令の実行時間と呼び出された SFB/SFC の実行時間の合計より成ります。これらの実行時間については、オペレーションリストをご覧ください。ユーザプログラム処理時間に、さらに CPU 固有の係数を乗じる必要があります。この係数については、表 3-3 に各 CPU 別にまとめました。

表 3-3 ユーザプログラム処理時間に対する CPU 固有の係数

CPU の種類	CPU 312 IFM	CPU 313	CPU 314	CPU 314 IFM	CPU 315	CPU 3152 DP	CPU 316 - 2 DP	CPU 3182
係数	1.23	1.19	1.15	1.15	1.15	1.19	1.19	1.0

S7 タイマ

CPU 318-2 では、S7 タイマの更新がサイクルタイムを延長することはありません。

S7 タイマの更新は、10 ミリ秒ごとに行われます。

サイクルタイムおよび反応時間の計算にあたっての S7 タイマに関する注意点については、3.3 章の例をご覧ください。

表 3-4 S7 タイマの更新

CPU の種類	312 IFM	313	314	314 IFM	315	3152 DP	316 - 2 DP
S7 タイマの更新 (10 ミリ秒ごと)	同時に作動する S7 タイマの数 $\times$ 10 μ 秒	同時に作動する S7 タイマの数 $\times$ 8 μ 秒					

PROFIBUS-DP インターフェース

CPU 315-2 DP/316-2 DP では、PROFIBUS-DP インターフェースを使用するとサイクルタイムは通常 5% 長くなります。

CPU 318-2 では、PROFIBUS-DP インターフェースの使用がサイクルタイムに影響を及ぼすことはありません。

内蔵ファンクション

CPU 312-IFM および 314-IFM では、内蔵ファンクションを使用するとサイクルタイムは最大で 10% 長くなります。さらに場合によっては、サイクルチェックポイントにおけるインスタンス DB の更新についても注意する必要があります。

表 3-5 には、サイクルチェックポイントにおけるインスタンス DB の更新時間と対応する SFB の実行時間を示しました。

表 3-5 更新時間と SFB 実行時間

CPU 312 IFM/314 IFM	サイクルチェックポイント におけるインスタンス DB の更新時間	SFB 実行時間
IF 周波数計測 (SFB 30)	100 μ 秒	220 μ 秒
IF カウント (SFB 29)	150 μ 秒	300 μ 秒
IF カウント (並列カウンタ) (SFB 38)	100 μ 秒	230 μ 秒
IF 位置決め (SFB 39)	100 μ 秒	150 μ 秒

入／出力の遅延

モジュールごとに、以下の遅延時間を考慮してください：

- デジタル入力に対して： 入力遅延時間
- デジタル出力に対して： 無視できる遅延時間
- リレー出力に対して： 10 ミリ秒 ～ 20 ミリ秒の通常遅延時間
リレー出力の遅延は、特に温度と電圧の影響を受けます。
- アナログ入力に対して： アナログ入力のサイクルタイム
- アナログ出力に対して： アナログ出力の応答時間

PROFIBUS サブネットのバス実行時間

PROFIBUS サブネットを STEP 7 によりコンフィグレーションした場合は、STEP 7 が予想される通常のバス実行時間を計算します。続いて PG におけるあなたのコンフィグレーションのバス実行時間を表示させることができます (STEP 7 ユーザーマニュアル参照)。

図 3-4 はバス実行時間の概要を示したものです。この例では、各 DP スレーブには平均で 4 バイトのデータがあるものとしています。

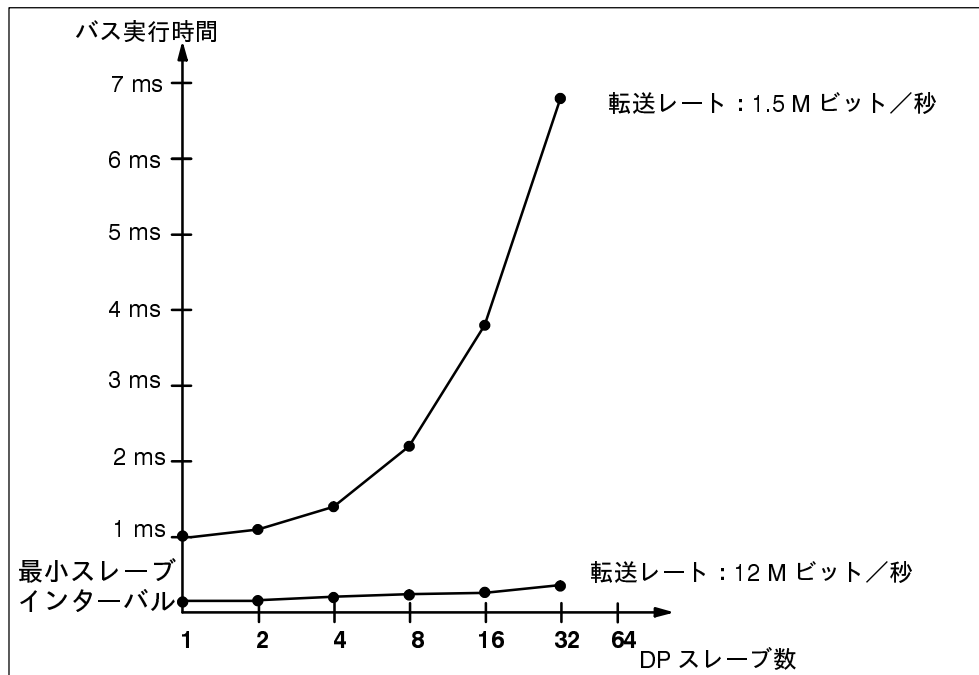


図 3-4 1.5 M ビット/秒および 12 M ビット/秒における PROFIBUS - DP のバス実行時間の概要

複数のマスタを接続した PROFIBUS サブネットを運転する場合は、各マスタに対するバス実行時間を考慮する必要があります。

つまり、合計バス実行時間 = バス実行時間 × マスタ数

アラームのネスティングによるサイクル延長

表 3 - 6 には、アラームのネスティングにより通常サイクルタイムはどのように延長されるかを示しました。この延長に、アラームレベルでのプログラム実行時間が加わります。複数のアラームがネスティングされていると、それぞれに対応する時間が加算されます。

表 3 - 6 アラームのネスティングによるサイクル延長

アラーム	312 IFM	313	314	314 IFM	315	315 - 2 DP	316 - 2 DP	318 - 2
プロセスアラーム	約 840 μ 秒	約 700 μ 秒	約 700 μ 秒	約 730 μ 秒	約 480 μ 秒	約 590 μ 秒	約 590 μ 秒	約 340 μ 秒
診断アラーム	-	約 880 μ 秒	約 880 μ 秒	約 1000 μ 秒	約 700 μ 秒	約 860 μ 秒	約 860 μ 秒	約 450 μ 秒
クロックタイムアラーム	-	-	約 680 μ 秒	約 700 μ 秒	約 460 μ 秒	約 560 μ 秒	約 560 μ 秒	約 350 μ 秒
遅延アラーム	-	-	約 550 μ 秒	約 560 μ 秒	約 370 μ 秒	約 450 μ 秒	約 450 μ 秒	約 260 μ 秒
起動アラーム	-	-	約 360 μ 秒	約 380 μ 秒	約 280 μ 秒	約 220 μ 秒	約 220 μ 秒	約 260 μ 秒
プログラミングエラー／ アクセスエラー／ プログラム進行エラー	-	約 740 μ 秒	約 740 μ 秒	約 760 μ 秒	約 560 μ 秒	約 490 μ 秒	約 490 μ 秒	約 130/ 155/285 μ 秒

3.3 サイクルタイムおよび反応時間の計算例

サイクルタイムのセクション

再確認のために：サイクルタイムは以下により構成されます：

- プロセスイメージ転送時間 +
- オペレーティングシステム処理時間 t +
- ユーザプログラム処理時間 +
- S7 タイマの処理時間

例 1

以下のモジュールのある S7 - 300 をモジュールラックに取り付けました：

- CPU 314 × 1
- デジタル入力モジュール SM 321 × 2、DI 32 × DC 24 V（PA の各 4 バイトごとに）
- デジタル出力モジュール SM 322 × 2、DO 32 × DC 24 V/0.5A（PA の各 4 バイトごとに）

ユーザプログラムの実行時間は、オペレーションリストによれば 1.5 ミリ秒です。通信は行われません。

計算

この例におけるサイクルタイムは、以下の時間より成ります：

- プロセスイメージ転送時間
 入力のプロセスイメージ： $147 \mu\text{秒} + 8 \text{ バイト} \times 13.6 \mu\text{秒} = \text{約 } 0.26 \text{ ミリ秒}$
 出力のプロセスイメージ： $147 \mu\text{秒} + 8 \text{ バイト} \times 13.6 \mu\text{秒} = \text{約 } 0.26 \text{ ミリ秒}$
 - オペレーティングシステム実行時間
 サイクル制御：約 1 ミリ秒
 - ユーザプログラム処理時間：
 約 1.5 ミリ秒 × CPU 固有の係数 1.15 = 約 1.8 ミリ秒
 - S7 タイマの処理時間
 前提条件：30 の S7 タイマを運転
 30 の S7 タイマに対する 1 回の更新の所要時間
 $30 \times 8 \mu\text{秒} = 240 \mu\text{秒}$
 プロセスイメージ転送時間、オペレーティングシステム処理時間およびユーザプログラム処理時間を加えると、対象となるタイムインターバルが得られます：
 $0.26 \text{ ミリ秒} + 0.26 \text{ ミリ秒} + 1 \text{ ミリ秒} + 1.8 \text{ ミリ秒} = 3.32 \text{ ミリ秒}$
 S7 タイマは 10 ミリ秒ごとに呼び出されるので、このタイムインターバル内には最大で 1 つの呼出しが可能です、つまりサイクルタイムは、S7 タイマにより最大で 240 $\mu\text{秒}$ (= 0.24 ミリ秒) 延長可能です。
- サイクルタイムは実行された時間の合計となります：
- サイクルタイム** = 0.26 ミリ秒 + 0.26 ミリ秒 + 1 ミリ秒 + 1.8 ミリ秒 + 0.24 ミリ秒 = **3.56 ミリ秒**

反応時間のセクション

再確認のために：反応時間は下記の合計により構成されます：

- 2 × 入力のプロセスイメージ転送時間 +
- 2 × 出力のプロセスイメージ転送時間 +
- 2 × オペレーティングシステム処理時間 +
- 2 × プログラム処理時間 +
- S7 タイマの処理時間 +
- 入力および出力の遅延時間

ヒント： 簡単な計算法：算出したサイクルタイム × 2 + 遅延時間

構造例 1 に関しては：3.34 ミリ秒 × 2 + 入／出力モジュールの遅延時間

例 2

以下のモジュールのある S7 - 300 を 2 つのモジュールラックに取り付けました：

- CPU 314 × 1
- デジタル入力モジュール SM 321 × 4、DI 32 × DC 24 V（プロセスイメージの各 4 バイトごとに）
- デジタル出力モジュール SM 322 × 3、DO 16 × DC 24 V/0.5A（プロセスイメージの各 2 バイトごとに）
- アナログ入力モジュール SM 331 × 2、AI 8 × 12 ビット（プロセスイメージ外）
- アナログ出力モジュール SM 332 × 2、AO 4 × 12 ビット（プロセスイメージ外）

ユーザプログラム

ユーザプログラムの実行時間は、オペレーションリストによれば 2.0 ミリ秒です。CPU 固有の係数 1.15 を考慮して、実行時間は約 2.3 ミリ秒となります。ユーザプログラムは、最大で 56 の S7 タイマを同時に使用します。サイクルチェックポイントで必要となるジョブはありません。

計算

この例の反応時間は以下のように求められます：

- プロセスイメージ転送時間
 入力のプロセスイメージ：147 μ 秒 + 16 バイト × 13.6 μ 秒 = 約 **0.36 ミリ秒**
 出力のプロセスイメージ：147 μ 秒 + 6 バイト × 13.6 μ 秒 = 約 **0.23 ミリ秒**
- オペレーティングシステム処理時間
 サイクル制御：約 **1 ミリ秒**
- ユーザプログラム処理時間：**2.3 ミリ秒**

- 第 1 の中間計算：S7 タイマの処理時間計算の時間ベースとして、これまでに実行した全ての時間の合計が用いられます：

2 0.36 ミリ秒	(入力のプロセスイメージ転送時間)
+ 2 0.23 ミリ秒	(出力のプロセスイメージ転送時間)
+ 2 × 1 ミリ秒	(オペレーティングシステム処理時間)
+ 2 × 2.3 ミリ秒	(ユーザプログラム処理時間) ≈ 7.8 ミリ秒

- S7 タイマの処理時間

56 の S7 タイマに対する 1 回の更新の所要時間 $56 \times 8 \mu\text{秒} = 448 \mu\text{秒} \approx 0.45 \text{ ミリ秒}$

S7 タイマは 10 ミリ秒ごとに呼び出されるので、このサイクルタイム内には最大で 1 つの呼出しが可能です、つまりサイクルタイムは、S7 タイマにより最大で 0.45 ミリ秒延長可能です。

- 第 2 の中間計算：入出力遅延時間のない反応時間は以下の合計より成ります

8.0 ミリ秒	(第 1 の中間計算の結果)
+ 0.45 ミリ秒	(S7 タイマの処理時間)
= 8.45 ミリ秒	

- 入力および出力の遅延時間

- デジタル入力モジュール SM 321、DI 32 × DC 24 V では、各チャンネルごとに最大 **4.8 ミリ秒** の入力遅延があります。
- デジタル出力モジュール SM 322、DO 16 × DC 24 V/0.5A の出力遅延は無視してかまいません。
- アナログ出力モジュール SM 331、AI 8 × 12 ビットは、50 Hz のノイズ周波数抑制用にパラメータ設定されています。これにより変換時間は、各チャンネルごとに 22 ミリ秒となります。8 チャンネルが作動しているので、アナログ入力モジュールのサイクルタイムは **176 ミリ秒** となります。
- アナログ出力モジュール SM 332、AO 4 × 12 ビットは、測定範囲 0 ～ 10V にパラメータ設定されています。変換時間は、各チャンネルごとに **0.8 ミリ秒** となります。4 チャンネルが作動しているので、サイクルタイムは 3.2 ミリ秒となります。この値にさらに、0.1 ミリ秒の抵抗負荷立上がり時間を加算する必要があります。これにより、アナログ出力の応答時間は **3.3 ミリ秒** となります。

- 入出力遅延時間のある反応時間

- ケース 1：デジタル入力信号の読み込みにより、デジタル出力モジュールの出力チャンネルが設定される場合 反応時間は以下ようになります：

反応時間 = 4.8 ミリ秒 + 8.45 ミリ秒 = **13.25 ミリ秒**

- ケース 2：アナログ値が読み込まれてアナログ値が出力される場合。反応時間は以下ようになります：

反応時間 = 176 ミリ秒 + 8.45 ミリ秒 + 3.3 ミリ秒 = **187.75 ミリ秒**

3.4 アラーム反応時間

アラーム反応時間の定義

アラーム反応時間は、アラーム信号の最初の出現からアラーム OB の最初のステートメントの呼出しまでの時間です。

一般的には：優先度の高いアラームが前置されます。つまりアラーム反応時間は、優先度の高いアラーム OB および優先度が同等の処理されていないアラーム OB のプログラム処理時間分長くなります。

計算

アラーム反応時間は以下のように求めます：

最短アラーム反応時間 =

CPU の最小アラーム反応時間 +
シグナルモジュールの最小アラーム反応時間 +
PROFIBUS - DP のバス実行時間

最長アラーム反応時間 =

CPU の最大アラーム反応時間 +
シグナルモジュールの最大アラーム反応時間 +
2 PROFIBUS - DP のバス実行時間

CPU のプロセスアラーム反応時間

表 3 - 7 に示したのは、CPU のプロセスアラーム反応時間です（通信なし）。

表 3 - 7 CPU のプロセスアラーム反応時間

CPU	最小	最大
312 IFM	0.6 ミリ秒	1.5 ミリ秒
313	0.5 ミリ秒	1.1 ミリ秒
314	0.5 ミリ秒	1.1 ミリ秒
314 IFM	0.5 ミリ秒	1.1 ミリ秒
315	0.3 ミリ秒	1.1 ミリ秒
315-2 DP	0.4 ミリ秒	1.1 ミリ秒
316-2 DP	0.4 ミリ秒	1.1 ミリ秒
318-2	0.23 ミリ秒	0.27 ミリ秒

CPU の診断アラーム反応時間

表 3 - 8 に示したのは、CPU の診断アラーム反応時間です（通信なし）。

表 3 - 8 CPU の診断アラーム反応時間

CPU	最小	最大
312 IFM	-	-
313	0.6 ミリ秒	1.3 ミリ秒
314	0.6 ミリ秒	1.3 ミリ秒
314 IFM	0.7 ミリ秒	1.3 ミリ秒
315	0.5 ミリ秒	1.3 ミリ秒
315-2 DP	0.6 ミリ秒	1.3 ミリ秒
316-2 DP	0.6 ミリ秒	1.3 ミリ秒
318 - 2	0.32 ミリ秒	0.38 ミリ秒

シグナルモジュール

シグナルモジュールのプロセスアラーム反応時間は、以下のように構成されています：

- デジタル入力モジュール

プロセスアラーム反応時間 = 内部アラーム準備時間 + 入力遅延時間
 時間は各デジタル入力モジュールのデータシートより求めます。

- アナログ入力モジュール

プロセスアラーム反応時間 = 内部アラーム準備時間 + 変換時間

アナログ入力モジュールの内部アラーム準備時間は無視してかまいません。
 変換時間は、各アナログ入力モジュールのデータシートより求めます。

シグナルモジュールの診断アラーム反応時間は、シグナルモジュールによる診断イベントの検知からシグナルモジュールによる診断アラームの作動までの時間です。
 この時間は無視できるほどのわずかなものです。

プロセスアラーム処理

プロセスアラーム OB 40 の呼出しにより、プロセスアラーム処理が行われます。
 より優先度の高いアラームはプロセスアラーム処理を中断し、ステートメントの実行時にペリフェラルにダイレクトアクセスします。プロセスアラーム処理の終了後にサイクルプログラム処理が続行されるか、または同等レベルないし下位レベルのアラーム OB が呼び出されて処理されます。

3.5 アラーム反応時間の計算例

アラーム反応時間のセクション

再確認のために：プロセスアラーム反応時間は以下により構成されます：

- CPU のプロセスアラーム反応時間、および
- シグナルモジュールのプロセスアラーム反応時間

例：300 つの CPU 314 と 4 つのデジタルモジュールによる S7-300 があります。1 つのデジタル入力モジュールは SM 321、DI 16×DC 24V（プロセスおよび診断アラーム付き）です。CPU と SM のパラメータ設定では、プロセスアラームのみが許可されています。時間制御運転、診断およびエラー処理は行いません。デジタル入力モジュールに対しては、0.5 ミリ秒の入力遅延がパラメータ設定されています。サイクルチェックポイントで必要となるジョブはありません。MPI を介しての通信は行いません。

計算

この例におけるプロセスアラーム反応時間、以下の時間より成ります：

- CPU 314 のプロセスアラーム反応時間：約 1.1 ミリ秒
- SM 321、DI 16×DC 24V のプロセスアラーム反応時間：
 - 内部アラーム準備時間：0.25 ミリ秒
 - 入力遅延：0.5 ミリ秒

プロセスアラーム反応時間は、実行された時間の合計となります：

プロセスアラーム反応時間 = 1.1 ミリ秒 + 0.25 ミリ秒 + 0.5 ミリ秒 = 約 **1.85** ミリ秒

算出されたこのプロセスアラーム反応時間は、デジタル入力に信号が設定されてから OB 40 での最初のステートメントまでに経過する時間です。

3.6 遅延アラームと起動アラームの再現可能性

「再現可能性」の定義

遅延アラーム：

プログラミングされたアラームタイミングでの OB の最初のステートメントの呼出しの時間的なずれ

起動アラーム：

連続する 2 つの呼出し間の時間ステータスの変動幅、OB のそれぞれの最初のステートメント間で測定。

再現可能性

表 3 - 9 に示したのは、CPU の遅延アラームと起動アラームの再現可能性です（通信なし）。

表 3 - 9 CPU の遅延アラームと起動アラームの再現可能性

CPU	再現可能性	
	遅延アラーム	起動アラーム：
314	約 -1 / + 0.4 ミリ秒	約 ±0.2 ミリ秒
314 IFM	約 -1 / + 0.4 ミリ秒	約 ±0.2 ミリ秒
315	約 -1 / + 0.4 ミリ秒	約 ±0.2 ミリ秒
315 - 2 DP	約 -1 / + 0.4 ミリ秒	約 ±0.2 ミリ秒
316 - 2 DP	約 -1 / + 0.4 ミリ秒	約 ±0.2 ミリ秒
318 - 2	約 -0.8 / + 0.38 ミリ秒	約 ±0.04 ミリ秒

CPU とSTEP 7のバージョン別 CPU ファンクション

4

本章の内容

種々の CPU のバージョンによるファンクションに関する相違点について説明します。

相違点は、以下のことが理由で生じるものです

- CPU の性能上の特長における相違、特に CPU 318 - 2 と他の CPU との性能上の特長における相違
- このマニュアルに記載されている CPU のファンクションと、これより以前のバージョンの CPU のファンクションの相違

章	記載内容	ページ
4.1	CPU 318-2 とCPU 312 IFM ～ 316-2 DP との相違点	4 - 2
4.2	CPU 312 IFM ～ 318 と先行バージョンとの相違点	4 - 6

4.1 CPU 318-2 とCPU 312 IFM ～ 316-2 DP との相違点

318-2 の 4 つのアキュムレータ

CPU 318-2	CPU 312 IFM ～ 316-2 DP
アキュムレータ × 4	アキュムレータ × 2

CPU 312 IFM ～ CPU 316-2 DP のユーザプログラム AWL を CPU 318-2 に使用
する際の注意点について、以下の表にまとめました。

オペレーション	CPU 312 IFM ～ 316-2 DP のユーザプログラムの CPU 318 への適用
固定小数点計算 (+I、-I、*I、/I、 +D、-D、*D、/D、MOD、 +R、-R、*R、/R)	CPU 318 はこれらのオペレーションの後、アキュムレータ 3 および 4 の内容をアキュムレータ 2 および 3 に転送します。 (受領された) ユーザプログラムでアキュムレータ 2 を評価 すると、CPU 318-2 の値は正しいものではありません、こ れは値がアキュムレータ 3 の内容によって上書きされてし まっているからです。

プランニング

CPU 318-2 が CPU 312 IFM ～ 316-2 DP よりプロジェクトを「受領」するのは、
そのプロジェクトが STEP 7 V5.x により CPU 312 IFM ～ 316-2 DP 用に作成さ
れている場合に限りです。

FM (例えば FM 353/354) または CP 用のプランニングデータを含むプログラム
(SDB 1xxx) は、CPU 318-2 には使用できません！対応するプロジェクトを処
理／新規作成する必要があります。

ユーザプログラムにおけるタイマのスタート

ユーザプログラムにおいてタイマをスタートさせる場合は (例：SIT によりス
タート)、CPU 318-2 ではアキュムレータ内に BCD フォーマット内の 1 つの数
字が存在しなければなりません。

強制

強制における相違点は、1.3.1 章に説明されています。

ユーザプログラムのメモリカードへのロード

CPU 318-2	CPU 312 IFM ～ 316-2 DP
... PG ファンクションによる ユーザプログラムのロード	... PG ファンクションによるRAM の ROM へのコピー またはユーザプログラムの ロード

装置識別記号（CPU 318 - 2 のみ）

CPU のコンフィグレーションの際に、レジスタ「一般」のオブジェクト特性に装置識別記号を付与することができます。この識別記号は、CPU のユーザプログラムにおいて評価可能です（STEP 7 のレジスタ「一般」に関するオンラインヘルプ参照）。

MPI アドレス設定

CPU 318 - 2	CPU 312 IFM ～ 316 - 2 DP
CPU はモジュールアクセスアドレスを介して、その構造（FM/CP）内の MPI スレーブをアドレス設定します。 固有の MPI アドレスのある FM/CP が S7-300 の中央部に装着されていると、この FM/CP との固有の通信バスを（バックプレーンバスを介して）を構築し、この通信バスはサブネットとは切り離されています。 この FM/CP の MPI アドレスは、他のサブネットのスレーブとは関係ないものとなります。この FM/CP への通信は、CPU の MPI アドレスを介して行われます。	CPU は、MPI アドレス によりその構造内の MPI スレーブをアドレス設定します。 固有の MPI アドレスのある FM/CP が S7-300 の中央部に装着されていると、この FM/CP は CPU MPI スレーブ同様 CPU の同一のサブネット内に存在することになります。

MPI を介してアドレス設定される FM/CP のある S7-300 構造があり、CPU 312 IFM ～ 316 を CPU 318-2 に代えとします。図 4 - 1、4 - 4 ページに具体例を示しました。

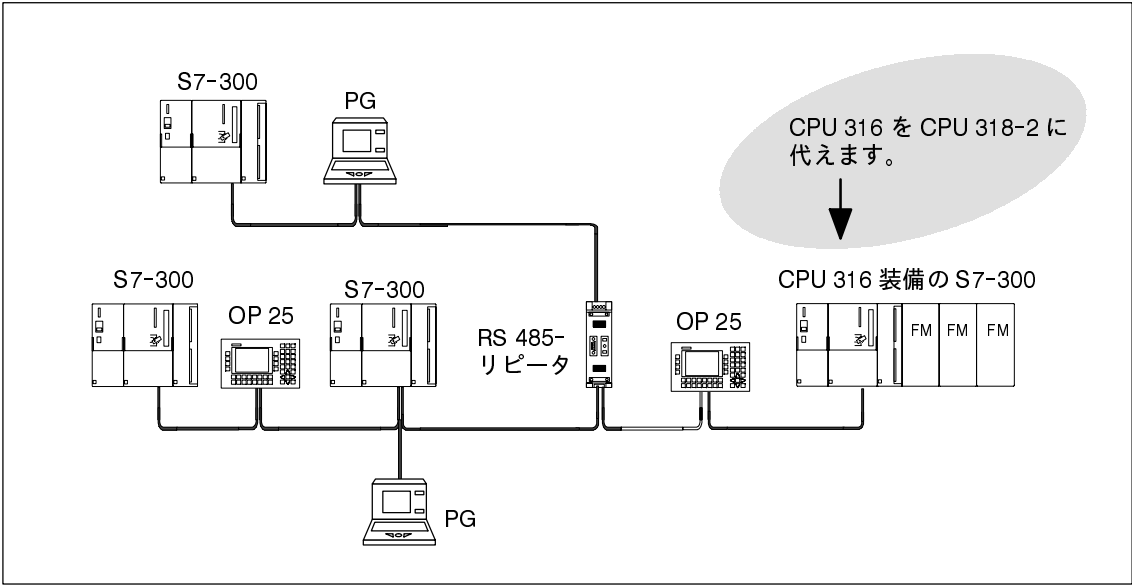


図 4 - 1 構造例

CPU の交換後は以下のことを行ってください（上図の例の場合）：

- STEP 7 プロジェクトにおいて CPU 316 を CPU 318 - 2 に置換え
- OP/PG のプランニング変更 つまり、制御とターゲットアドレスの新規設定（= CPU 318 - 2 の MPI アドレスと各 FM のスロット）
- CPU にロードする FM/CP のプランニングデータの新規プランニング

これは、この構造における FM/CP を OP/PG に対して「応答可能」な状態にしておくために必要になります。

メモ리카ード（FEPROM）の挿抜

「電源 OFF」（CPU はバッファリングされている）においてメモ리카ードを引き抜き、同一内容のメモ리카ードを再度装着すると、「電源 ON」の後以下のことが生じます：

CPU 318-2	CPU 312 IFM ～ 316-2 DP
CPU 318 - 2 は「STOP」になり、完全再起動が要求されます。	CPU は「電源 OFF」以前の状態、つまり「RUN」または「STOP」になります。

接続リソース

CPU 318-2	CPU 312 IFM ～ 316-2 DP
CPU 318-2 では合計 32 の接続リソースが使用可能で、その内 32 の接続リソースを MPI/DP インターフェースを介して、あるいは 16 の接続リソースを DP インターフェースを介して使用することができます。 これらの接続リソースは、下記に対して自由に選択可能です。 • PG - /OP 通信、 • S7 基本通信、 • S7 通信および • PG 通信のルーティング	CPU は特定の数の接続リソースを使用可能にします。 • PG 通信、 • OP 通信および • S7 基本通信 に対して接続リソースを予約して、他の通信ファンクションがそれを使用できないようにすることが可能です。 この場合、PG 通信／OP 通信／S7 基本通信およびS7 通信が残りの接続リソースを使用することになります。 CPU 315 - /316 - 2 はルーティングのために、さらに 4 つのルーティング接続に対する接続リソースも使用可能にします。

4.2 CPU 312 IFM ～ 318 と先行バージョンとの相違点

メモ리카ードとメモ리카ード上のファームウェア保護

以下のCPU以降では：

CPU	注文番号	以下の製品レベル（バージョン）以降	
		ファームウェア	ハードウェア
CPU 313	6ES7 313-1AD 03 -0AB0	1.0.0	01
CPU 314	6ES7 314-1AE 04 -0AB0	1.0.0	01
CPU 315	6ES7 315-1AF 03 -0AB0	1.0.0	01
CPU 315 - 2	6ES7 315-2AF 03 -0AB0	1.0.0	01
CPU 316 - 2	6ES7 316-1AG 00 -0AB0	1.0.0	01

16 ビット幅の

- メモ리카ードを装着可能です：
 - 256 k バイト FEPR0M 6ES7 951-1KH00-0AA0
 - 1 M バイト FEPR0M 6ES7 951-1KK00-0AA0
 - 2 M バイト FEPR0M 6ES7 951-1KL00-0AA0
 - 4 M バイト FEPR0M 6ES7 951-1KM00-0AA0
- メモ리카ード上のCPUのファームウェアを保護可能です。

MPI アドレス設定

注文番号と製品レベルが下記以降の CPU :	注文番号と製品レベルが下記よりも古い CPU :
6ES7 312-5AC01-0AB0、製品レベル 01	
6ES7 313-1AD02-0AB0、製品レベル 01	
6ES7 314-1AE03-0AB0、製品レベル 01	
6ES7 314-5AE02-0AB0、製品レベル 01	
6ES7 315-1AF02-0AB0、製品レベル 01	
6ES7 315-2AF02-0AB0、製品レベル 01	
6ES7 316-1AG00-0AB0、製品レベル 01	-
かつ STEP 7 が V4.02 以降の場合	かつ STEP 7 が V4.02 よりも古い場合
CPU は、STEP 7においてプランニングされた S7-300 における各 CP/FM の MPI アドレスを受領するか、または マスタ CPU MPI アドレス、MPI アドレス + 300、MPI アドレス + 2などを基に、S7-300 における CP/FM の MPI アドレスを自動検出します。 MPI アドレス MPI アドレス「x」 MPI アドレス「z」	CPU はマスタ CPU MPI アドレス、MPI アドレス + 1、MPI アドレス + 2などを基に、S7+1 における CP/FM の MPI アドレスを自動検出します。 MPI アドレス MPI アドレス + 1 MPI アドレス + 2

19.2 k ボーの MPI

V4.02 以降の STEP 7 により、MPI に対して 19.2 k の転送レートを設定することができます。

以下の注文番号以降の CPU は ボーレート 19.2 k をサポートします：

6ES7 312-5AC01-0AB0、製品レベル 01
 6ES7 313-1AD02-0AB0、製品レベル 01
 6ES7 314-1AE03-0AB0、製品レベル 01
 6ES7 314-5AE02-0AB0、製品レベル 01
 6ES7 315-1AF02-0AB0、製品レベル 01
 6ES7 315-2AF02-0AB0、製品レベル 01

CPU 315-2 DP

CPU 315-2 DP	≤ 6ES7 315-2AF03-0AB0 および V 5.x より古い STEP 7	6ES7 315-2AF03-0AB0 以降および V 5.x 以降の STEP 5
双方向通信	なし	あり
等間隔	なし	あり
DP スレーブの有効化／無効化	なし	あり
ルーティング	なし	あり
スレーブ診断の読出し	図 2-1、2-8 ページ参照	図 2-2、2-9 ページ参照

接続リソース

下記以降の CPU	注文番号	以下の製品レベル（バージョン）以降	
		ファームウェア	ハードウェア
CPU 312 IFM	6ES7 312-5AC02-0AB0	1.1.0	01
CPU 313	6ES7 313-1AD03-0AB0	1.1.0	01
CPU 314	6ES7 314-1AE04-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE03-0AB0	1.1.0	01
CPU 314 IFM	6ES7 314-5AE10-0AB0	1.1.0	01
CPU 315	6ES7 315-1AF03-0AB0	1.1.0	01
CPU 315-2 DP	6ES7 315-2AF03-0AB0	1.1.0	01
CPU 316-2 DP	6ES7 316-2AG00-0AB0	1.1.0	01

上記の接続リソースを、PG 通信、OP 通信および S7 基本通信用に予約可能です。
予約されていない接続リソースは、PG 通信／OP 通信／S7 基本通信または S7 通信が自由に使用することができます（1.2 章も参照）。

上記より古いまたは上記のバージョンの CPU は、各通信ファンクションに対して定められた数の接続リソースを使用可能にします。

CPU 318-2 における新しい SFB と SFC

ブロック	用途	実行時間（単位 μ 秒）	参照
SFB 52	DP スレーブのデータセットの読出し	最初の呼出し 221 中間呼出し 111 最後の呼出し 158	オンラインヘルプ「STEP 7の標準ファンクションとシステムファンクション」
SFB 53	DP スレーブのデータセットの読出し	最初の呼出し 284 第 2 の呼出し 110 最後の呼出し 110	
SFB 54	DP スレーブからのアラーム受領（ペリフェラルの接続されていない OB、MODE 1、OB1）	90	
	内蔵 DP インターフェース、（MODE 1、OB 40、83、86）	170	
	（OB 55 ～ OB 57、OB 82）	176	
	（中央部に接続されたペリフェラル、MODE 1、OB 40、OB 82）	140	

ブロック	用途	実行時間（単位μ秒）		参照
SFC 100*	クロックタイムとクロックタイムステータスの設定	MODE 1	274	オンラインヘルプ「STEP 7の標準ファンクションとシステムファンクション」
		MODE 2	84	
		MODE 3	275	
SFC 105*	ダイナミックに割り当てられたシステムリソースの読出し	MODE 0	117 - 1832	
		MODE 1	138 - 2098	
		MODE 2	139 - 1483	
		MODE 3	140 - 2128	
SFC 106	ダイナミックに割り当てられたシステムリソースのリリース	MODE 1	123 - 1376	
		MODE 2	126 - 1334	
		MODE 3	125 - 1407	
SFC 107	確認可能なブロック関連のメッセージの生成	最初の呼出し	257	
		呼出しなし	101	
SFC 108	確認不可能なブロック関連のメッセージの生成	最初の呼出し	271	
		呼出しなし	115	

*** MODE 0 :**

ターゲット領域 SYS_INST のサイズとまだ読み出されなければならないシステムリソースの数により異なります。

MODE 1 および 2 :

有効なメッセージ（割り当てられたシステムリソース）の数により異なります。

MODE 3 :

有効なメッセージ（割り当てられたシステムリソース）の数と、検索された CMP_ID のある割り当てられたインスタンスの数により異なります。

種々の SFB 実行時間の説明

出力パラメータ「BUSY」は、ジョブの現在のステータスを示しています。

最初の呼出し： ジョブは実行により開始されます、
つまり「BUSY」はステータス 0 から 1 になります。

第 2 の呼び出し： ジョブは実行中です、
つまり「BUSY」はステータス 1 を維持します。

最後の呼出し： ジョブは実行済みです、
つまり「BUSY」はステータス 1 から 0 になります。

種々の SFC 実行時間の説明

SFC のモードにより、希望するモードに設定します。特定のモードがどのような意味を持つのかは、ブロックにより異なります。詳細な情報は、STEP 7 の「標準ファンクションおよびシステムファンクション」オンラインヘルプをご覧ください。

一貫性のあるネットデータ

一貫性のあるネットデータ領域（全長にわたって一貫性のある I/O 領域）を DP システムに転送する場合は、以下の点に注意してください：

CPU 315-2 DP CPU 316-2 DP CPU 318-2 DP (3.0 より古いファームウェアバージョン)	CPU 318-2 DP (3.0 以降のファームウェアバージョン)
一貫性のあるネットデータは、それがプロセスイメージにある場合も自動的に更新されることはありません。 一貫性のあるネットデータの読出しと書込みには、SFC 14 および SFC 15 を使用しなければなりません。	一貫性のあるネットデータのアドレス領域がプロセスイメージにある場合は、この領域を更新するかどうかを選択することができます。 一貫性のあるデータの読出しと書込みには、SFC 14 および SFC 15 を使用することもできます。 さらにネットデータ領域へのダイレクトアクセスも可能です (例：L PEW... T PAW...)。

ヒント

STEP 7 のパラメータ「- - - の監視時間」に関するヒント

S7-300 において必要となる時間が確実に判明していない場合は、パラメータ

- 「パラメータのモジュールへの転送の監視時間」および
- 「モジュールによる終了メッセージの監視時間」

に対して最大値をパラメータ設定します。

CPU 31x-2 DP が DP マスタ	CPU 318-2 が DP マスタ
パラメータ「パラメータのモジュールへの転送」により、DP スレーブのスタートアップ時間監視も設定します。	上記 2 つのパラメータにより、DP スレーブのスタートアップ時間監視を設定します。
つまり、DP スレーブは設定された時間だけスタートアップされ、CPU（DP マスタ）によりパラメータ設定されいてなければならないということです。	

ET 200M におけるリモート FM（CPU 31x-2 が DP マスタ）

ET 200M の FM 353/354/355 を IM 153 - 2 とともに使用し、ET 200M の FM を挿抜する場合は、その後 ET 200M において電源をいったん切ってから再度投入する必要があります。

理由：CPU は ET 200M が「電源 ON」にならないと、FM へのパラメータの新規書込みを行いません。

データブロックでの保持

データブロック内のデータ領域の保持に関しては、以下の点に注意してください：

バッテリーバッファリングあり	バッテリーバッファリングなし	
	メモ리카ード上の CPU プログラムまたは 312 IFM/314 IFM では 内蔵固定記憶装置上の CPU プログラム	メモ리카ードの装着なし
パラメータ設定とは無関係に 全ての DB が保持されます。 SFC 22「CREAT_DB」によ り生成された DB も保持され ます。	全 DB（保持、非保持）は、 始動時にメモ리카ードまたは 内蔵固定記憶装置からメイン メモリへ転送されます。	保持されるものとしてパラ メータ設定された DB は、そ の内容を維持します。
	• SFC 22「CREAT_DB」で作成したデータブロックある いはデータ領域は保持されません。 • 電源の遮断後も、保持データ領域は維持されます。 注意事項：これらのデータ領域は、メモ리카ード上ではな く CPU に保存されます。非保持データ領域には、固定記 憶装置上でプログラミングされた内容があります。	

起動アラーム：5 ミリ秒を超える周期

起動アラームに対しては、5 ミリ秒を超える周期を設定する必要があります。
周期が短いと、下記の条件しだいでは起動アラームエラーが頻繁に発生する可能性
が増加します：

- OB 35 プログラム実行時間
- より高位の優先度クラスの頻度とそのプログラム実行時間
- PG ファンクション

ペリフェラルモジュールのプロセスアラーム

プロセスアラームに関して条件の厳しいアプリケーションでは、プロセスアラーム
を作動させるモジュールをできるだけ CPU の近くに装着してください。

理由：アラームを最も早く読み込むのはモジュールサポート 0、スロット 4 です。
読み込みはその後番号の小さい方のスロットから大きい方のスロットの順で行われ
ます。

CPU 312 IFM および 314 IFM : 内蔵 EPROM の消去

内蔵 EPROM の内容を消去する場合は、以下の手順により行います：

1. メニュー項目ビュー・オンライン で、処理中のプロジェクトのオンライン状況を示したウィンドウを表示させるか、
あるいはウィンドウアクセス可能なスレーブを開きます、これにはツールバーのボタンアクセス可能なスレーブをクリックするか、またはメニュー項目ターゲットシステム・アクセス可能なスレーブを選択します。
2. ターゲット CPU の MPI 番号を選択します（ダブルクリック）。
3. コンテナブロックをマーキングします。
4. メニュー編集・全て選択を選択します。
5. 続いてメニュー項目ファイル・消去を選択するか、または DEL キーを押します。これにより、ターゲットメモリ内の選択された全てのブロックが消去されます。
6. ターゲット CPU の MPI 番号を選択します。
7. メニュー項目ターゲットシステム・RAM を ROM へコピーを選択します。

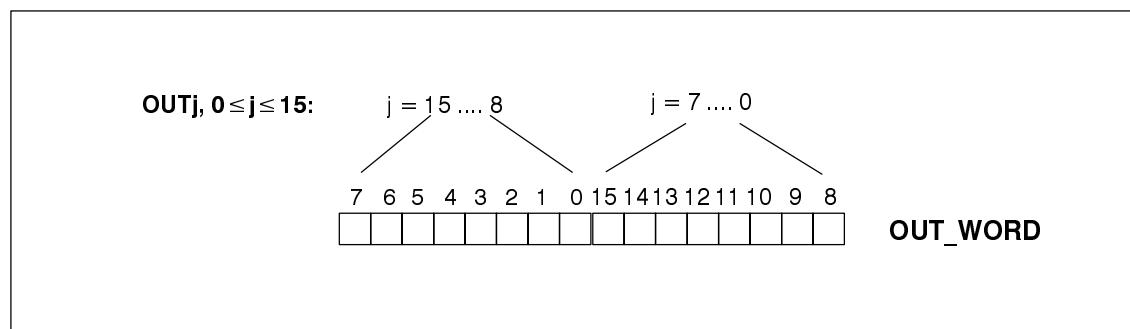
これらの命令により、「オンライン」で全てのブロックを消去し、空の RAM で EPROM を上書きします。

SFB「DRUM」 - 出力パラメータ「OUT-WORD」におけるバイトの変更

以下の CPU は、SFB「DRUM」の出力パラメータ「OUT_WORD」において値のバイトが変更されて出力されます！

CPU 312 IFM	6ES7 312-5ACx2-0AB0	まで、ファームウェア V 1.0.0
CPU 313	6ES7 313-1AD03-0AB0	まで、ファームウェア V 6
CPU 314	6ES7 314-1AEx4-0AB0	まで、ファームウェア V 1.0.0
CPU 314 IFM	6ES7 314-5AEx3-0AB0	まで、ファームウェア V 1.0.0
CPU 315	6ES7 315-1AF03-0AB0	まで、ファームウェア V 1.0.0
CPU 3152 DP	6ES7 315-2AFx2-0AB0	まで
CPU 316	6ES7 316-1AG00-0AB0	まで

これにより出力パラメータ $OUT_j, 0 \leq j \leq 15$ に対して以下の割当てが行われます：



規格および認可

はじめに

この章は、S7-300 のモジュールとコンポーネントの以下の点について記載したものです

- S7-300 がその基準を遵守している重要規格、および
- S7-300 に対する認可

IEC 1131

オートメーションシステム S7-300 は、IEC 1131 規格 第 2 分冊の要求事項と基準を満たしています。

CE マーク

当社の製品は、以下の EC 指令による要求事項と保護目標を満たし、プログラマブルコントローラに関して EC 広報に記載された調整済みヨーロッパ規格 (EN) に合致したものです。

- 89/336/EEC 「電磁適合性」 (EMC 指令)
- 73/23/EEC 「一定電圧内で使用する電気動作装置」 (低電圧指令)

下記の者は、関係官庁の求めに応じて EC 認可証明書を提示できるよう準備しております：

Siemens Aktiengesellschaft
Bereich Automatisierungstechnik
A&D AS E 4
Postfach 1963
D92209 Amberg

EMC 指令

SIMATIC 製品は工業分野における使用に適合するように設計されています。

用途	要求事項	
	ノイズ発生に関するもの	耐ノイズ強度に関するもの
工業用	EN 50081-2 : 1993	EN 50082-2 : 1995

S7 - 300 を住宅地域において使用する場合は、電磁干渉の発生に関して EN 55011 の規定する限界値等級 B を確実に満たすことが必要です。

限界値等級 B の電磁干渉強度を達成するには、以下の対策によります：

- 接地したコントロールキャビネット／コントロールボックスへの S7-300 の取付け
- 電源ケーブルにおけるフィルターの使用

UL 認可

UL 認可マーク

アメリカ保険業者安全試験 (UL)

規格 UL 508、File No. 116536 に準拠

CSA 認可

CSA 認可マーク

カナダ規格協会 (CSA)

規格 C22.2 No. 142、File No. LR 48323 に準拠

FM 認可

アメリカ民間安全規格局 標準クラス番号 3611、クラス I、分野 2、グループ A、B、C、D



警告

人身事故および物的損害の発生することがあります。

S7-300 のプラグ接続を運転中に解除すると、爆発の発生する危険のある領域内の人員の負傷や物的損害の発生する可能性があります。

爆発の発生する危険のある領域でのプラグ接続の解除は、必ず通電のない状態で行ってください。

PNO

CPU	認可証番号	
	DP マスタ	DP スレーブ
315 - 2 DP	Z00349	Z00258
316 - 2 DP	認可済み *	認可済み *
318 - 2	認可済み *	認可済み *

*本マニュアル印刷時点ではまだ番号が付与されていません。

外形寸法図

はじめに

この付録には S7-300 の CPU の外形寸法図が収録されています。これらの外形寸法図の値は、S7-300 のシステム構築の際その寸法を定めるのに必要なものです。S7-300 の他のモジュールおよびコンポーネントの外形寸法図は、リファレンスマニュアルモジュールデータにあります。

CPU 312 IFM

図 B - 1 は CPU 312 IFM の外形寸法図です。

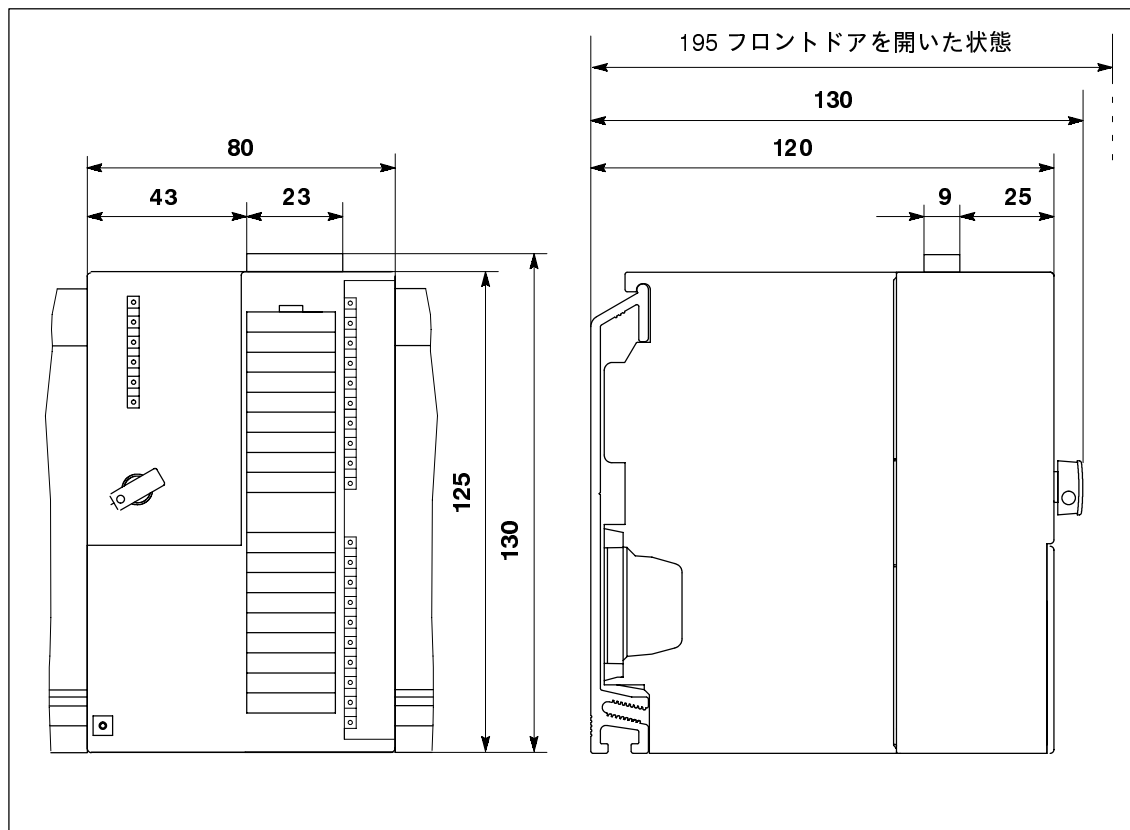


図 B - 1 CPU 312 IFM の外形寸法図

CPU 313/314/315/315-2 DP/316-2 DP

図 B - 2 は CPU 313/314/315/315-2 DP/316-2 DP の外形寸法図です。寸法は上記の全ての CPU で同一です。外観は CPU により異なります（1 章参照）、例えば CPU 315-2 DP には 2 つの LED 列があります。

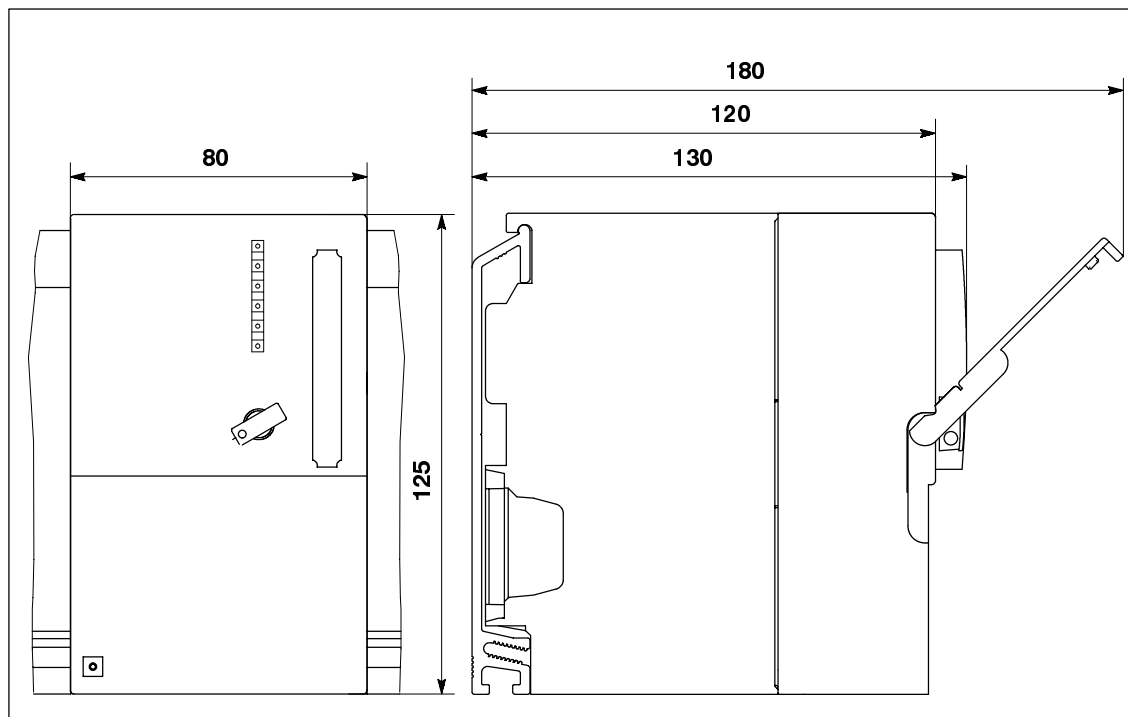


図 B - 2 CPU 313/314/315/315-2 DP/316-2 DP の外形寸法図

CPU 318 - 2

図 B - 3 は CPU 318-2 の外形寸法図（正面図）です。側面図は図 B - 2 に同じです。

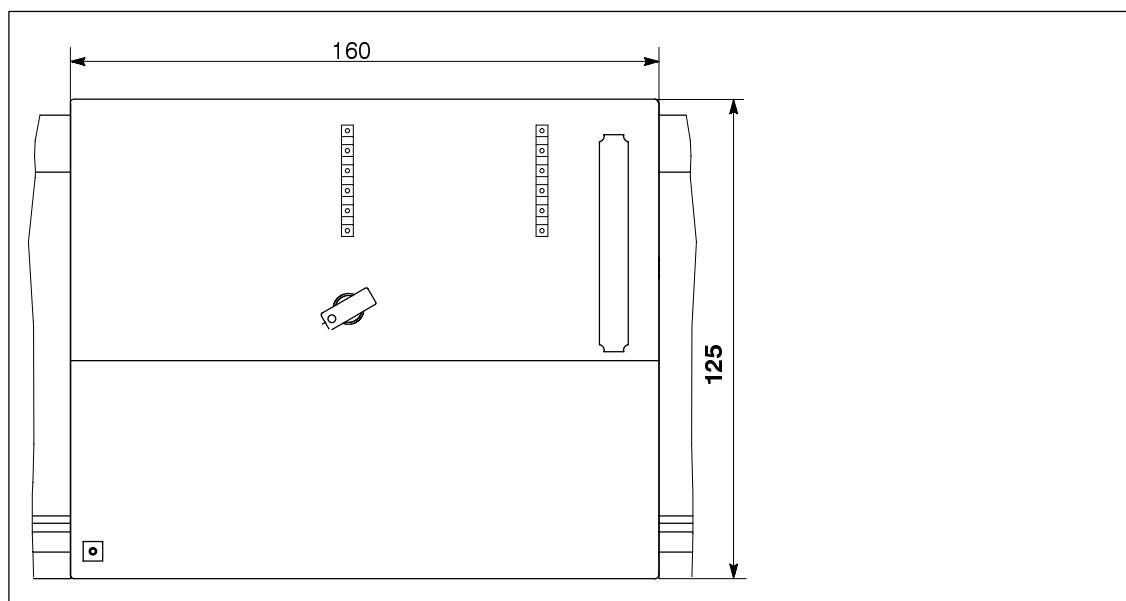


図 B - 3 CPU 3182 の外形寸法図

CPU 314 IFM、正面図

図 B - 4 は CPU 314 IFMの外形寸法図（正面図）です。側面図は図 B - 5 にあります。

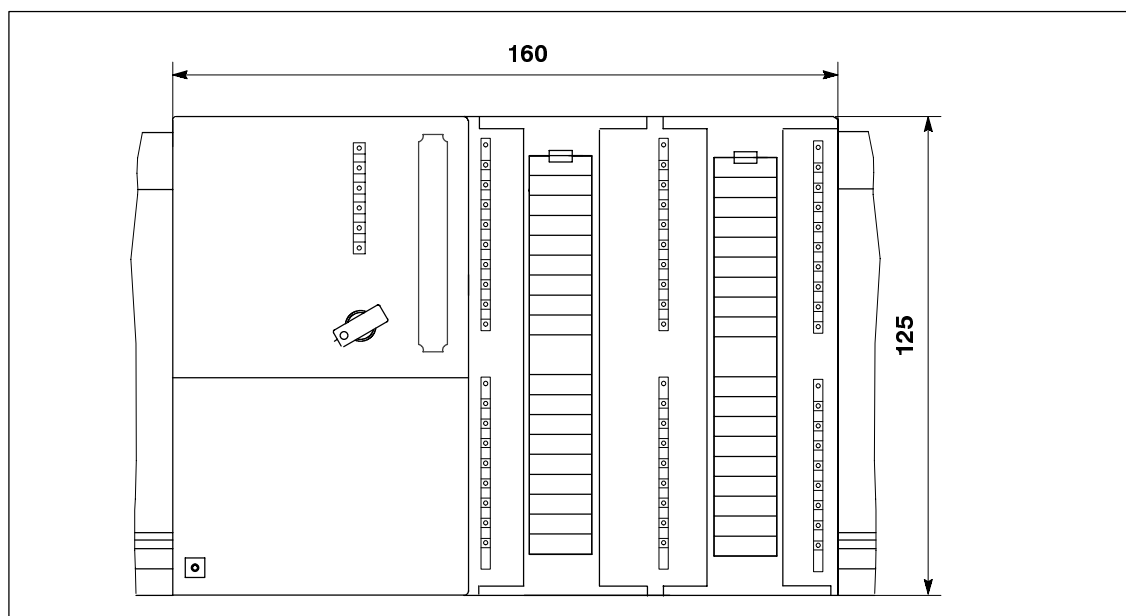


図 B - 4 CPU 314 IFM の外形寸法図（正面図）

CPU 314 IFM、側面図

図 B - 5 は CPU 314 IFM の外形寸法図（側面図）です。

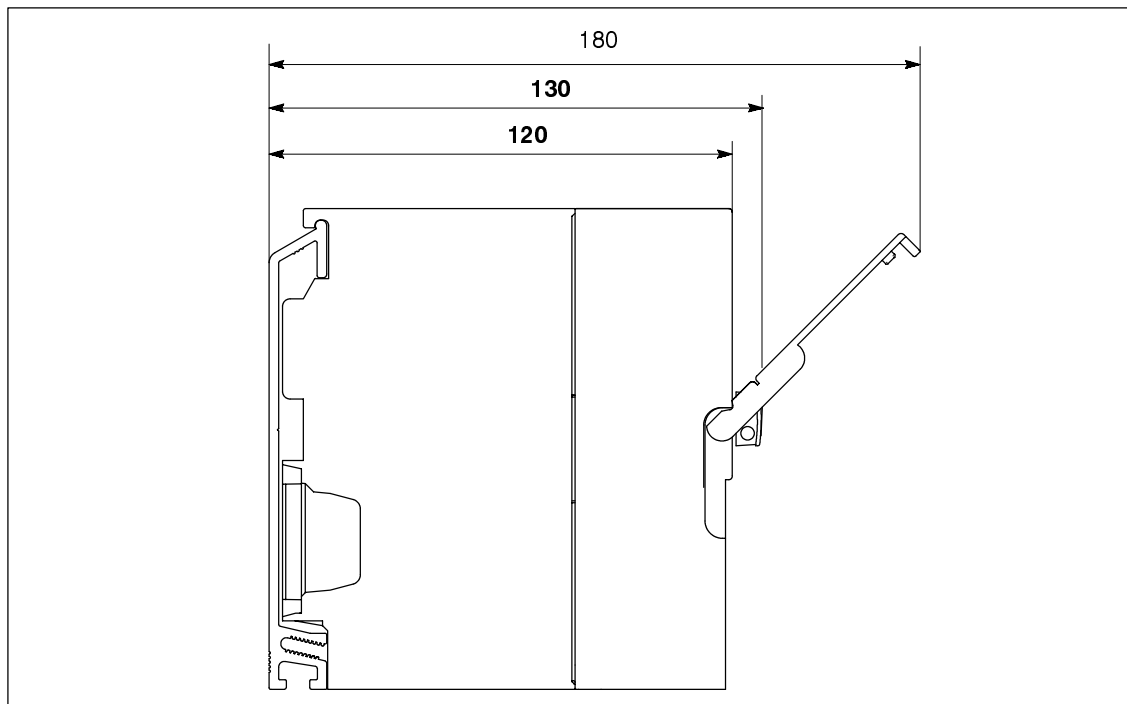


図 B - 5 CPU 314 IFM の外形寸法図（側面図）

略号

C

略号	説明
AWL	ステートメントリスト（STEP 7 の表現形式）
CP	コミュニケーションプロセッサ（communication processor）
CPU	中央演算装置（central processing unit）
DB	データブロック
FB	ファンクションブロック
FC	ファンクション
FM	ファンクションモジュール
GD	グローバルデータ通信
IM	インターフェースモジュール（Interface Module）
IP	内蔵ペリフェラル
KOP	ラダー図（STEP 7 の表現形式）
LWL	光ファイバケーブル
M	グラウンド接続
MPI	マルチポイントインターフェース（Multipoint Interface）
OB	オーガニゼーションブロック
OP	オペレータパネル（operator panel）
PAA	出力プロセスイメージ
PAE	入力プロセスイメージ
PG	プログラミング装置
PS	電源モジュール（power supply）
SFB	システムファンクションブロック
SFC	システムファンクション
SM	シグナルモジュール（signal module）

用語解説

ANLAUF

動作モード「ANLAUF」は、動作モード「STOP」から「RUN」へ移行する際の動作モードです。

→ 動作モードスイッチの操作、「電源 ON」の後、またはプログラミング装置の操作により作動します。S7-300では → 再起動が実行されます。

CP

→ コミュニケーションプロセッサ

CPU

中央演算装置（Central Processing Unit）＝ 制御および計算装置、メモリ、オペレーティングシステムおよびプログラミング装置のインターフェースのある S7 オートメーションシステムの中央モジュールです。

CPU のオペレーティングシステム

CPU のオペレーティングシステムは、CPU の特殊な制御タスクと連結されていない全てのファンクションとその実行を管理します。

DP スレーブ

PROFIBUS においてプロトコル「PROFIBUS-DP」により駆動され、EN 50170 規格第 3 分冊に定義された動作を行う → スレーブを、DP スレーブと称します。

DP マスタ

EN 50170 規格第 3 分冊に定義された動作を行う → マスタを、DP マスタと称します。

FB

→ ファンクションブロック

FC

→ ファンクション

GD エレメント

GD エレメントは、交換可能な → グローバルデータの割当てにより成立し、グローバルデータテーブルで GD 識別子により一意に識別されます。

GD 回路

GD 回路にはグローバルデータ通信によってデータを交換する複数の CPU があり、以下のように利用されています：

- 1 つの CPU が他の複数の CPU に 1 つの GD パケットを送信する。
- 1 つの CPU と他の 1 つの CPU 間で 1 つの GD パケットを送受信する。

GD 回路は GD 回路番号により識別されます。

GD パケット

GD パケットは、1 つのテレグラムにまとめられて転送される 1 個または複数の → GD エレメントより成ります。

GSD ファイル

デバイスマスタデータファイル（GSD ファイル）には、全てのスレーブ固有の特性が保存されています。GSD ファイルのフォーマットは、規格 EN 50170、第 2 部、PROFIBUS、に説明されています。

MPI

マルチポイントインターフェース（MPI）は、SIMATIC S7 のプログラミング装置インターフェースです。これにより、1 つあるいは複数の中央モジュールにおける複数のスレーブ（プログラミング装置、テキスト表示、オペレータパネル）の同時運転が可能になります。各スレーブは、一意のアドレス（MPI アドレス）により識別されます。

MPI アドレス

→ MPI

OB

→ オーガニゼーションブロック

OB によるエラー処置

オペレーティングシステムは、特定のエラー（例：STEP 7でのアクセスエラー）を検出すると、このために予め用意されているオーガニゼーションブロック（エラー OB）を呼び出します。この OB では CPU のその後の動作が決定されます。

OB 優先度

→ CPU のオペレーティングシステムは、異なる優先度クラス、例えば周期的プログラム処理、プロセスアラームに制御されるプログラム処理などを識別します。各優先度クラスには、S7 ユーザが反応をプログラミングするための複数の
→ オーガニゼーションブロック（OB）が割り当てられています。OB は通常異なる優先度を持っており、同時に発生した場合には優先度の順に処理されるか、あるいは割り込みがかけられます。

PG

→ プログラミング装置

PLC

→ プログラマブルコントローラ

PROFIBUS-DP

デジタルモジュール、アナログモジュールおよびインテリジェントモジュール、さらにドライブやバルブ群のような EN 50170 規格第 3 分冊、に準拠した多様なフィールド装置は、オートメーションシステムにより実際のプロセスに合わせて配置されます、これらの距離は最大で 23 km まで可能です。

その際モジュールとフィールド装置は、フィールドバス「PROFIBUS-DP」を介してオートメーションシステムと接続され、中央 I/O と同様に制御されます。

RAM

RAM（Random Access Memory、随時アクセス可能なメモリ）は、書込み読出しの双方に使用可能な半導体メモリです。.

SFB

→ システムファンクションブロック

SFC

→ システムファンクション

STEP 7

SIMATIC S7 コントローラ用ユーザプログラムを作成するためのプログラミング言語です。

アキュムレータ

アキュムレータは → CPU 内のレジスタで、ロード、転送、比較、計算および変換の各オペレーションの中間バッファとして働きます。

圧縮

PG オンラインファンクション「圧縮」により、CPU の RAM 内の全ての有効なブロックは、一括して遺漏なくユーザメモリの先頭へ移動します。これにより、ブロックの消去または修正の際に生じたデータの空隙がなくなります。

アドレス

アドレスは、特定のオペランドまたはオペランド領域に対する識別記号のことです、例：入力 E 12.1、フラグワード MW 25、データブロック DB 3。

アナログモジュール

アナログモジュールは、アナログプロセス値（例：温度）を中央モジュールでのさらなる処理が可能なデジタル値に変換したり、あるいはデジタル値をアナログ値に変換したりします。

アラーム

CPU の → オペレーティングシステムは、ユーザプログラムの処理を制御する 10 段階の優先度クラスを識別します。アラームはこの優先度クラスに属するもので、例としてプロセスアラームがあります。アラームが発生すると、オペレーティングシステムは自動的に割り当てられたオーガニゼーションブロックを呼び出します、このオーガニゼーションブロックでは、ユーザ自身が希望の反応をプログラミングすることができます（例：FB において）。

アラーム、起動

起動アラームは CPU により、パラメータ設定可能なタイムパターンで周期的に生成されます。その後、対応する → オーガニゼーションブロックが処理されます。

アラーム、クロックタイム

クロックタイムアラームは、SIMATIC S7 によるプログラム処理の優先度クラス
の 1 つです。このアラームは、特定の日付（または毎日）とクロックタイム
（例：9 時 50 分、または 1 時間毎、1 分毎）に基いて生成されます。その後、
対応するオーガニゼーションブロックが処理されます。

アラーム、診断

→ 診断アラーム

アラーム、遅延

遅延アラームは、SIMATIC S7 によるプログラム処理の優先度クラスの 1 つで
す。このアラームは、ユーザプログラムで開始される時刻が過ぎ去った時に生成
されます。その後、対応するオーガニゼーションブロックが処理されます。

アラーム、プロセス

→ プロセスアラーム

一貫性のあるデータ

内容的に相互に関連していて分離することができないデータを、一貫性のある
データと称します。

例えば、アナログモジュールの値は常に一貫性のあるものとして扱わなければな
りません、つまりアナログモジュールの値は、2 つの異なる時点に分けて読み
出されることでその内容が変更されてはならないということです。

インスタンスデータブロック

STEP 7 ユーザプログラムでのファンクションブロックの呼出しには、その都
度自動的に生成されるデータブロックが割り当てられます。インスタンスデー
タブロックには、入力パラメータ、出力パラメータおよび通過パラメータ、ならび
にブロックのローカルデータが格納されています。

インターフェース、マルチポイント

→ MPI

エラー反応

→ 実行時間エラーに対する反応です。オペレーティングシステムは、以下のよう
な反応を示します：オートメーションシステムの「STOP」モードへの移行、
ユーザが反応をプログラミングするためのオーガニゼーションブロックの呼出
し、あるいはエラーの表示。

エラー表示

エラー表示は、オペレーティングシステムが → 実行時間エラーに対して示す反
応の1つです。他に考えられる反応：ユーザプログラムでの → エラー反応、
CPUを「STOP」モードへ移行。

オーガニゼーションブロック

オーガニゼーションブロック（OB）は、CPUのオペレーティングシステムと
ユーザプログラム間のインターフェースとなります。オーガニゼーションブロッ
クには、ユーザプログラムの処理の順序が規定されています。

オートメーションシステム

オートメーションシステムとは、SIMATIC S7における → プログラマブルコン
トローラです。

カウンタ

カウンタはCPUの → システムメモリの構成要素です。「カウンタセル」の内容
は、STEP 7ステートメントにより変更可能です（例：順方向計算／逆方向計
算）。

基準接地

→ 大地

基準電位

関与する回路の電圧が監視されかつ／または測定される基準となる電位のこ
とです。

起動アラーム：

→ アラーム、起動

強制

「強制」ファンクションは、変数（例：フラグ、出力）を S7 ユーザで定義された値で上書きします。この時に変数は書込み保護され、この値はどのようにしても変更できなくなります（STEP 7 ユーザプログラムによっても変更不可能）。この値は、プログラミング装置を外しても維持されます。書込み保護は「強制解除」ファンクションを呼び出すと解除され、変数はユーザプログラムにより設定されていた値に戻ります。「強制」ファンクションを使用して、例えばスタートアップ時に、ユーザプログラムの論理演算が完全に満たされていない場合（例：入力側の配線が不完全なため）にも、特定の出力を任意の長さの時間にわたって「ON」状態にすることができます。

グラウンド

動作装置において相互に接続され、エラー時にも危険な接触電圧を受けることのないアクティブな部分の総体をグラウンドと見なします。

グローバルデータ

グローバルデータは、各 → コードブロック（FC、FB、OB）から呼出し可能なデータです。これには、フラグ M、入力 E、出力 A、クロックタイム、カウンタおよびデータブロック DB があります。グローバルデータには、絶対アドレスまたはシンボルアドレスによりアクセス可能です。

グローバルデータ通信

グローバルデータ通信とは、→ グローバルデータを CPU 間で転送することです（CFBなし）。

クロックタイム

クロックタイムは CPU の → システムメモリの構成要素です。ユーザプログラムと同期することなく、「クロックタイムセル」の内容はオペレーティングシステムにより自動的に更新されます。STEP 7 ステートメントによりクロックタイムセルの精確なファンクション（例：スイッチオン遅延）が確定され、処理（例：スタート）が開始されます。

クロックタイムアラーム

→ アラーム、クロックタイム

コードブロック

SIMATIC S7 ではコードブロックには、STEP 7 ユーザプログラムのセクションがあります（→ データブロックとの違い：データブロックにあるのは、データのみです）。

コミュニケーションプロセッサ

コミュニケーションプロセッサは、ポイント・ツー・ポイント接続およびバス接続のためのモジュールです。

コンフィグレーション

モジュールとモジュールラック／スロットおよび（例えばシグナルモジュールでは）アドレス間の割当てのことです。

再起動

中央モジュールの始動時（例：動作モードスイッチの「STOP」から[RUN]への切換え後、あるいは電源投入時）には、周期的なプログラム処理（OB 1）の前に、まずオーガニゼーションブロック OB 100（再起動）が処理されます。再起動では入力のプロセスイメージが読み込まれ、STEP 7 のユーザプログラムは、OB 1 の最初の命令により処理を開始されます。

サイクルタイム

サイクルタイムは、→ ユーザプログラムの 1 回の処理のために → CPU が必要とする時間のことです。

実行時間エラー

ユーザプログラムの処理中にオートメーションシステム内（プロセス内ではない）で発生したエラーのことです。

終端抵抗

終端抵抗は、信号の反射を防ぐためにデータ転送ケーブルの終端に取り付ける抵抗です。

診断

→ システム診断

診断アラーム

診断可能なモジュールは、検出したシステムエラーを診断アラームを介して → CPU に通知します。

診断バッファ

診断バッファは CPU 内のバッファリングされたメモリ領域で、ここに診断イベントがその発生順に格納されます。

シグナルモジュール

シグナルモジュール (SM) は、プロセスとオートメーションシステム間のインターフェースとなります。デジタル I/O モジュール (I/O モジュール、デジタル) とアナログ I/O モジュール (I/O モジュール、アナログ) があります。

システム診断

システム診断は、オートメーションシステム内で発生するエラーを検出、評価および報告します。エラーの例：プログラムエラーまたはモジュールの故障。システムエラーは LED 表示、または STEP 7 で表示されます。

システムステータスリスト

システムステータスリストには、S7 - 300 の現在の状態を記述したデータがあります。これにより、常時以下の点に関してその概要を知ることができます：

- S7 - 300 の構成
- CPU の現在のパラメータ設定とパラメータ設定可能なシグナルモジュール
- CPU およびパラメータ設定可能なシグナルモジュールの現在の状態とシーケンス

システムファンクション

システムファンクション (SFC) は、CPU のオペレーティングシステムに統合されている

→ ファンクションで、必要に応じて STEP 7 ユーザプログラムで呼び出すことができます。

システムファンクションブロック

システムファンクションブロック (SFB) は、CPU のオペレーティングシステムに統合された → ファンクションブロックで、必要に応じて STEP 7 ユーザプログラムで呼び出すことができます。

システムメモリ

システムメモリは中央モジュール上に内蔵されていて、RAM メモリとなります。システムメモリには、オペランド領域（例：クロックタイム、カウンタ、フラグ）および → オペレーティングシステムが内部的に必要なデータ領域（例：通信用バッファ）が格納されています。

スレーブ

スレーブは → マスタからの要請があった場合にのみ、そのマスタとの間でデータを交換することができます。

セグメント

→ バスセグメント

製品レベル

製品レベルでは、注文番号が同一の製品が区別されます。製品レベルは、上位互換性のある機能拡張、製造段階上の変更（新しいエレメント／コンポーネントの使用）およびエラー解消に伴なって高くなります。

接地

接地とは、電導性のある部分を、接地設備を介して接地電極（1 つあるいは複数の、大地と極めて良好な接触状態にある電導性部品）と接続することです。

接地フリー

大地への電氣的な接続のないことを意味します。

代替値

代替値は、CPU が「STOP」にある時出力モジュールがプロセスに出力する、パラメータ設定可能な値です。

代替値は、入力モジュールでのペリフェラルアクセスエラー時に、読出し不能な入力値に代わってアキュムレータに書き込まれます（SFC 44）。

大地

どの位置においても電位が 0 と仮定される、電導性のある地面のことです。

接地電極の領域では、大地はゼロとは異なる電位を持ち得ます。このような大地を「基準接地」と呼んで区別することがあります。

タイマ

→ クロックタイム

タイミングフラグ

サイクル取得のためにユーザプログラムにおいて使用可能なフラグのことです（1フラグバイト）。

注意事項

S7-300 の CPU においては、タイミングフラグバイトはユーザプログラムでは上書きされないことに注意してください！

遅延アラーム

→ アラーム、遅延

データ、スタティック

スタティックデータは、1つのファンクションブロック内でのみ使用されるデータのことです。このデータは、ファンクションブロックに属しているインスタンスデータブロック内に格納されています。インスタンスデータブロックに保存されているデータは、次のファンクションブロック呼出しの時まで保持されます。

データ、テンポラリ

テンポラリデータは、ブロックのローカルデータのことです。このローカルデータはブロックの処理中はスタックに格納されて、処理の終了後は使用できなくなります。

データブロック

データブロック（DB）とは、ユーザデータを格納しておくユーザプログラム内のデータ領域です。全てのコードブロックからアクセス可能なグローバルデータブロックと、特定のFB呼出しに割り当てられているインスタンスデータブロックがあります。

転送レート

データ転送の速度です（ビット／秒）。

トークン

バスのアクセス許可のことです。

等電位化

電気動作装置の本体と外部電導体を、同等あるいはほとんど同等の電位にする電気接続で、これらの導体間にノイズの原因となるような電圧あるいは危険な電圧の発生を防止します。

動作モード

SIMATIC S7 のオートメーションシステムは、以下の動作モードを識別可能です：
STOP、→ ANLAUF、RUN

ネストの深さ

ブロックの呼出しでは、1つのブロックを他のブロックから呼び出すことができます。ネストの深さとは、同時に呼び出される → コードブロックの数のことです。

バス

バスとは、複数のスレーブを相互に結合する転送媒体のことです。データ転送は、電気ケーブルまたは光ファイバケーブルを介して、直列または並列で行われます。

バスセグメント

バスセグメントとは、シリアルバスシステムの1つの完結したセクションのことです。バスセグメントは、リピータにより相互に結合されます。

バックアップメモリ

バックアップメモリは、バッファバッテリーのない
→ CPU のメモリ領域のバッファリングを行うものです。バッファリングされるのは、クロックタイム、カウンタ、フラグおよびデータバイトのパラメータ設定可能数、保持されたクロックタイム、カウンタ、フラグおよびデータバイトです。

バックプレーンバス

バックプレーンバスはシリアルデータバスで、これを介してモジュール相互の通信と必要な電圧の供給が行われます。モジュール相互の接続は、バスコネクタにより行います。

バッファバッテリ

バッファバッテリにより、→ ユーザプログラムは停電時にも確実に → CPU に保存され、規定のデータ領域とフラグ、時間とカウンタは確実に維持されます。

パラメータ

1. STEP 7 コードブロックの変数のことです。
2. モジュールの動作を設定する変数のことです（モジュールあたり 1 つまたは複数）。各モジュールは工場出荷時に基本パラメータが設定されています。このパラメータは、STEP 7 のコンフィグレーションにより変更可能です。
→ スタティックなパラメータと → ダイナミックなパラメータの 2 種類があります。

パラメータ、ダイナミック

モジュールのダイナミックなパラメータは、スタティックなパラメータとは異なり、動作中にユーザプログラムの SFC の読出しにより変更することができます、例：アナログ信号入力モジュールの極限值。

パラメータ、スタティック

モジュールのスタティックなパラメータは、ダイナミックなパラメータとは異なり、ユーザプログラムによってではなく、STEP 7 でのコンフィグレーションによってのみ変更することができます、例：デジタル信号入力モジュールの入力遅延。

バリスタ

電圧により変動する抵抗

パルス基準係数

パルス基準係数は CPU サイクルを基に、→ GD パケットの送受信の頻度を決定します。

非フローティング

非フローティング I/O モジュールでは、制御回路と負荷回路の基準電位が電氣的に接続されています。

ファンクション

ファンクション（FC）とは、IEC 1131-3 による → スタティックデータのな
い → コードブロックのことです。ファンクションは、ユーザプログラム内のパ
ラメータの転送を可能にします。このためファンクションは、計算のような頻繁
に繰り返される複雑なファンクションのプログラミングに適しています。

ファンクション接地

電気動作装置の特定のファンクションを確保することのみを目的とした接地で
す。動作装置に対して許容できない影響を及ぼすノイズ電圧は、ファンクション
接地により短絡されます。

ファンクションブロック

ファンクションブロック（FB）とは、IEC 1131-3 による → スタティックデー
タデータのある
→ コードブロックのことです。FB は、ユーザプログラム内のパラメータの転
送を可能にします。このためファンクションブロックは、クローズドループ制
御、モード選択のような、頻繁に繰り返される複雑なファンクションのプログラ
ミングに適しています。

負荷電源装置

シグナルおよびファンクションモジュールとそれらに接続されているプロセスペ
リフェラルの給電のための電源モジュールです。

フラグ

フラグは、CPU の → システムメモリの構成要素で、中間リザルトを保存します。
フラグには、ビット、バイト、ワードまたはダブルワードでアクセス可能です。

フラッシュ EPROM

FEPRM は停電の際にもデータを維持するという特性において、電氣的に消去
可能な EEPROM と同等ですが、消去速度は遥かに高速です（FEPRM = Flash
Erasable Programmable Read Only Memory、フラッシュ EPROM）。FEPRM
は → メモリカードに採用されています。

フローティング

フローティング I/O モジュールでは、制御回路と負荷回路の基準電位が、光カ
プラ、リレー接点あるいは中継器などにより電氣的に分離されています。入／出
力回路は地中設置することも可能です。

プログラマブルコントローラ

プログラマブルコントローラ（PLC）は電子式のコントロール装置で、そのファンクションはプログラム形式でコントローラに保存されています。従って PLC の構成と配線は、コントローラのファンクションとは関係ありません。プログラマブルコントローラはコンピュータと同様の構造となっており、メモリ付きの → CPU（中央モジュール）、I/O モジュールおよび内部バスシステムにより構成されています。ペリフェラルとプログラミング言語は、クローズドループ制御技術の要求を満たすものとなっています。

プログラミング装置

プログラミング装置はパーソナルコンピュータの中核にあり、工業での使用に適した、小型で持ち運び可能なものです。プログラミング装置は、プログラマブルコントローラ SIMATIC 用の特殊なハードウェアおよびソフトウェアを装備しているのが特長です。

プロセスアラーム

プロセスアラームは、プロセスにおける一定のイベントに基いて、アラーム作動モジュールにより発せられます。プロセスアラームは CPU へ伝えられます。このアラームの優先度に応じて、割り当てられた → オーガニゼーションブロックが処理されます。

プロセスイメージ

プロセスイメージは、CPU の → システムメモリの構成要素です。周期的プログラムの開始時に、入力モジュールの信号状態が入力のプロセスイメージへ転送されます。周期的プログラムの終了時に、出力のプロセスイメージが信号状態として出力モジュールへ転送されます。

保持

電源の遮断後や「STOP」から「RUN」への移行の後も維持されるメモリ領域は、保持メモリ領域です。フラグ、クロックタイムおよびカウンタの非保持領域は、電源の遮断後や「STOP」から「RUN」への移行の後にはリセットされます。

以下のものが保持可能です：

- フラグ
- S7 クロックタイム（CPU 312 IFM を除く）
- S7 カウンタ
- データ領域（メモリカードまたは内蔵固定記憶装置を使用した場合のみ）

マスタ

マスタは → トークンを与えられているならば、他のスレーブにデータを送り、また他のスレーブ（=有効なスレーブ）からデータを要求することができます。

メインメモリ

メインメモリとは、→ CPU の RAM メモリです。ユーザプログラムの処理時には、プロセッサはこのメモリにアクセスします。

メモリカード

メモリカードは、CPU および CP 用のキャッシュカード型メモリ媒体のことです。メモリカードには、→ RAM または → FEPROM が使用されます。

モジュールパラメータ

モジュールパラメータは、モジュール動作の設定に使用される値です。ステティックなモジュールパラメータとダイナミックなモジュールパラメータの2種類があります。

ユーザプログラム

SIMATIC では、CPU の → オペレーティングシステムとユーザプログラムが区別されます。ユーザプログラムは、プログラミングソフトウェア → STEP 7 により可能なプログラミング言語（ラダー図とステートメントリスト）で作成され、コードブロックに保存されています。データはデータブロックに保存されています。

ユーザメモリ

ユーザメモリには、ユーザプログラムの → コードブロックと → データブロックがあります。ユーザメモリは CPU 内蔵のものと、装着式のメモリカードあるいはメモリモジュールに内蔵されるものがあります。しかしユーザプログラムの実行は、基本的に CPU の → メインメモリによります。

優先度クラス

S7 - CPU のオペレーティングシステムには最大 26 の優先度クラス（あるいは「プログラム処理レベル」）があり、さまざまなオーガニゼーションブロックが割り当てられています。どの OB がどの OB を中断するかは、優先度クラスにより決定されます。1 つの優先度クラスに複数の OB が存在する場合は、それらは相互に中断されるのではなく、順次処理されることになります。

ローカルデータ

→ データ、テンポラリ

ロードメモリ

ロードメモリは中央モジュールの構成要素です。ロードメモリには、プログラミング装置により生成されたオブジェクトが保管されています。ロードメモリは、装着式のメモリカードまたは内蔵記憶装置が使用されます。

索引

数字

318-2 の他の CPU との相違点、4-2

A

ANLAUF、用語解説-1

B

BATF、1-22

BUSF、2-6、2-19

C

CE、マーク、A-1

CONT_C、CPU 314 IFM、1-43

CONT_S、CPU 314 IFM、1-43

CPU

運転制御エレメント、1-2

エラー表示、1-3

オペレーティングシステム、用語解説-1

外形寸法図、B-1

クロック、1-10

ステータス表示、1-3

接続リソース、1-13

通信、1-12

テストファンクション、1-19

動作時間カウンタ、1-10

動作モードスイッチ、1-4

バージョンの相違点、4-6

表示エレメント、1-2

CPU 312 IFM、1-25

接続図、1-34

接地されたシステム、1-34

単線結線図、1-36

短絡時の処置、1-35

テクニカルデータ、1-28

電源モジュールの接続、1-35

内蔵ファンクション、1-25

CPU 313、1-37

テクニカルデータ、1-37

CPU 314、1-40

テクニカルデータ、1-40

CPU 314 IFM、1-43

接続図、1-56

単線結線図、1-57

テクニカルデータ、1-47

内蔵ファンクション、1-43

CPU 315、1-59

テクニカルデータ、1-59

CPU 315-2 DP、1-62

CPU 31x-2 も参照

DP マスタ、2-5

テクニカルデータ、1-62

CPU 316-2 DP、1-65

CPU 31x-2 も参照

テクニカルデータ、1-65

CPU 318-2、1-70

CPU 31x-2 も参照

他の 300 シリーズ CPU との相違点、4-2

通信、1-68

テクニカルデータ、1-70

CPU 31x-2

DP アドレス領域、2-4

DP マスタ

LED による診断、2-6

STEP 7 による診断、2-7

DP スレーブ、2-13

診断、2-18

LED による診断、2-19

STEP 7 による診断、2-19

PROFIBUS の診断アドレス、2-10、2-22

運転モードの変化、2-11、2-23、2-33

直接データ交換、2-32

転送メモリ、2-14

バスの断線、2-11、2-23、2-33

CPU の診断アラーム反応時間、3-15

CSA、A-2

D

DP スレーブ
 CPU 31x-2、2-13
 LED による診断、2-19
 STEP 7 による診断、2-19
DP スレーブ診断、構造、2-24
DP スレーブ、用語解説-1
DP マスタ
 CPU 31x-2、2-5
 LED による診断、2-6
 STEP 7 による診断、2-7
DP マスタ、用語解説-1

E

EMC 指令、A-2

F

FM、認可、A-2

G

GD エレメント、用語解説-2
GD 回路、用語解説-2
 受信条件、1-18
 送信条件、1-18
 パルス基準係数、1-18
GD パケット、用語解説-2
GSD ファイル、用語解説-2

I

IEC 1131、A-1

M

MPI、用語解説-2
MPI インターフェース、1-7
MPI を介しての通信、サイクル負荷、3-2
MRES、1-4

O

OB、用語解説-2
OB 40、内蔵入／出力のスタートインフォメーション、1-26、1-44
OB 優先度、用語解説-3

P

PG 通信／OP 通信、1-12
PG ファンクションのルーティング、1-12
PNO、認可証、A-3
PROFIBUS-DP、用語解説-3
PROFIBUS-DP インターフェース、1-7
PROFIBUS-DP サブネット、バス実行時間、3-9
PULSEGEN、CPU 314 IFM、1-43

R

RUN、1-4

S

S7 基本通信、1-12
S7 タイマ、更新、3-7
SF、1-22
SINEC L2-DP. PROFIBUS DP を参照
STOP、1-4
 LED、1-22

U

UL、A-2

ア

アキュムレータ、用語解説-4
 バッファリング、1-5
圧縮、用語解説-4
アドレス、用語解説-4
アドレス領域、CPU 31x-2、2-4
アナログモジュール、用語解説-4
アラーム
 DP スレーブとしての CPU 315-2 DP、2-31
 サイクル延長、3-10
アラーム、用語解説-4
 起動アラーム、用語解説-4
 クロックタイム、用語解説-5
 診断アラーム、用語解説-5
 遅延アラーム、用語解説-5
 プロセスアラーム、用語解説-5
アラームによるサイクル延長、3-10
アラーム反応時間、3-14
 計算例、3-16

イ

位置決め、CPU 314 IFM、1-43
 一貫性のあるデータ、用語解説-5
 インスタンスデータブロック、用語解説-5
 インターネットによるサービス、ix
 インターフェース、CPU、1-7

ウ

運転制御エレメント、CPU、1-2

エ

エラー反応、用語解説-6
 エラー表示、CPU、1-3
 エラー表示、用語解説-6

オ

オーガニゼーションブロック、用語解説-6
 オペレーティングシステム
 CPU のオペレーティングシステム、
 用語解説-1
 オペレーティングシステムの処理時間、
 3-6

カ

カウンタ、用語解説-6
 CPU 312 IFM、1-25
 CPU 314 IFM、1-43
 カウンタ A/B、CPU 314 IFM、1-43
 外形寸法図、CPU、B-1
 各種参照情報、vi

キ

キースイッチ、動作モードスイッチを参照
 再現可能性、3-17
 規格、v、A-1
 起動アラーム、用語解説-6
 強制、1-19、用語解説-7

ク

グラウンド、用語解説-7

グローバルデータ、用語解説-7
 送信サイクル、1-18
 グローバルデータ通信、1-12
 グローバルデータの送信サイクル、1-18
 クロック、CPU、1-10
 クロックタイム、用語解説-7
 クロックタイムアラーム、用語解説-7

ケ

計算、反応時間、3-3
 計算例、アラーム反応時間、3-16

コ

更新、S7 タイマ、3-7
 コードブロック、用語解説-8
 コンフィグレーション、用語解説-8
 コンフィグレーションテレグラムインターネッ
 ト <http://www.ad.siemens.de/simatic-cs>
 を参照

サ

サービス & サポート、viii
 再起動、用語解説-8
 サイクル制御、処理時間、3-6
 サイクルタイム、3-2、用語解説-8
 延長、3-3
 計算例、3-10
 サイクル負荷、MPI を介しての通信、3-2
 再現可能性、遅延アラーム／起動アラーム、
 3-17

シ

識別子診断、DPスレーブとしてのCPU31x-2、
 2-28
 シグナルモジュール、用語解説-9
 システム診断、用語解説-9
 システムファンクション、SFC、用語解説-9
 システムファンクションブロック、SFB、
 用語解説-9
 システムメモリ、用語解説-10
 実行時間エラー、用語解説-8
 終端抵抗、用語解説-8

周波数計

CPU 312 IFM、1-25

CPU 314 IFM、1-43

受信条件、GD- 回路、1-18

出力、遅延時間、3-8

処理時間

オペレーティングシステム、3-6

サイクル制御、3-6

プロセスイメージ更新、3-6

ユーザプログラム、3-2、3-7

診断

DP スレーブとしての CPU 31x-2、2-18

DP スレーブとしての CPU 315-2 DP の

識別子診断、2-28

LED 表示、1-22

STEP 7 による、1-22

システム診断、用語解説-9

スレーブとしての CPU 31x-2 の装置診断、
2-29

直接データ交換、2-33

診断アドレス、CPU 31x-2、2-10、2-22

診断アラーム、用語解説-9

DP スレーブとしての CPU 31x-2、2-31

診断バッファ、用語解説-9

ス

ステーションステータス 1 ～ 3、2-25

ステータス表示、CPU、1-3

セ

製品レベル、用語解説-10

接続リソース、1-13

接地、用語解説-10

接地されたシステム、CPU 312 IFM、1-34

接地フリー、用語解説-10

ソ

送信条件、GD 回路、1-18

装置診断、DP スレーブとしての CPU 31x-2、
2-29

双方向通信 直接データ交換を参照

その他のサポート、vii

タ

代替値、用語解説-10

大地、用語解説-10

単線結線図、CPU 312 IFM、1-36

短絡時の処置、CPU 312 IFM、1-35

チ

遅延アラーム、用語解説-11

再現可能性、3-17

直接データ交換

CPU 31x-2、2-32

診断、2-34

ツ

通信

CPU、1-12

CPU 318-2、1-68

PG 通信／OP 通信、1-12

グローバルデータ通信、1-12

テ

データ

一貫性のある、用語解説-5

スタティック、用語解説-11

テンポラリ、用語解説-11

データ交換、直接、2-32

データブロック、用語解説-11

テストファンクション、1-19

デバイスマスタデータファイル、GSDファイル
を参照

転送メモリ

CPU 31x-2、2-14

データ転送用、2-14

ト

動作時間カウンタ、CPU、1-10

動作モードスイッチ、1-4

動作モード、用語解説-12

動作モードスイッチによる完全再起動、1-4

等電位化、用語解説-12

トレーニングセンター、vii

ナ

内蔵入／出力

CPU 312 IFM の内蔵入／出力、1-25

CPU 314 IFM の内蔵入／出力、1-43

内蔵入／出力のスタートインフォメーション、
OB 40、1-26、1-44

内蔵ファンクション、CPU 314 IFM、1-43

ニ

入／出力

内蔵、CPU 312 IFM、1-25

内蔵、CPU 314 IFM、1-43

入／出力の遅延、3-8

入力、遅延時間、3-8

認可、v、A-1

ネ

ネストの深さ、用語解説-12

ハ

バス、用語解説-12

バックプレーンバス、用語解説-12

バス実行時間、PROFIBUS-DP サブネット、3-9

バスセグメント、用語解説-12

バックアップメモリ、用語解説-12

バックプレーンバス、用語解説-12

バッファバッテリー、用語解説-13

バッファリング、1-5

バッファリング、1-5

パラメータ、用語解説-13

モジュールパラメータ、用語解説-16

パラメータ設定テレグラム インターネット
<http://www.ad.siemens.de/simatic-cs> を参照

パルス基準係数、用語解説-13

GD 回路、1-18

版数 製品レベルを参照

反応時間、3-3

アラーム反応時間、3-14

計算、3-3

計算例、3-10

最短反応時間、3-4

最長反応時間、3-5

反応時間の計算、3-6

ヒ

非フローティング、用語解説-13

表示エレメント、CPU、1-2

フ

ファンクション、FC、用語解説-14

ファンクション接地、用語解説-14

ファンクションブロック、FB、用語解説-14

フラグ、用語解説-14

プランニングされた S7 通信に対する SFB 通信 S7 通信を参照

プランニングされていない S7 通信に対する SFC 通信 S7 基本通信を参照

フローティング、用語解説-14

プロセスアラーム、用語解説-15

CPU 312 IFM、1-25

CPU 314 IFM、1-43

DP スレーブとしての CPU 31x-2、2-31

プロセスアラーム処理、3-15

プロセスアラーム反応時間

CPU のプロセスアラーム反応時間、3-14

シグナルモジュールのプロセスアラーム反応時間、3-15

プロセスイメージ、用語解説-15

プロセスイメージ更新、処理時間、3-6

文書パッケージ、vi

ホ

保持、用語解説-15

マ

マスタ PROFIBUS アドレス、2-27

マニュアルの先行バージョンからの変更点、iv

マニュアルの対象範囲、iv

メ

メインメモリ、用語解説-16

メーカー識別子、DP スレーブとしての CPU 31x-2、2-27

メモリ

システムメモリ、用語解説-10

バックアップメモリ、用語解説-12

ユーザメモリ、用語解説-16

ロードメモリ、用語解説-17

メモリカード、1-6、用語解説-16

メモリカードの用途、1-6

モ

モジュールパラメータ、用語解説-16

ユ

ユーザプログラム、用語解説-16

処理時間、3-7

ユーザプログラム処理時間、3-2

ユーザメモリ、用語解説-16

優先度、OB、用語解説-16

優先度クラス、用語解説-16

ロ

ローカルデータ、用語解説-17

ロードメモリ、用語解説-17